

SEP

SECRETARÍA DE
EDUCACIÓN PÚBLICA



TECNOLÓGICO NACIONAL DE MÉXICO
INSTITUTO TECNOLÓGICO DE ORIZABA



TECNOLÓGICO NACIONAL DE MÉXICO
INSTITUTO TECNOLÓGICO DE ORIZABA
DIVISION DE ESTUDIOS DE POSGRADO E INVESTIGACIÓN
MAESTRIA EN INGENIERÍA ELECTRÓNICA

Tesis de Maestría

Inversor de onda senoidal con bajo contenido armónico para control
preciso de velocidad en motores de corriente alterna trifásica.

Asesor de Tesis

Dr. Albino Martínez Sibaja

Presenta

Humberto Bolaños Cerrud

Orizaba, Ver., a 26 de agosto de 2018

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



RESUMEN

Este documento expone el desarrollo teórico y experimental de un inversor de onda senoidal con bajo contenido armónico destinado a controlar la velocidad de motores de inducción con alta precisión. El proyecto incluye la investigación y diseño de una técnica de conmutación que combina la jerarquía de conmutación de un inversor trifásico de 6 pasos (Inversor trifásico de onda cuadrada) con la modulación por ancho de pulso (PWM) para reducir al mínimo el contenido armónico de la señal y por lo tanto conseguir una señal de onda senoidal casi pura, la cual es la forma de energía óptima para alimentar un motor de inducción, también se incluye el diseño de un algoritmo que, sin descuidar la calidad de la señal (garantiza un mínimo de 200 muestras de la señal senoidal), permite el control total de la frecuencia del PWM y la frecuencia de fase generada por el inversor.

Así mismo se incluye un sistema de control implementado en un microcontrolador de 32 bits que permite, mediante una interfaz física, el establecimiento manual del setpoint (frecuencia de fase o velocidad del rotor), la visualización de la frecuencia de fase y de la velocidad del rotor, el sistema de control monitorea la velocidad del rotor y el voltaje del motor para la posterior implementación de un control de velocidad en lazo cerrado, también, como medida de seguridad, se mide la corriente en el motor para generar un paro de emergencia por sobrecorriente. Además, el sistema de control incluye tanto en hardware como en software la opción y facilidad para la posterior implementación de comunicación serial UART alámbrica o inalámbrica (mediante un adaptador UART- Bluetooth) ya sea para la adquisición de datos o control por software del inversor.

En el aspecto de hardware se incluye el diseño de un convertidor Full Bridge Step- up de 850 watts de 170V a 315 V con su respectivo filtro pasabajas pasivo LCR, el diseño de un inversor trifásico de 850 watts con su respectivo filtro pasabajas pasivo LCR con compensación de reactancia para el acoplamiento del inversor con un motor de inducción.

Finalmente, el control de la frecuencia de fase se hace a través del inversor y el control del voltaje de salida del inversor puede hacerse a través del convertidor Full Bridge Step-Up o directamente desde el inversor.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



ABSTRACT

This document exposes the theoretical and experimental development of a sine wave inverter with low harmonic content aimed at controlling the speed of induction motors with high precision. The project includes the research and design of a switching technique that combines the switching hierarchy of a 6-step three-phase inverter (square wave three-phase inverter) with pulse width modulation (PWM) to minimize the signal harmonic content and therefore get an almost pure sine wave signal, which is the optimal energy form to power an induction motor, it also includes the design of an algorithm that, taking into account the quality of the signal (guarantees a minimum of 200 sine wave samples), allows the absolute control of the PWM frequency and the phase frequency generated by the inverter.

In addition, a control system was implemented in a 32-bit microcontroller that allows, through a physical interface, the manual configuration of the setpoint (phase frequency or rotor speed), the visualization of the phase frequency and the display of the rotor speed. The control system monitors the rotor speed and the motor voltage to allow the later implementation of a closed-loop rotor speed control, also, as a safety measure, current in the motor is sensed to generate an over current emergency stop. In addition, the control system allows both hardware and software subsequent implementation of wired or wireless (via a UART-Bluetooth adapter) UART serial communication either for data acquisition or software control of the inverter.

In the hardware side, the project includes the design of a 170V to 315V 850-watt Step-up Full Bridge converter with its respective LCR low pass passive filter, the design of a 850-watt three-phase inverter with its respective LCR low pass passive filter with reactance compensation for a proper coupling of the inverter and an induction motor.

Finally, phase frequency control is done through the inverter and output voltage control can be done through the Full Bridge Step-Up converter or directly from the inverter.



ÍNDICE

RESUMEN	1
ABSTRACT	2
ÍNDICE DE FIGURAS	6
ÍNDICE DE TABLAS	8
INTRODUCCIÓN	8
Problemática.....	9
Hipótesis.....	9
Metodología	10
1) Diseño del circuito de potencia del inversor para la forma y características de la energía de entrada que recibirá y para la forma y características de la energía de salida que entregará	11
2) Diseño de las señales PWM de conmutación para los interruptores electrónicos que permitirá la construcción de la salida trifásica senoidal del inversor.....	11
3) Diseño de un algoritmo para la selección precisa de la frecuencia de fase entregada por el inversor	11
4) Programación de las señales PWM de conmutación, del algoritmo selector de frecuencia los sensores, la Interfaz, indicadores y accesorios extra del dispositivo	11
5) Diseño de una interfaz física y diseño del circuito de control y acoplamiento apropiado para la transmisión de las señales del microcontrolador hacia los interruptores electrónicos.....	12
6) Diseño de un filtro pasivo pasabajas para atenuar la frecuencia de conmutación del inversor y así obtener a la salida una señal con forma de onda senoidal pura.	12
7) Diseño de los circuitos impresos para la construcción del hardware del inversor.	12
8) Construcción del hardware y circuitos impresos del inversor.....	12
9) Integración del hardware, software y pruebas en lazo abierto del inversor trifásico.	12
Objetivos	13
Objetivo general.....	13
Objetivos específicos.	13
Alcances y limitaciones.....	13
Descripción del documento	13
1 CAPÍTULO 1 ESTADOS DEL ARTE Y CAMPO.....	14
1.1 Justificación del Proyecto.....	14
1.2 Estado del arte	14
1.2.1 Fuentes conmutadas o SMPS (Switch Mode Power Supply).	14
1.2.2 Inversores	17

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



1.2.3	Filtros.....	19
1.2.4	Generación de señales senoidales mediante PWM.....	20
1.3	Estado del campo	Error! Bookmark not defined.
2	CAPÍTULO 2 MARCO TEÓRICO.....	25
2.1	Marco teórico	25
2.1.1	Control de velocidad en motores de inducción.....	25
2.1.2	Fuentes conmutadas o SMPS (Switch Mode Power Supply).	29
2.1.3	Inversores	33
2.1.4	Filtro pasabajas.....	37
2.1.5	Microcontroladores.....	37
3	CAPÍTULO 3 DESARROLLO TEÓRICO.....	42
3.1	Estructura del prototipo.....	42
3.2	Control en lazo abierto	43
3.2.1	Diseño del algoritmo selector de frecuencia de fase del inversor	43
3.2.2	Diseño de la técnica PWM de conmutación para la generación de la senoidal trifásica en el inversor.	50
3.3	Hardware	56
3.3.1	Tarjeta distribuidora de alimentación de bajo voltaje.....	56
3.3.2	Tarjeta de control principal.....	57
3.3.3	Full Bridge Converter.....	61
3.3.4	Inversor.....	69
3.4	Simulación.....	72
3.4.1	Simulación del filtro para el Full Bridge con los valores seleccionados.	73
3.4.2	Simulación del filtro para el Inversor con los valores seleccionados.	77
4	CAPÍTULO 4 DESARROLLO EXPERIMENTAL.....	83
4.1	Construcción	83
4.1.1	Prototipos de software	83
4.1.2	Prototipos físicos	83
4.2	Pruebas experimentales por módulo.....	84
4.2.1	Placa de distribución de bajo voltaje.	84
4.2.2	Sistema de control principal	84
4.2.3	Sistema de control del Full Bridge Converter.....	87
4.2.4	Sistema de control del Inversor	88
4.2.5	Placa prototipo Inversor trifásico de bajo voltaje.	91
4.3	Integración.....	91
4.4	Experimentos finales	91
4.4.1	Pruebas de variación de frecuencia y amplitud.....	94
4.5	Análisis de resultados.....	101

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



5	CONCLUSIONES	107
5.1	Conclusiones generales	107
5.2	Trabajo futuro.....	107
6	BIBLIOGRAFÍA	108
7	ANEXOS	109



ÍNDICE DE FIGURAS

FIGURA. 1 SEÑALES DE CONTROL EN MODO VOLTAJE[4]	17
FIGURA. 2 TOPOLOGÍA TRES FASES, TRES RAMAS[9]	19
FIGURA. 3 A Y C, CIRCUITOS DE FILTROS CON AMORTIGUACIÓN. B Y D, RESPUESTA EN FRECUENCIA DE FILTROS AMORTIGUADOS[10].	20
FIGURA. 4 CONSTRUCCIÓN DE UNA SEÑAL SENOIDAL MEDIANTE LA TÉCNICA "NATURAL SAMPLED" PWM[11].	21
FIGURA. 5 (A)DIAGRAMA DEL GENERADOR SENOIDAL. (B)FORMA DE ONDA SENOIDAL GENERADA[12].	22
FIGURA. 6 TECNICAS --- SIMETRICA Y ----- ASIMETRICA DE "REGULAR SAMPLED" PWM[11].	23
FIGURA. 7 (A) SIN CARGA. (B)DEMANDA MEDIA DE CORRIENTE. (C)MÁXIMA DEMANDA DE CORRIENTE[16].	24
FIGURA. 8 CONTROL DE VELOCIDAD POR MEDIO DE LA VARIACIÓN DE LA RESISTENCIA DEL ROTOR DE UN MOTOR DE INDUCCIÓN CON ROTOR.....	26
FIGURA. 9 CONTROL DE VELOCIDAD CON VOLTAJE DE LÍNEA VARIABLE EN UN MOTOR DE INDUCCIÓN[18].....	27
FIGURA. 10 CONTROL DE VELOCIDAD CON FRECUENCIA DE LÍNEA VARIABLE EN UN MOTOR DE INDUCCIÓN[18].	28
FIGURA. 11 CARACTERÍSTICAS PAR-VELOCIDAD DE UN MOTOR DE INDUCCIÓN CON CONTROL POR RELACIÓN VOLTS/HERTZ[19]	29
FIGURA. 12 (A) DIAGRAMA ESQUEMÁTICO (B)DIAGRAMA SIMPLIFICADO (C) VOLTAJE DE SALIDA [20]	30
FIGURA. 13 DIAGRAMA DE UN BUCK CONVERTER[20].....	30
FIGURA. 14 CONVERTIDOR FULL BRIDGE[21]	32
FIGURA. 15 SELECCIÓN DEL FLUJO MAGNÉTICO ÓPTIMO SEGÚN EL MÉTODO KGFE[22].....	33
FIGURA. 16 INVERSOR TRIFÁSICO CONSTRUIDO CON TRES INVERSORES MONOFÁSICOS[19].	34
FIGURA. 17 DIAGRAMA ELECTRÓNICO PARA EL INVERSOR DE SEIS PASOS[20].	35
FIGURA. 18 ALGORITMO TEMPORAL PARA LAS SEÑALES DE CONTROL EN CONDUCCIÓN A 180°[19].....	36
FIGURA. 19 DIAGRAMA ELÉCTRICO DE UN FILTRO PASABAJAS LC[10].	37
FIGURA. 20 DIAGRAMA DE BLOQUES DE LA TARJETA NUCLEO[25].....	39
FIGURA. 21 DIAGRAMA DE FLUJO PARA LA GENERACIÓN DE CÓDIGO CON STM32CUBE[28]	41
FIGURA. 22 ESTRUCTURA DEL PROTOTIPO	42
FIGURA. 23 SENOIDAL MUESTREADA. CADA MUESTRA REPRESENTA EL VALOR AL QUE DEBE SER EQUIVALENTE EL VALOR PROMEDIO DE LA ENERGÍA EN CADA PERIODO DE LA SEÑAL PWM.	44
FIGURA. 24 VARIACIÓN DEL CICLO DE TRABAJO EN CADA PERIODO DE UNA SEÑAL PWM (AZUL) PARA ALCANZAR EL NIVEL DE ENERGÍA QUE CORRESPONDE A LA MUESTRA DE LA SEÑAL SENOIDAL (ROJO) PARA EL MISMO INSTANTE DE TIEMPO.	45
FIGURA. 25 DIAGRAMA DEL ALGORITMO SELECTOR DE FRECUENCIA.....	49
FIGURA. 26 MUESTRA DE LA HOJA DE CÁLCULO DONDE SE ESTUDIA EL COMPORTAMIENTO EN EL TIEMPO DEL VOLTAJE DE LAS FASES DE LAS ENTRE FASES.....	51
FIGURA. 27 GRÁFICA VOLTAJE VS TIEMPO EN LA HOJA DE CÁLCULO.....	52
FIGURA. 28 TABLA DE AGRUPACIONES POR CAMBIOS DE POLARIDAD EN LA HOJA DE CALCULO.	53
FIGURA. 29 DIAGRAMA FINAL PARA EXPLICAR LA TÉCNICA PWM. SE MUESTRA COMPLETO EN LA HOJA DE CÁLCULO.	55
FIGURA. 30 MÁQUINA DE ESTADOS PARA LA TÉCNICA PWM DE CONMUTACIÓN DEL INVERSOR TRIFÁSICO.	56
FIGURA. 31DIAGRAMA ESQUEMÁTICO DE LA TARJETA DISTRIBUIDORA DE ALIMENTACIÓN DE BAJO VOLTAJE	57
FIGURA. 32 DIAGRAMA ESQUEMÁTICO DE LA TARJETA DE CONTROL PRINCIPAL. ESTE DIAGRAMA SE INCLUYE EN LOS PRODUCTOS DE SOFTWARE DE ESTA TESIS.....	58
FIGURA. 33 DIAGRAMA DE LA DISTRIBUCIÓN DE PINES EN EL ZÓCALO DE LA TARJETA NUCLEO. LOS CÍRCULOS AZULES MARCAN LOS PINES DEL ZÓCALO UTILIZADOS EN ALGUNA CARACTERÍSTICA DEL PROYECTO. ESTE DIAGRAMA SE INCLUYE EN LOS PRODUCTOS DE SOFTWARE DE ESTA TESIS.	60
FIGURA. 34 DIAGRAMA ESQUEMÁTICO DE LA PLACA DE CONTROL, DRIVERS Y ADQUISICIÓN DEL FULL BRIDGE CONVERTER	62
FIGURA. 35 DIAGRAMA ESQUEMÁTICO DEL CIRCUITO DE POTENCIA PARA EL FULL BRIDGE CONVERTER.....	63
FIGURA. 36 DIAGRAMA ESQUEMÁTICO DE LA TARJETA DE CONTROL, DRIVERS Y ADQUISICIÓN DEL INVERSOR.....	70

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



FIGURA. 37 DIAGRAMA ESQUEMÁTICO DEL CIRCUITO DE POTENCIA PARA EL INVERSOR DE 3 FASES, 3 RAMAS.....	71
FIGURA. 38 MODELO DE FILTRO LC UTILIZADO PARA EL ANÁLISIS CON TRANSFORMADA DE LAPLACE.....	71
FIGURA. 39 CIRCUITO ELECTRÓNICO DE PRUEBA PARA EL FILTRO DEL FULL BRIDGE.....	73
FIGURA. 40 SIMULACIÓN DEL FILTRO LC PARA EL FULL BRIDGE. INPUT: 80KHZ PWM 50%.....	74
FIGURA. 41 SIMULACIÓN DEL FILTRO LC PARA EL FULL BRIDGE. INPUT: 40KHZ PWM 50%.....	75
FIGURA. 42 SIMULACIÓN DEL FILTRO LC PARA EL FULL BRIDGE. INPUT: 20KHZ PWM 50%.....	76
FIGURA. 43 SIMULACIÓN DEL FILTRO LC PARA EL FULL BRIDGE. INPUT: 10KHZ PWM 50%.....	77
FIGURA. 44 CIRCUITO ELECTRÓNICO DE PRUEBA PARA EL FILTRO DEL INVERSOR.....	78
FIGURA. 45 SIMULACIÓN DEL FILTRO LC PARA EL INVERSOR. INPUT: 80KHZ PWM 50%.....	79
FIGURA. 46 SIMULACIÓN DEL FILTRO LC PARA EL INVERSOR. INPUT: 40KHZ PWM 50%.....	80
FIGURA. 47 SIMULACIÓN DEL FILTRO LC PARA EL INVERSOR. INPUT: 20KHZ PWM 50%.....	81
FIGURA. 48 SIMULACIÓN DEL FILTRO LC PARA EL INVERSOR. INPUT: 10KHZ PWM 50%.....	82
FIGURA. 49 SISTEMA INTEGRADO.....	91
FIGURA. 50 ACERCAMIENTO DEL SISTEMA INTEGRADO CON EL QUE SE REALIZARON LOS EXPERIMENTOS FINALES.....	92
FIGURA. 51 ACERCAMIENTO DE LOS TRANSFORMADORES CONECTADOS EN ESTRELLA Y LA PLACA PROTOTIPO INVERSOR DE BAJO VOLTAJE PARA LA VALIDACIÓN DE LA TESIS.....	93
FIGURA. 52 ACERCAMIENTO DE LOS TRANSFORMADORES CONECTADOS EN ESTRELLA Y LOS CAPACITORES PARA FILTRAR EL RUIDO INTRODUCIDO EN LA SEÑAL POR LOS TRANSFORMADORES.....	93
FIGURA. 53 PRUEBA DE LAS SEÑALES A 60 Hz, 100% DE AMPLITUD PROGRAMADA.....	95
FIGURA. 54 PRUEBA DE LAS SEÑALES A 60 Hz, 50% DE AMPLITUD PROGRAMADA.....	96
FIGURA. 55 PRUEBA DE LAS SEÑALES A 60 Hz, 30% DE AMPLITUD PROGRAMADA.....	96
FIGURA. 56 PRUEBA DE LAS SEÑALES A 55 Hz DE FRECUENCIA, 100% AMPLITUD PROGRAMADA.....	97
FIGURA. 57 PRUEBA DE LAS SEÑALES A 45 Hz DE FRECUENCIA, 100% AMPLITUD PROGRAMADA.....	98
FIGURA. 58 PRUEBA DE LAS SEÑALES A 36.4 Hz DE FRECUENCIA, 100% AMPLITUD PROGRAMADA.....	98
FIGURA. 59 PRUEBA DE LAS SEÑALES A 25 Hz DE FRECUENCIA, 100% AMPLITUD PROGRAMADA.....	99
FIGURA. 60 PRUEBA DE LAS SEÑALES A 20Hz DE FRECUENCIA, 100% AMPLITUD PROGRAMADA.....	99
FIGURA. 61 PRUEBA DE LAS SEÑALES A 10 Hz DE FRECUENCIA, 100% AMPLITUD PROGRAMADA.....	100
FIGURA. 62 PRUEBA DE LAS SEÑALES A 5 Hz DE FRECUENCIA, 100% AMPLITUD PROGRAMADA. MEDIDA TOMADA ANTES DE PASAR POR EL TRANSFORMADOR Y ÚNICAMENTE DE DOS FASES.....	101
FIGURA. 63 FFT DE LAS SENOIDALES A 60 Hz, 100% AMPLITUD PROGRAMADA.....	102
FIGURA. 64 FFT DE LAS SENOIDALES A 60 Hz, 50% AMPLITUD PROGRAMADA.....	103
FIGURA. 65 FFT DE LAS SENOIDALES A 60 Hz, 30% AMPLITUD PROGRAMADA.....	103
FIGURA. 66 FFT DE LAS SENOIDALES A 20 Hz, 100% AMPLITUD PROGRAMADA.....	104
FIGURA. 67 FFT DE LAS SENOIDALES A 10 Hz, 100% AMPLITUD PROGRAMADA.....	105
FIGURA. 68 FFT DE LAS SENOIDALES A 5 Hz, 100 AMPLITUD PROGRAMADA. MEDICIÓN TOMADA SIN USAR EL TRANSFORMADOR, TOMADA DIRECTAMENTE A LA SALIDA DEL INVERSOR.....	105



ÍNDICE DE TABLAS

TABLA 1 GUÍA PARA LA SELECCIÓN DE FUENTE CONMUTADA[1]	15
TABLA 2 COMPARACIÓN DE LAS CARACTERÍSTICAS DE TRANSISTORES DE POTENCIA[3].	16
TABLA 3 COMPARACIÓN DE TOPOLOGÍAS[8]	18
TABLA 4. ESTADO DE LOS INTERRUPTORES PARA CADA ESTADO DEL INVERSOR DE SEIS PASOS.	35

INTRODUCCIÓN

Hace tiempo, en el periodo histórico denominado guerra de las corrientes, Nikola Tesla y Thomas Edison pelearon una batalla tecnológica e industrial para convencer al mercado de consumo sobre cuál era la mejor forma para aprovechar la energía eléctrica, corriente alterna o corriente directa. Hoy se sabe que ambas formas de corriente eléctrica tienen sus propias ventajas y desventajas.

La corriente alterna puede ser convertida en corriente directa de manera sencilla, adicionalmente también es más fácil de transportar que la corriente directa, ya que es barato elevarla o reducirla. Estas son las principales razones por las que se utiliza la corriente alterna y no la corriente directa como la forma de energía básica en un hogar o industria. Sin embargo, la corriente alterna tiene una gran desventaja, esta no puede ser almacenada por lo tanto debe ser consumida al momento en que es generada o ser almacenada en forma de corriente directa.

En un aspecto específico la corriente alterna se consume mayormente en forma monofásica o trifásica. El consumo eléctrico en hogares, comúnmente no supera la potencia máxima que puede entregar una única fase y por lo tanto se recomienda la corriente alterna monofásica pues su tarifa es menor y el costo de la instalación es más barato. El proveedor del servicio eléctrico debe suministrar corriente trifásica a los hogares e industrias que consuman mayor potencia que la que puede entregar una única fase. En industrias, a menudo se decide instalar corriente alterna trifásica pues los motores trifásicos son más eficientes y de mayor potencia que los motores monofásicos.

Un inversor trifásico es un dispositivo electrónico capaz de transformar la corriente directa en corriente alterna trifásica.

De acuerdo a lo explicado en los párrafos anteriores, los inversores trifásicos pueden aplicarse principalmente en tres situaciones:

-Cuando solamente se tiene acceso a energía eléctrica almacenada en baterías y se requiere alimentar cargas trifásicas

-Cuando solamente se tiene acceso a corriente alterna monofásica y se requiere alimentar cargas trifásicas

-Cuando se requiere controlar la velocidad de un motor de inducción trifásico.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



En las tres aplicaciones anteriores es necesario disminuir al mínimo el contenido armónico de la señal senoidal y para el caso específico en que se requiera controlar la velocidad de un motor de inducción también se convierte en una necesidad la posibilidad de variar con precisión la frecuencia de fase y la amplitud de la señal generada por el inversor.

Problemática

La velocidad síncrona de un motor de inducción está dada por:

$$n = \frac{60f}{P}$$

f: Frecuencia de la red a la que está conectada la máquina (Hz)

P: Número de pares de polos que tiene la máquina

De la ecuación se puede observar que, de forma general, para variar la velocidad del motor es necesario cambiar el número de polos o cambiar la frecuencia de la línea.

Cambiar el número de polos no es una alternativa muy práctica pues requiere la modificación mecánica de cada motor para cada velocidad, quedando únicamente como opción la variación de la frecuencia de la línea. Sin embargo, las líneas de corriente alterna normalmente son de un valor fijo de frecuencia estandarizada por región (60Hz América del norte, 50Hz el resto del mundo) , por lo tanto para variar la frecuencia del motor se requiere de la construcción de un dispositivo que sea capaz de proporcionar energía eléctrica en forma de corriente alterna de onda senoidal pura puesto que los motores de inducción no funcionan adecuadamente con corriente alterna de onda cuadrada y que, además, si el objetivo es lograr buen control de la velocidad del motor, este dispositivo permita variar de forma precisa la frecuencia de la señal generada.

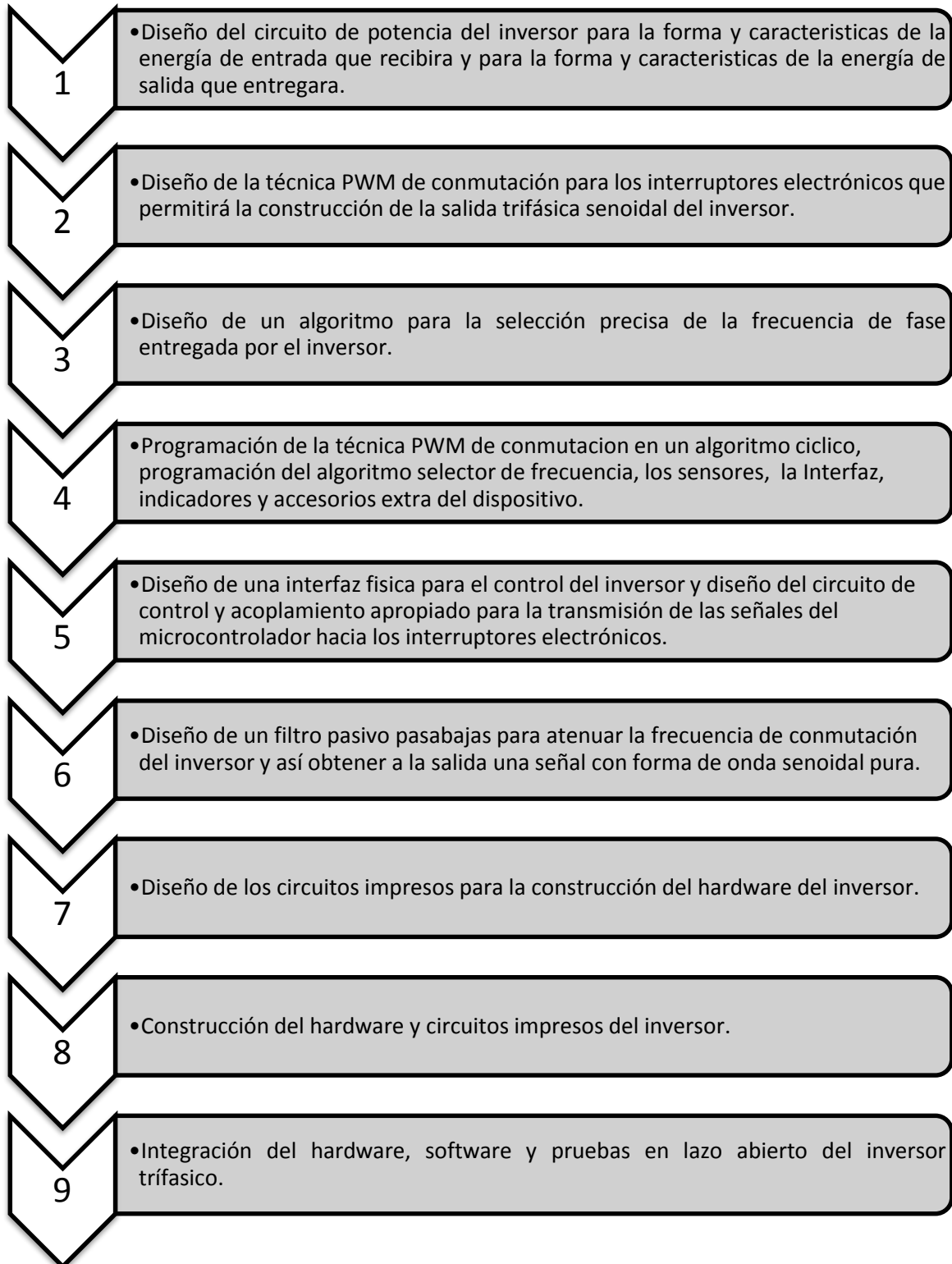
Hipótesis

Mediante una técnica de conmutación adecuada y de un algoritmo selector de frecuencia se puede controlar un circuito inversor trifásico de medio puente o puente completo para producir corriente alterna de onda senoidal de bajo contenido armónico de frecuencia variable y precisa.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



Metodología



Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



1) Diseño del circuito de potencia del inversor para la forma y características de la energía de entrada que recibirá y para la forma y características de la energía de salida que entregará.

Dado que el inversor trifásico se usará para controlar la velocidad de motores de corriente alterna trifásica de 1 hp, se requiere que el inversor trifásico produzca voltaje (CA) trifásico de fase a fase desde 0 hasta 222 VRMS, con frecuencia desde 0 hasta 60hz y debe proveer una potencia máxima de 1000 Watts.

El inversor trifásico será de tipo VSI (Voltage Source Invertir), lo que significa que la fuente de energía del inversor trifásico es una fuente de voltaje de corriente directa (CD), la fuente de voltaje CD debe proveer una potencia igual a la que entrega el inversor y debe ser del mismo valor de voltaje que el valor pico de la senoidal que se espera a la salida del inversor es decir debe ser de $(222) \cdot \sqrt{2}$ Volts como mínimo. Como característica adicional, para poder hacer uso de una línea monofásica, se diseñará una topología elevadora de 170V a 315V capaz de entregar una potencia máxima de 1000W.

La topología del inversor trifásico que se utilizara se conoce como “inversor trifásico de tres fases, tres ramas”, la topología incluye 6 interruptores electrónicos, un par de ellos para cada fase y 3 filtros LC, nuevamente uno para cada fase.

2) Diseño de las señales PWM de conmutación para los interruptores electrónicos que permitirá la construcción de la salida trifásica senoidal del inversor.

Las señales PWM serán diseñadas en específico para cada interruptor pues cada interruptor debe estar en una posición diferente al mismo tiempo para conseguir generar simultáneamente las tres fases, además se tomarán en cuenta las siguientes limitaciones físicas para el diseño de la estrategia de conmutación:

- 1.- El mismo interruptor no puede estar abierto y cerrado al mismo tiempo.
- 2.- Los dos interruptores de la misma rama no pueden estar cerrados al mismo tiempo pues se pondría en corto a la fuente de alimentación del inversor.

3) Diseño de un algoritmo para la selección precisa de la frecuencia de fase entregada por el inversor
El algoritmo seleccionara la frecuencia de la señal PWM y el número de muestras que se utilizaran para construir la señal senoidal, tratando de equilibrar al mismo tiempo ambos parámetros, es decir, el algoritmo debe seleccionar un par de parámetros que no sean ni muy pequeños ni muy grandes. Así mismo, los parámetros seleccionados por el algoritmo deben respetar con alta precisión la frecuencia de fase que se desea generar.

4) Programación de las señales PWM de conmutación, del algoritmo selector de frecuencia los sensores, la Interfaz, indicadores y accesorios extra del dispositivo.

La implementación de las señales de control y de los algoritmos de todos los sistemas se realizarán en una tarjeta de evaluación NUCLEO-F413ZH con un microcontrolador STM32F413ZH cuyo núcleo está basado en un procesador ARM Cortex-M4.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



5) Diseño de una interfaz física y diseño del circuito de control y acoplamiento apropiado para la transmisión de las señales del microcontrolador hacia los interruptores electrónicos.

La interfaz física contara con una perilla para seleccionar la frecuencia de fase deseada, un display de caracteres para mostrar distintos datos, un botón para actualizar la frecuencia y un led para indicar que la frecuencia ya está actualizada.

El circuito de control utilizara un módulo I2C para establecer la comunicación entre el microcontrolador y el display de caracteres. Para brindar seguridad al microcontrolador ante un fallo, el circuito de control utilizara transistores BC548 y amplificadores operacionales LM358 como transmisores de señales digitales y analógicas respectivamente y optoacopladores HCPL2531 como transmisores de señales PWM. Finalmente se utilizará el driver IR2136 para activar las compuertas del inversor.

6) Diseño de un filtro pasivo pasabajas para atenuar la frecuencia de conmutación del inversor y así obtener a la salida una señal con forma de onda senoidal pura.

Dada las características de alto voltaje del inversor, a la salida del inversor se utilizará un filtro pasivo de segundo orden de tipo LCR, el cual se requiere para filtrar la frecuencia de conmutación de los interruptores electrónicos y finalmente obtener la salida senoidal a la frecuencia de fase esperada.

7) Diseño de los circuitos impresos para la construcción del hardware del inversor.

Se construirán tres circuitos impresos.

La placa madre, que incluirá un zócalo para la tarjeta de evaluación, el display, el módulo I2C, la perilla, el led, el botón, los optoacopladores y algunos transistores.

La placa del circuito de control con drivers IR2110 y el filtro del convertidor elevador.

La placa del circuito de control con el driver IR2136 y el filtro del inversor.

8) Construcción del hardware y circuitos impresos del inversor.

Se elaborarán los circuitos impresos, se soldarán sus respectivos componentes y se construirá el hardware de potencia sobre un disipador de aluminio. Se cablearán las señales de control desde los circuitos impresos hacia el hardware de potencia montado sobre el disipador.

9) Integración del hardware, software y pruebas en lazo abierto del inversor trifásico.

Se montará la tarjeta de desarrollo en el zócalo de la placa madre, se revisarán los parámetros del programa y se terminarán las conexiones de los sistemas de control con el hardware de potencia, después, se verificará el correspondiente desfaseamiento entre las fases, se evaluará la calidad de las formas de onda y la precisión de la frecuencia, además se verificará que el inversor trifásico sea capaz entregar la potencia de diseño, 1KW.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



Objetivos

Objetivo general.

Diseñar e implementar un inversor trifásico de onda senoidal con bajo contenido armónico para el control preciso de velocidad en motores de corriente alterna trifásica.

Objetivos específicos.

1. Diseñar los algoritmos y programas para controlar el inversor
2. Diseñar los circuitos de potencia y control del inversor
3. Implementar el sistema completo

Alcances y limitaciones

El inversor está diseñado para proveer 850 watts de potencia y, de ser necesario, variar independientemente el voltaje y la frecuencia para adaptarse a diferentes cargas del rotor.

La técnica de conmutación diseñada maximiza los tiempos de conducción de los interruptores por lo que, a nivel software, es posible reconstruir todas las muestras de la senoidal que se deseen tomar, quedando, como único límite físico para disminuir al mínimo el contenido armónico, la velocidad de conmutación de los interruptores electrónicos y el tiempo muerto de los drivers.

El algoritmo selector de frecuencia puede trabajar hasta con 10 factores primos por frecuencia y generar lookUp tables de hasta 1500 muestras de la senoidal. Debido al límite máximo de 1500 muestras, la mínima frecuencia de fase que el inversor alcanza es de 5Hz. El inversor también está limitado a una frecuencia máxima de PWM aproximadamente de 40Khz debido a los optoacopladores que no son capaces de conmutar más rápido sin degenerar la señal. Es posible que sea necesario conectar un capacitor del orden de los picofaradios en serie con el motor de inducción para acoplar apropiadamente el filtro con una carga inductiva como lo es un motor.

Descripción del documento

El documento está dividido en 4 capítulos capítulo 1 estados del arte y campo, el estado del arte está dividido en circuitos de potencia para inversores, técnicas de control en lazo abierto y técnicas de control en lazo cerrado tolerante a fallas para inversores, el estado del campo no está subdividido. El capítulo 2 marco teórico está subdividido en inversores, detección y aislamiento y control tolerante a fallas. El capítulo 3 desarrollo teórico se divide en diseño del sistema y simulación. En esta parte del documento tanto en diseño como en simulación se describe el diseño de cada parte del inversor por separado y de ser necesaria la simulación. Finalmente el capítulo 4 desarrollo experimental está dividido en construcción, donde se detallan todas las consideraciones que deben tomarse en cuenta para la adecuada construcción de cada módulo del inversor; pruebas experimentales por módulo, donde se muestran datos experimentales de las pruebas experimentales para cada módulo; integración, donde se marcan las consideraciones necesarias para la correcta integración de los módulos; experimentos finales, donde se muestran datos del inversor

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



en funcionamiento, análisis de resultados, donde se interpretan los datos obtenidos en los experimentos finales.

CAPÍTULO 1 ESTADOS DEL ARTE Y CAMPO

1.1 Justificación del Proyecto

Un inversor de onda senoidal con bajo contenido armónico que permite el control de la velocidad de un motor de inducción es un dispositivo que puede mejorar y optimizar la dinámica de múltiples procesos industriales al permitir seleccionar con precisión la velocidad más adecuada para cada etapa del proceso, de la misma manera, al no utilizarse los motores a más velocidad de la estrictamente necesaria para cada etapa del proceso es posible que también resulte en una disminución del consumo energético del proceso en general.

Por otro lado, el bajo contenido armónico es un requisito esencial para la alimentación de un motor de inducción, de otra manera se provoca sobrecalentamiento y eventual avería del mismo.

En el mercado se encuentran disponibles dispositivos similares, que pueden realizar la misma función, sin embargo, este proyecto cuenta con la ventaja de disponer absolutamente de todos los cálculos, diagramas, circuitos y programas que constituyen el inversor, permitiéndose de esta manera su personalización para aplicaciones de investigación específicas, incluso dando la posibilidad de hacerle mejoras tanto de software como de hardware o agregar características nuevas de utilidad.

1.2 Estado del arte

Como un lado para empezar el proyecto, se buscaron las tecnológicas que ya se han utilizado para el control de velocidad en motores de inducción.

1.2.1 Fuentes conmutadas o SMPS (Switch Mode Power Supply).

Debido a que es más eficiente controlar la amplitud del voltaje de salida del inversor directamente desde la fuente de alimentación del mismo, se investigaron también diversas fuentes de alimentación que ya se hayan utilizado para alimentar inversores o en su defecto para alimentar cargas eléctricas en general.

Para seleccionar una fuente de alimentación apropiada para la aplicación es necesario considerar varios factores, incluso algunos que al principio ni siquiera se tenían en mente. Se encontró una publicación de MICROCHIP de dos partes, AN1114 [1] y AN1207 [2]. En la primera parte (AN1114) se habla del funcionamiento básico de las diferentes topologías de fuentes conmutadas que existen, se habla también de las potencias en las que es apropiado implementar las diferentes topologías, así como el número de salidas que es recomendado para cada una, si son topologías eléctricamente aisladas o no, los niveles de corriente y voltajes más significativos, así mismo, dan a conocer los problemas generados por las pérdidas

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



por conmutación de los interruptores electrónicos y al mismo tiempo mediante el uso de snubbers ofrecen una solución al problema.

En un tono más básico, incluso se toman la molestia de explicar las características de los dispositivos electrónicos más comúnmente usados en fuentes conmutadas como lo son el diodo, el capacitor y los MOSFET. Para complementar el artículo, incluso abordaron un poco de diseño magnético, específicamente hablando, diseño de transformadores e inductores. Finalmente, presentan la siguiente tabla como elemento didáctico para la selección de una fuente conmutada basándose en el rango útil de potencia de cada topología.

Tabla 1 Guía para la selección de fuente conmutada[1]

Voltaje de entrada	Potencia	Topología adecuada
Universal input (90-264) VAC	Po < 150 watt, Load current < 10A	Flyback, Forward
Universal input (90-264) VAC	Po < 150 watt, Load current > 10A	Forward
Universal input (90-264) VAC	150 watt < Po > 350	Two-Switch Forward, Half-Bridge, Push-Pull
Universal input (90-264) VAC	Po < 500 watt	Half-Bridge, Push-Pull
Vin > 350 VDC	Po < 750 watt	Half-Bridge
Vin < 200 VDC	Po < 500 watt	Push-Pull
Vin > 350 VDC	500 < Po > 1000 watt	Full-Bridge
Vin > 350 VDC	Po > 1000 watt	ZVT Full-Bridge
Vin > 350 VDC	Po > 2000 watt	Más de una ZVT full-bridge en paralelo, entrelazado con más de una ZVT full-bridge

En la segunda parte (AN1207) comienzan profundizando el modo de funcionamiento en específico de cada topología, así como los aspectos específicos de diseño correspondientes a cada una de ellas y terminan con un apartado breve pero muy conciso de teoría básica de control automático, que debe considerarse para el diseño del control en lazo cerrado que requieren las fuentes conmutadas para funcionar correctamente.

Estas dos publicaciones fueron de gran utilidad, pues, aunque por si mismas no son suficientes para conocer a profundidad el funcionamiento de cualquiera de las topologías, condensan la información más importante que un libro sobre fuentes conmutadas ofrecería en 300 páginas y, por lo tanto, estas

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



publicaciones sirvieron como un panorama para visualizar todas las posibles opciones que se tenían disponibles para implementar en este proyecto y seleccionar así con mayor facilidad la topología adecuada.

En [3] se explican las consideraciones que deben tomarse en cuenta en la selección de dispositivos para la construcción de un inversor de medio puente y dentro de estas consideraciones se muestra la siguiente tabla, que ofrece una comparación entre los diferentes interruptores electrónicos existentes.

Tabla 2 Comparación de las características de transistores de potencia[3].

Características	BJT	MOSFETS	IGBT
Método de control	Corriente	Voltaje	Voltaje
Circuito de control	Complejo	Simple	Simple
Impedancia de entrada	Baja	Alta	Alta
Potencia de entrada	Alta	Baja	Baja
Velocidad de conmutación	Baja(Microsegundos)	Rápida(ns)	En medio
Frecuencia de operación	Baja	Rápida(menos de 1MHz)	En medio
Área de operación segura	Estrecha	Amplia	Amplia
Voltaje de saturación	Bajo	Alto	Bajo

De las publicaciones anterior y de la consulta de bibliografía especializada en fuentes conmutadas se decidió seleccionar la topología full bridge para la necesidad de esta tesis. Por ello se buscaron artículos científicos que estudiaran esta topología o sus variantes.

De la búsqueda, se encontró [4] y [5] que hablan de una técnica de control PWM especial para la topología full bridge, que consiste en desalinearse las señales de conmutación de los interruptores con el objetivo de hacerlos conmutar a cero voltaje o (Zero Voltage Switching), lo que permite disminuir las pérdidas por conmutación y por lo tanto evitar sobrecalentamientos y así conseguir potencias de trabajo más elevadas para la misma topología. La siguiente figura muestra las señales para el control en modo voltaje de esta técnica PWM.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

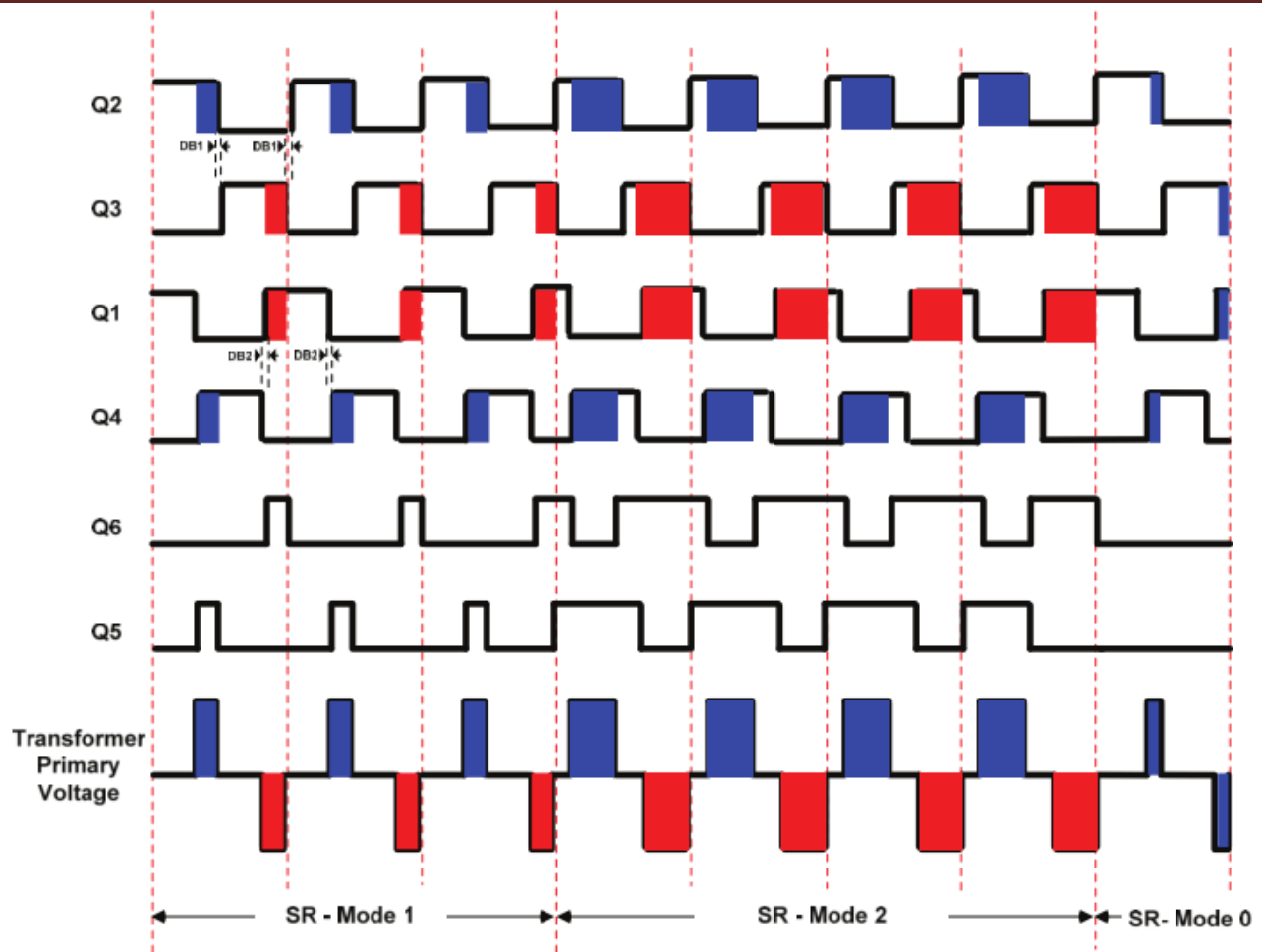


Figura. 1 Señales de control en modo voltaje[4]

1.2.2 Inversores

Se revisarán las tecnologías existentes para convertir corriente directa en corriente alterna.

Dado que los aspectos de control y diseño de los inversores son tan amplios como los de las fuentes conmutadas, también se requirió de una referencia académica que sirviera como panorama para visualizar las opciones disponibles, de tal forma que una publicación de la Universitat de València [6] cumplió con este propósito. En ella se habla de las topologías utilizadas en inversores de una y tres fases, su clasificación en VSI, CSI y variable DC-Link, el diseño de un filtro de voltaje, así como también de las técnicas de modulación más utilizadas para generar senoidales con reducción de armónicos.

En los artículos [7] y [8] se hicieron estudios comparativos entre inversores con fuente de voltaje (VSI) e inversores con fuentes de corriente (CSI) y ambos estudios aparentan concluir en que en la actualidad tienen más ventajas y son más fáciles de implementar los VSI. Ventajas como, no requerir lazo cerrado

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



de control, mayor eficiencia, mejor estabilidad, entre otras. En la siguiente tabla se muestran los datos comparativos de [8] para los dos tipos de inversores.

Tabla 3 Comparación de topologías[8]

	CSI	VSI
Eficiencia		
Máxima potencia	95.7%	97.7%
Baja potencia	89.9%	97.8%
Confiabilidad	Baja, Alto número de	Alta, Bajo número de
Componentes	componentes	componentes
Tiempo medio antes de fallar	1.5 años	11.2 años
Respuesta dinámica	Limitada por el inductor de DC, filtro	Rápida, no limitada por elementos reactivos.
Potencia de entrada	Altos, requiere aislamiento /	Bajo, cumple con IEEE 519
Harmónicos	filtro	
Factor de potencia	Bajo, requiere PWM o transformador multipulso	Alto, transformador estándar de 24 pulsos.
Problemas de resonancia	Debe ajustarse el filtro de entrada.	No
Problemas con los motores		No, Compatible con motores estándar.
Filtro	Requiere filtro, provoca tirones y resonancia sin el filtro.	
Modo común	Si, requiere aislamiento e inductor de modo común	No, transformador de aislamiento eliminado.
Multi-motor	No, un solo motor	Yes, motores de diseño y para abajo.

Las topologías con fuente de voltaje de inversores trifásicos que existen se recopilan en [9] y se explican sus principales características y ventajas. A pesar de que el artículo explícitamente no favorece a la topología de tres fases, tres hijos, después de revisar la literatura se seleccionó esta topología por su simplicidad, facilidad de implementación y gran cantidad de documentación disponible para consulta. La siguiente figura muestra la topología seleccionada.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

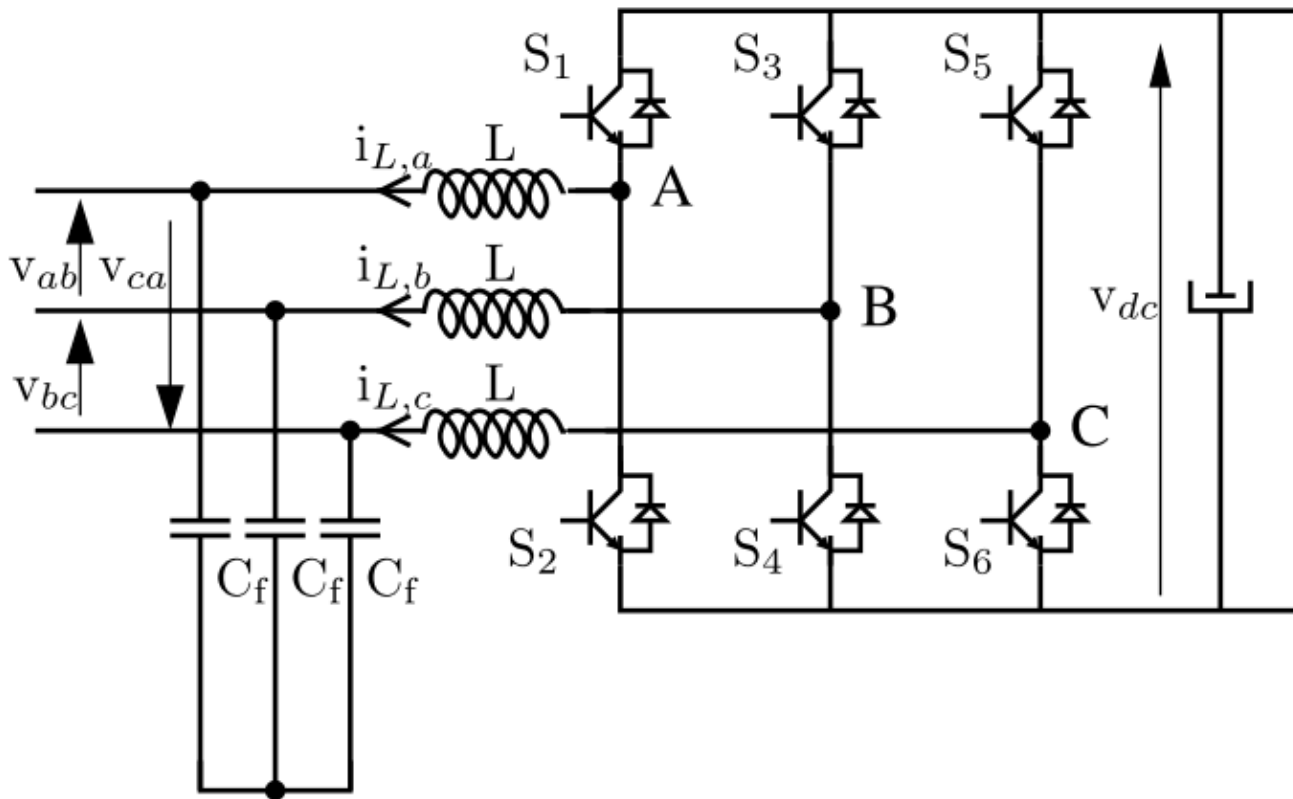


Figura. 2 Topología Tres fases, tres ramas[9]

1.2.3 Filtros

A pesar de la simplicidad que aparenta el diseño de un filtro, son elementos altamente complejos que exigen una amplia gama de consideraciones en su diseño, por esta razón se esperaba que hubiera gran cantidad de información disponible para su estudio, pero sorpresivamente, las fuentes de información clara y entendible son limitadas.

En [6] se habla un poco del diseño de un filtro LCR simple y su amortiguamiento sin embargo no se profundiza mucho.

Se encontró un excelente artículo[10] que trata del diseño de un filtro pasivo para la implementación en un inversor trifásico, donde se habla de las diferentes configuraciones en que se pueden disponer los elementos pasivos para crear filtros de primero, segundo y tercer orden, se explican las condiciones que garantizan la minimización de la distorsión de la señal filtrada, y para terminar, muestran diferentes medios para amortiguar los filtros. La siguiente figura muestra dos de las configuraciones, y sus correspondientes respuestas en frecuencia, que sugieren para amortiguar la resonancia de un mismo filtro.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

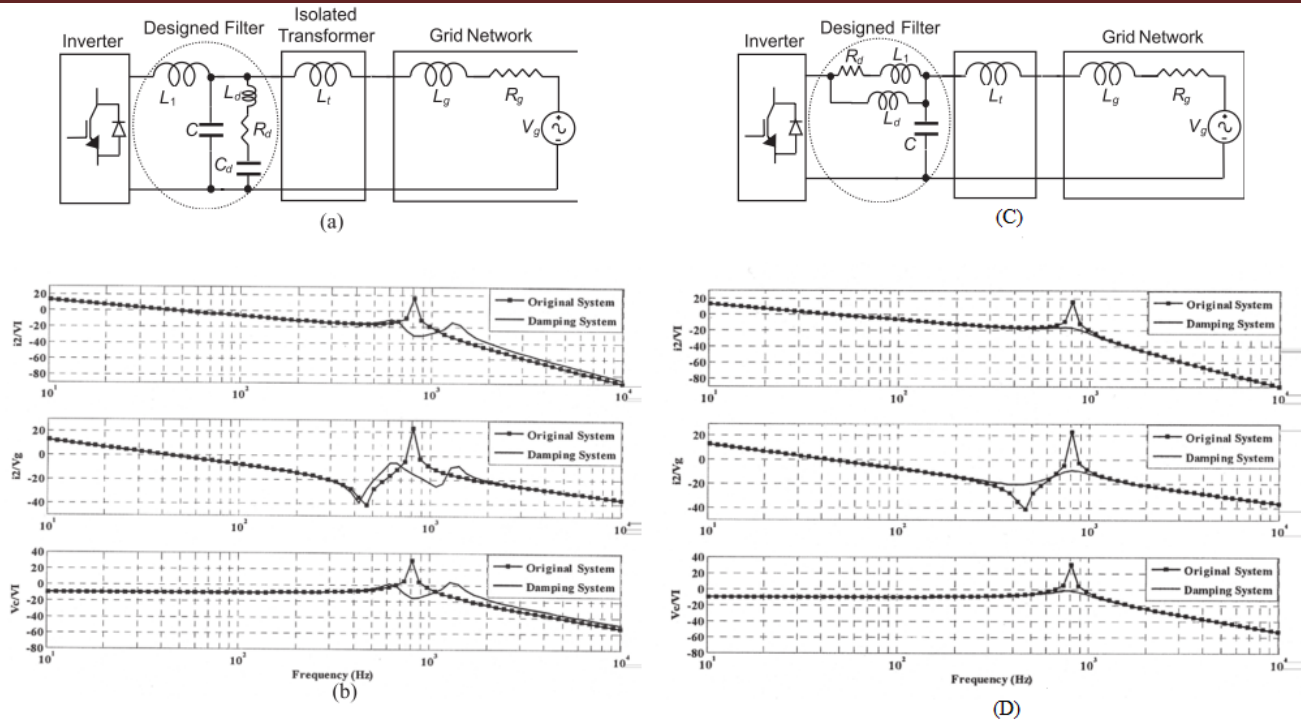


Figura. 3 a y c, circuitos de filtros con amortiguación. b y d, respuesta en frecuencia de filtros amortiguados[10].

1.2.4 Generación de señales senoidales mediante PWM

La modulación de ancho de pulso (PWM) es una técnica en la cual el ciclo de trabajo de una señal periódica se modifica para codificar y transmitir información; por lo tanto, se ha utilizado en electrónica de potencia como un elemento de control que permite la regulación de la potencia suministrada por la etapa de potencia a la carga. Muchos dispositivos electrónicos de potencia, como fuentes de alimentación conmutadas, están diseñados para proporcionar un nivel de energía constante a la carga, es decir, proporcionan un voltaje CD constante, por lo que el tipo de señal PWM utilizada para controlarlos no requiere de la variación dinámica del ciclo de trabajo.

Sin embargo, también hay dispositivos electrónicos de potencia como inversores que, para ciertas aplicaciones, deben entregar un nivel de energía variable en el tiempo y de hecho requieren una variación dinámica del ciclo de trabajo en cada período. Los inversores tienen el propósito de generar voltaje de CA a una frecuencia específica, pero, aunque en ocasiones es suficiente que un inversor entregue voltaje de CA de onda cuadrada (energía con alto contenido armónico), aplicaciones como el suministro de energía o control de velocidad (variador de frecuencia) de motores de inducción requieren de inversores capaces de suministrar voltaje CA de frecuencia precisa y con bajo contenido armónico. Durante varias décadas, se han empleado diferentes técnicas PWM para generar señales de control para los inversores con el fin de permitirles entregar voltaje de CA a una frecuencia precisa y con bajo contenido de armónicos. Inicialmente, se usaron técnicas analógicas con comparadores como se menciona en[11]. Estas técnicas se conocen comúnmente como “natural sampled” PWM. En estas técnicas, se comparan dos señales en el

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



dominio del tiempo continuo, la señal modulada y una señal triangular periódica que permite establecer anchos de pulso en función de la amplitud de la señal modulada. La siguiente figura muestra cómo se genera una senoidal usando esta técnica PWM.

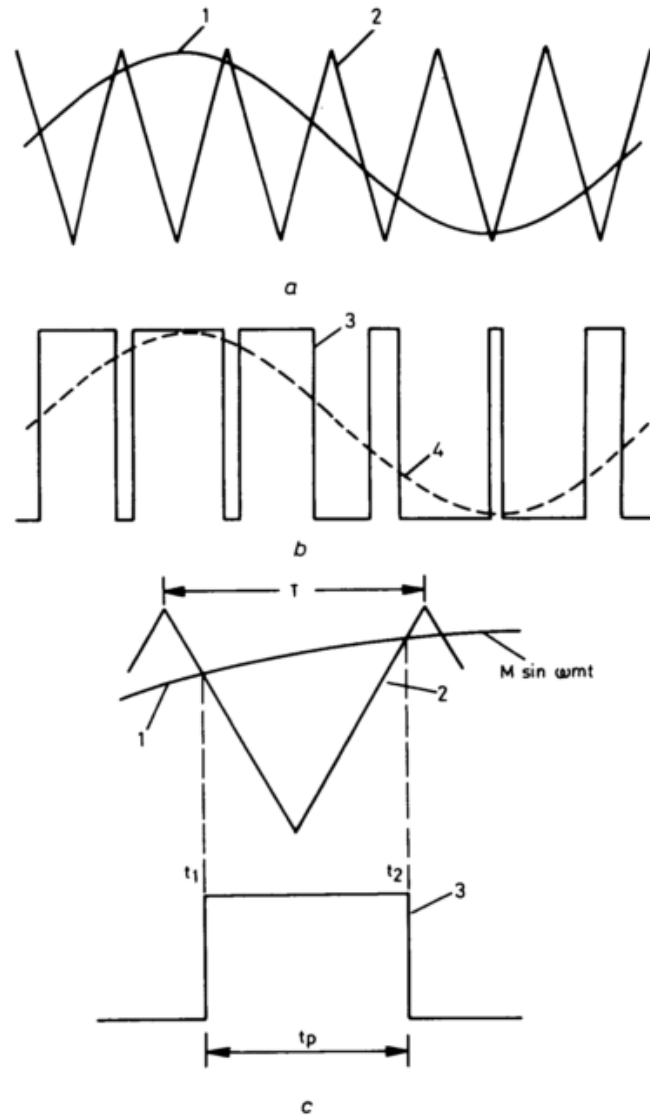


Figura. 4 Construcción de una señal senoidal mediante la técnica "Natural Sampled" PWM[11].

También se han utilizado técnicas digitales implementadas en FPGAs [12] cuya operación se basa únicamente en circuitos lógicos. La siguiente figura muestra el diseño esquemático del generador senoidal que usa esta técnica y la forma de onda que es capaz de generar con PWM.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

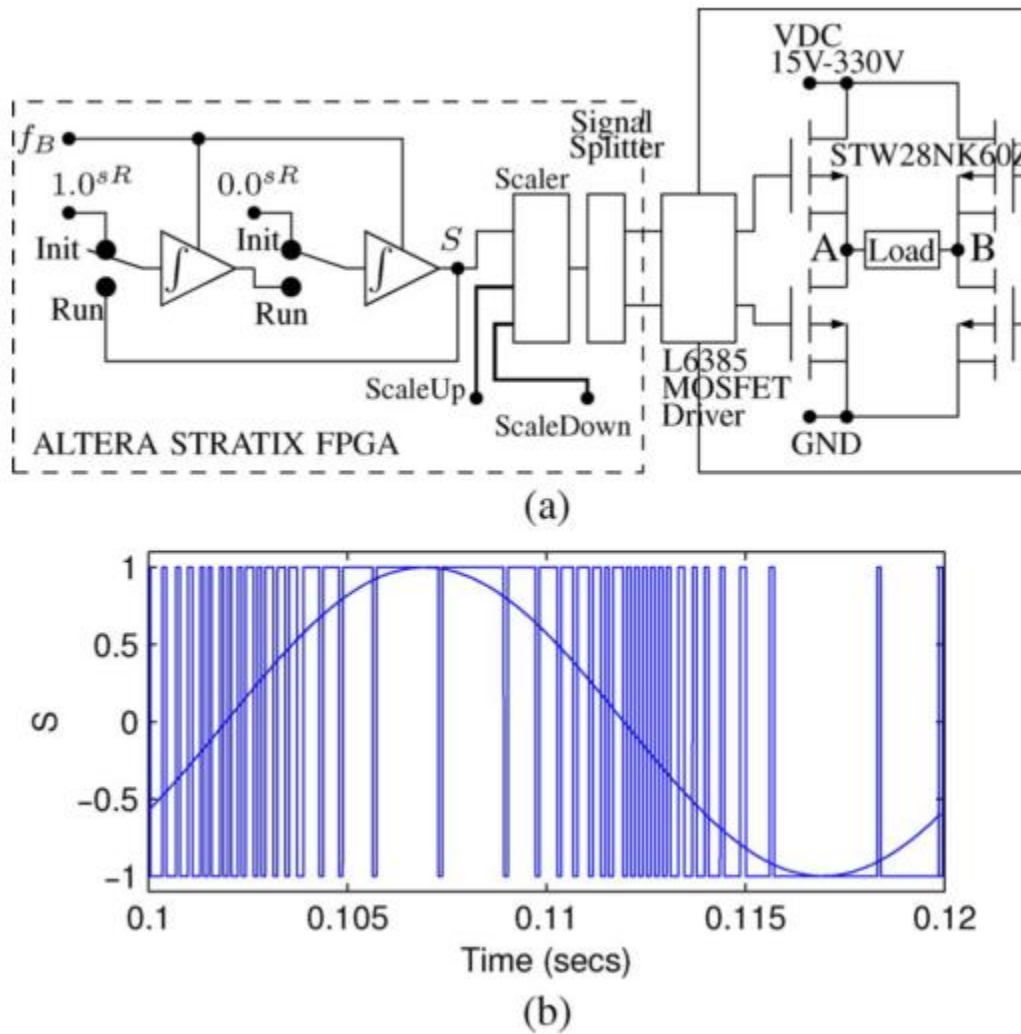


Figura. 5 (a)Diagrama del generador senoidal. (b)Forma de onda senoidal generada[12].

También hay un grupo más de técnicas PWM digitales, las cuales están orientadas a la implementación en microcontroladores y se conocen como "regular sampled" PWM. Estas técnicas hacen que todo el proceso se desarrolle en un dominio de tiempo discreto, por lo tanto, las muestras de señales moduladas se calculan cada cierto intervalo de tiempo fijo (regular) y posteriormente se comparan con un contador digital que permite establecer el ancho de pulso para cada muestra. Las técnicas "regular sampled" PWM están profundamente explicadas en [11] y [13]. La siguiente figura muestra cómo funcionan los tipos simétrico y asimétrico de la técnica "regular sampled"

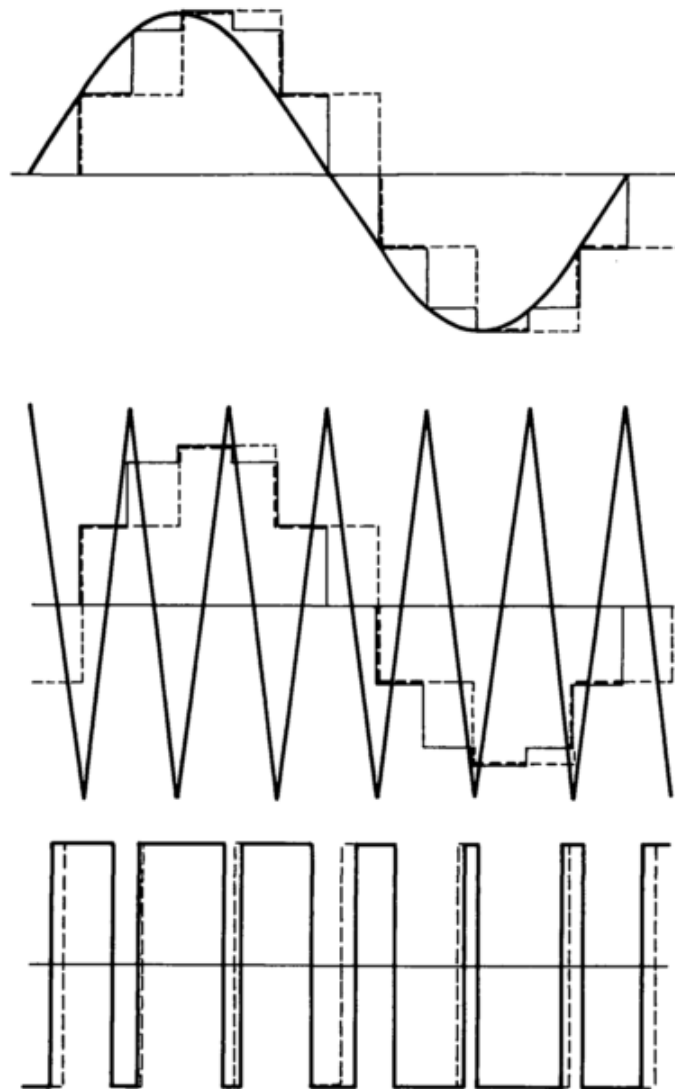


Figura. 6 Técnicas - - - Simétrica y ----- Asimétrica de "regular sampled" PWM[11].

También se encontraron artículos como [14] y [15] en los que optimizan el PWM para disminuir el contenido armónico de la señal, mostrando que efectivamente a través del control PWM se puede mejorar la calidad de una señal. Además, se encontró en [16] un poco de información sobre el control de la amplitud de la señal generada con el fin de compensar la demanda de corriente. La siguiente figura muestra la respuesta del sistema de control ajustando el ancho de los pulsos para las diferentes demandas de corriente.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

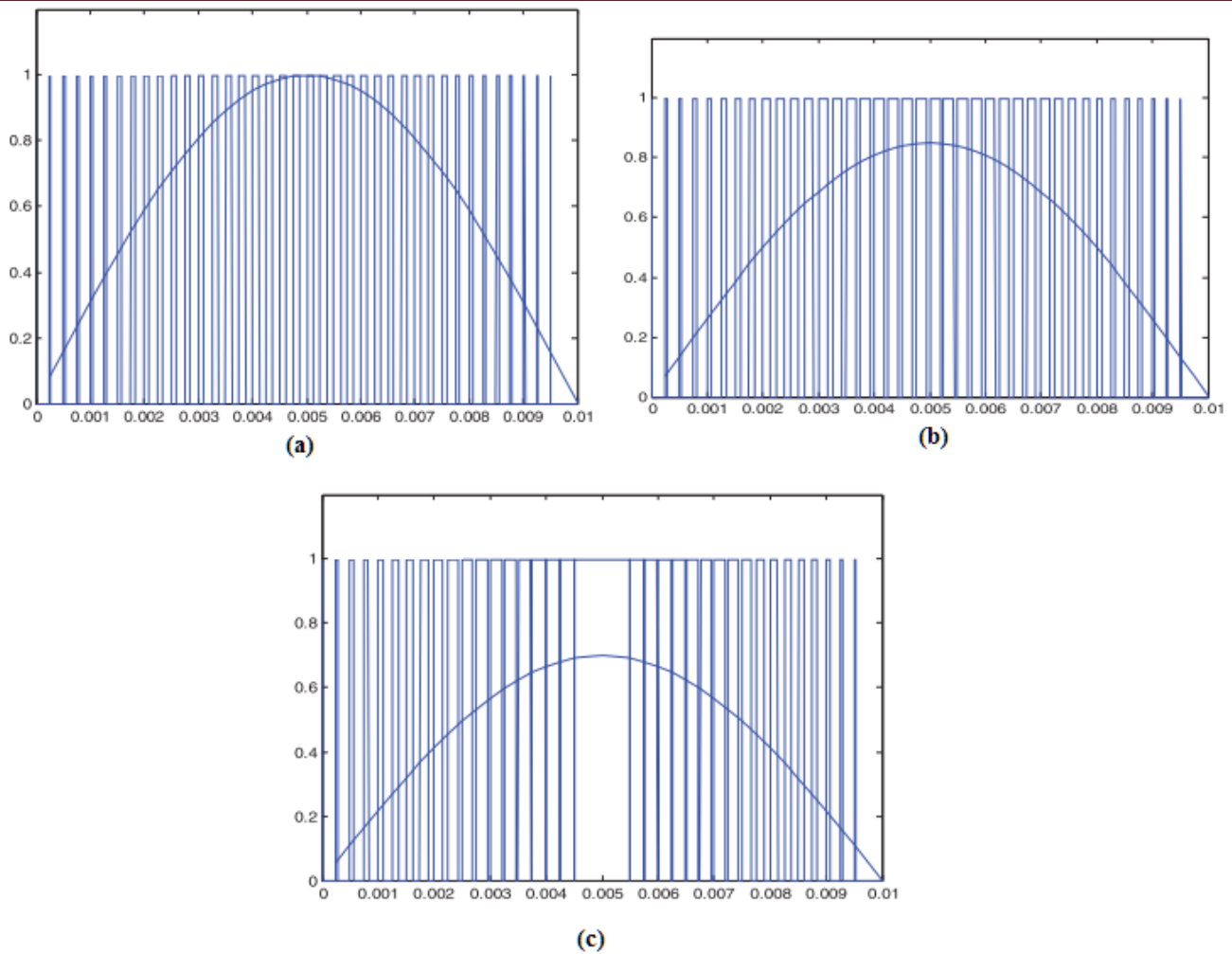


Figura. 7 (a) Sin carga. (b) Demanda media de corriente. (c) Máxima demanda de corriente[16].

Para terminar, también se buscaron antecedentes que hablaran del control PWM en lazo cerrado y se encontró el artículo[17], el cual recopila múltiples técnicas PWM y para cada una explica la manera de cerrar el lazo de control.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



CAPÍTULO 2 MARCO TEÓRICO

2.1 Marco teórico

2.1.1 Control de velocidad en motores de inducción

Desde hace algo de tiempo se han desarrollado varios métodos para el control de la velocidad de los motores de inducción, los cuales se estudian a detalle en [18] y [19], la mayoría son métodos antiguos muy limitados que inicialmente fueron usados cuando no había la tecnología necesaria disponible para la implementación de métodos de control de velocidad más avanzados. Al final se revisará el método más reciente de todos ellos, siendo este el único que permite controlar la velocidad de un motor de inducción con tanta precisión como si se tratase de un motor de CD.

2.1.1.1 Control de velocidad por variación de la resistencia del rotor.

En los motores de rotor devanado, es posible conectar un resistor trifásico externo con sus anillos rozantes para variar la resistencia del rotor. Con este método se aumenta el par de arranque mientras que se limita la corriente de arranque, sin embargo, es un método ineficiente ya que al aumentar la resistencia del rotor se disipa más energía en forma de calor en lugar de aprovecharse. Además, para tener acceso al rotor y poder variar la resistencia es necesario que el mismo sea del tipo bobinado y existan anillos rozantes, lo cual lo hace de mayor tamaño, costoso y de mantenimiento excesivo. La siguiente figura muestra el comportamiento velocidad-Par de un motor de rotor devanado al variar la resistencia del rotor. Se puede apreciar que al aumentar la resistencia del rotor se aumenta el par de arranque. Utilizar resistencias menores que la resistencia nominal puede incrementar demasiado la corriente de arranque y ocasionar daños permanentes al motor.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

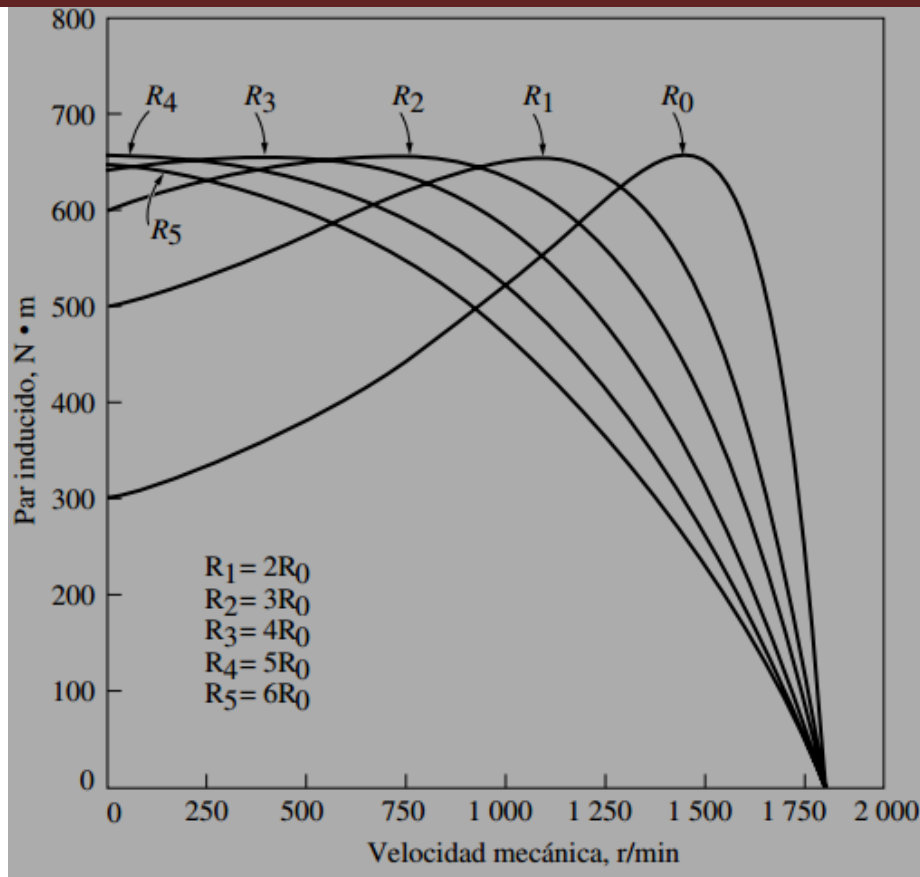


Figura. 8 Control de velocidad por medio de la variación de la resistencia del rotor de un motor de inducción con rotor devanado [18].

2.1.1.2 Control de velocidad por variación del voltaje de línea.

El par del motor varía a razón cuadrada del voltaje, mientras que la velocidad solamente puede controlarse a par constante durante un intervalo que depende del deslizamiento, por lo que los motores con poco deslizamiento, tienen un intervalo de control de velocidades muy estrecho. De tal manera que, al disminuir el torque a causa de la disminución del voltaje, el control de velocidad por voltaje prácticamente no tiene aplicación más que en un estrecho intervalo. La siguiente figura muestra el comportamiento del par respecto a la velocidad cuando se varía únicamente el voltaje sin alterar la frecuencia de línea.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

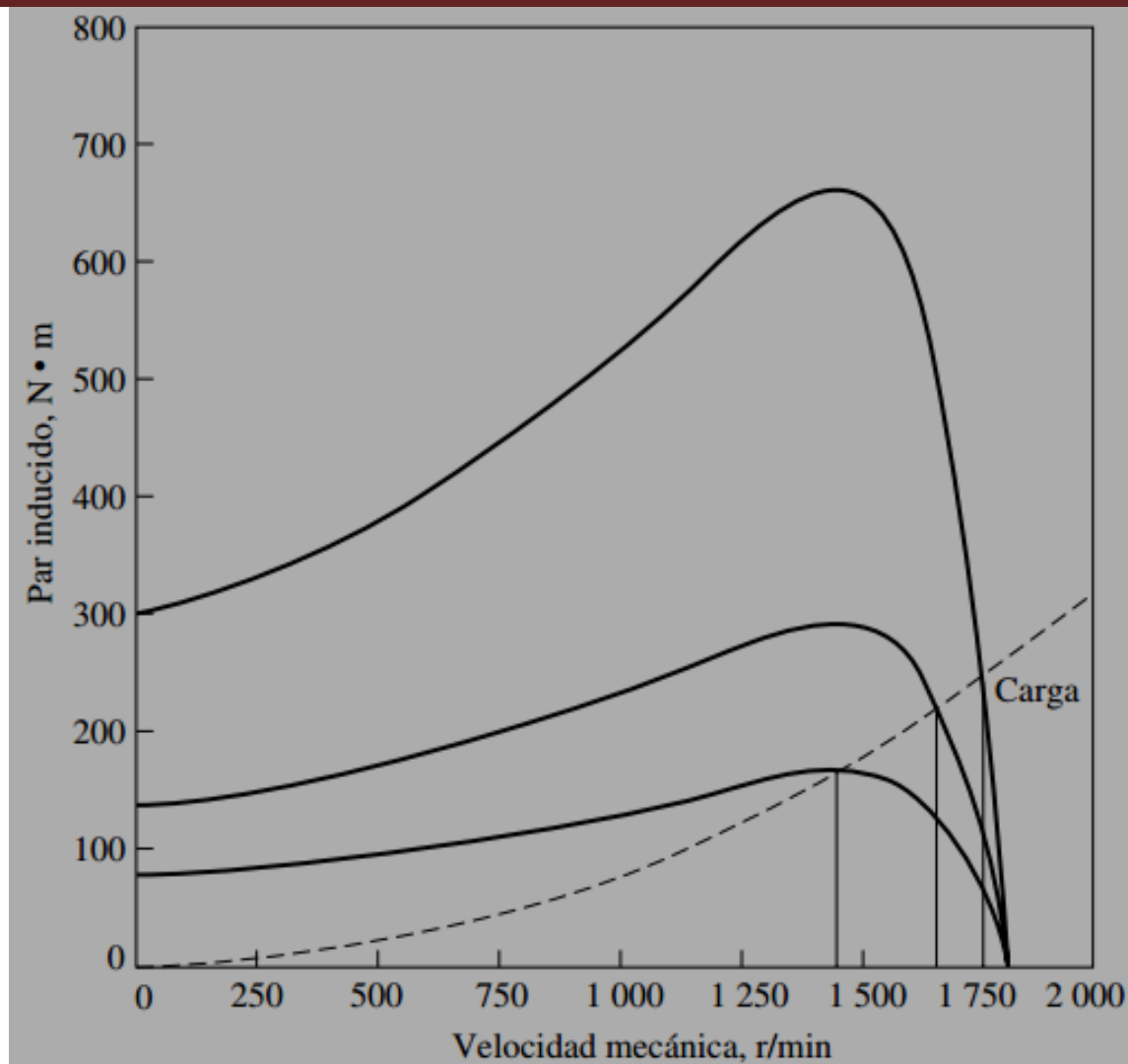


Figura. 9 Control de velocidad con voltaje de línea variable en un motor de inducción[18].

2.1.1.3 Control de velocidad por variación de la frecuencia de línea.

Se puede controlar el par y la velocidad de los motores mediante esta técnica. Cuando el motor es alimentado por el voltaje nominal a la frecuencia nominal, el flujo magnético del estator tiene el valor nominal. Si se mantiene fijo el voltaje y se reduce la frecuencia respecto al valor nominal, entonces aumenta el flujo y eso causaría la saturación del flujo en el estator, las reactancias disminuirían y puede ser que la corriente en el motor sea demasiado alta. Si se mantiene fijo el voltaje y se aumenta la frecuencia respecto al valor nominal, la velocidad en realidad aumenta, aunque a costa de que el flujo y el par disminuyan. Operar el motor de este modo se le conoce como en “modo de debilitamiento del campo”. El control de velocidad mediante esta técnica solo tiene aplicación práctica, cuando se desea operar con el campo atenuado y por encima de la velocidad base, si se trata de operar a una velocidad menor mediante esta técnica se podrían producir daños permanentes al motor. La siguiente figura muestra el

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



comportamiento del par respecto a la velocidad cuando se varia la frecuencia sin variar el voltaje, únicamente por encima de la frecuencia nominal.

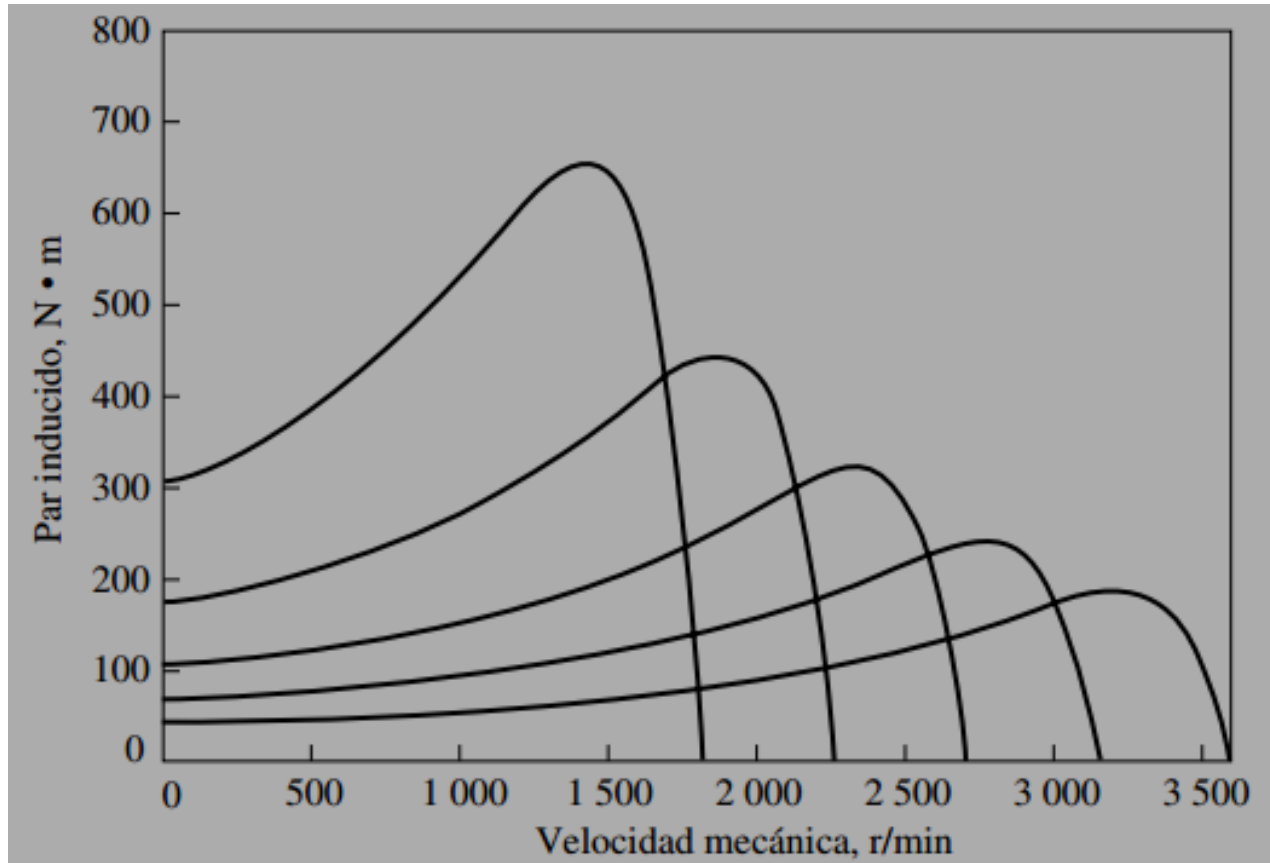


Figura. 10 Control de velocidad con frecuencia de línea variable en un motor de inducción[18].

2.1.1.4 Control de velocidad por relación Volts/Hertz constante en la línea.

Si se mantiene constante la relación Volts/Hertz al variar la frecuencia de la línea, entonces el flujo magnético permanece constante en el estator y como consecuencia también se mantiene constante el par. Mediante esta técnica de control de velocidad se puede variar la velocidad sin comprometer el par del motor de inducción y sin poner en riesgo el funcionamiento adecuado del mismo. La figura siguiente muestra las características par-velocidad de un motor de inducción con control de velocidad por relación volts/Hertz constante.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

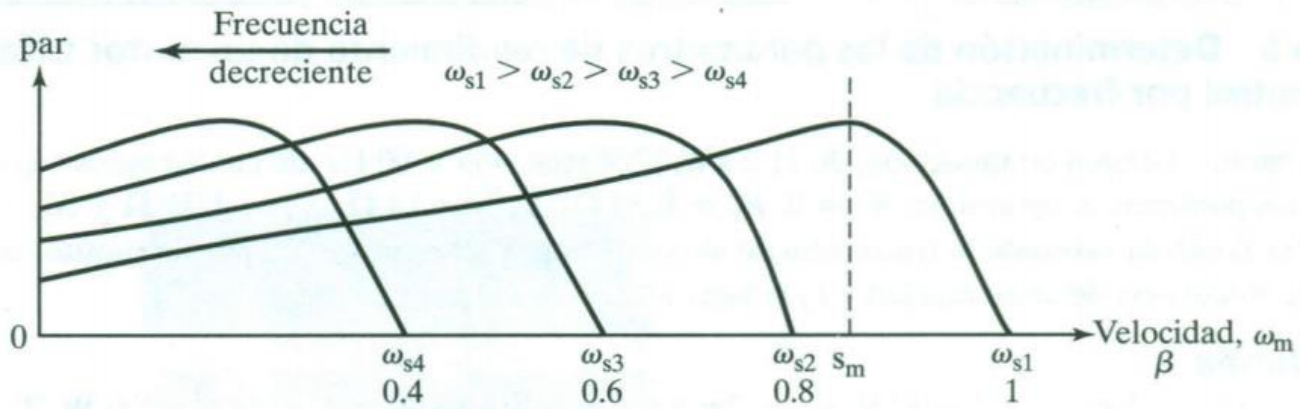


Figura. 11 Características par-velocidad de un motor de inducción con control por relación Volts/hertz[19]

2.1.2 Fuentes conmutadas o SMPS (Switch Mode Power Supply).

Las fuentes conmutadas comenzaron a ser usadas a partir de 1960, cuando comenzaron a salir al mercado dispositivos semiconductores con rendimiento y costo razonable. Las fuentes conmutadas en general, funcionan usando un interruptor electrónico para generar formas de onda cuadrada a partir de una fuente de CD no regulada. Estas formas de onda cuadrada con ciclo de trabajo variable son después filtradas por un filtro pasabajas pasivo para promediar el ciclo de trabajo de la onda cuadrada y así suministrar un nivel de voltaje de CD regulado. A través de la retroalimentación del voltaje de salida del convertidor y modificando el ciclo de trabajo del interruptor electrónico es posible regular el convertidor en función de cambios en el voltaje de entrada y cambios en la carga de salida. Adicionalmente, algunas topologías están diseñadas para usar un transformador de AC a alta frecuencia, el cual, según los requerimientos, permite aislar la entrada y salida del convertidor y elevar o disminuir el voltaje de la fuente de CD sin el uso de núcleos magnéticos demasiado grandes. La figura 8 fue tomada de [20] y muestra el funcionamiento básico de una fuente conmutada, si a esta fuente se le agrega un diodo y a la salida un filtro pasivo pasabajas, obtenemos lo que comúnmente se conoce como Buck Converter, este convertidor funciona exactamente como se describe al principio de este apartado y se muestra en la figura 9.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

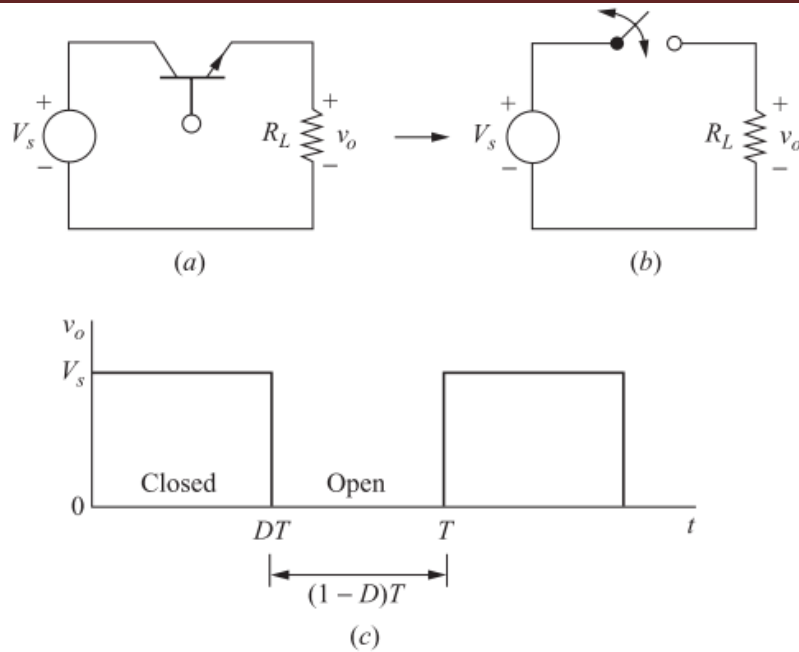


Figura. 12 (a) Diagrama esquemático (b) Diagrama simplificado (c) Voltaje de salida [20]

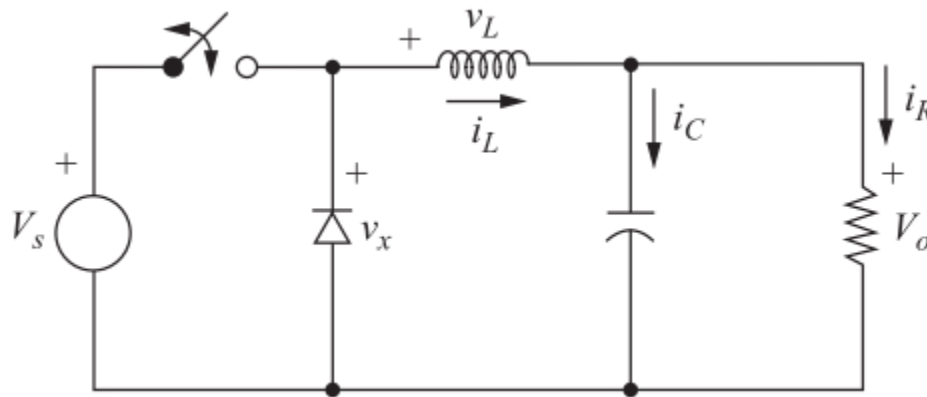


Figura. 13 Diagrama de un Buck Converter[20]

2.1.2.1 Convertidor Full Bridge

La topología Full Bridge somete a los interruptores al voltaje de la fuente de CD (V_s), no al doble como lo hacen los convertidores push-pull y forward, por lo tanto, el full bridge puede ser usado a potencias más altas como la línea trifásica (220V) y monofásica (120V). Además, el primario del transformador se somete directamente al voltaje de la fuente, no a la mitad, como lo hace el convertidor half bridge, de tal manera que, el full bridge es capaz de entregar el doble de la potencia que puede entregar el half bridge. Además, de todas las topologías está es la que puede entregar mayor potencia. El convertidor full bridge no requiere el uso de circuitos snubber en los interruptores. La figura siguiente fue tomada de [21] y muestra el circuito electrónico de un convertidor full bridge, las señales de control para cada par de transistores y el voltaje visto por el primario del transformador. En el circuito se pueden observar la entrada

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



de voltaje 120/220 RMS, puente de diodos rectificador de onda completa, un par de capacitores de filtrado, los cuatro transistores con sus respectivos diodos en anti paralelo, un transformador con secundario derivación central, dos rectificadores de onda completa que aprovechan la derivación central del secundario del transformador y dos filtro LC a la salida de cada rectificador y finalmente un capacitor C_b , conectado en serie al primario del transformador el cual cumple con la función de bloquear la CD que pudiera generarse por imprecisiones del sistema y garantizar la simétrica de los semiciclos de CA para así evitar la saturación del núcleo del transformador y la posterior destrucción de los transistores.

El circuito funciona de la siguiente manera. Los transistores Q2 y Q3 se activan simultáneamente para conducir durante un tiempo t_{on} menor a $T/2$, luego, a partir de $T/2$, Q4 y Q1 se activan simultáneamente durante el mismo tiempo t_{on} y se repite sucesivamente el ciclo, de tal manera que el primario del transformador está siendo alternativamente conectado a $+V_s$ y $-V_s$ y por lo tanto está siendo alimentado por CA a alta frecuencia, permitiendo así convertir el voltaje al secundario del transformador según la relación (N_s/N_p) . Para evitar la saturación del núcleo t_{on} debe valer lo mismo para ambos semi ciclos de conducción. El tiempo t_{on} representa el ciclo de trabajo de la señal de control de los transistores y debe ser controlado por retroalimentación del voltaje en V_{om} .

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

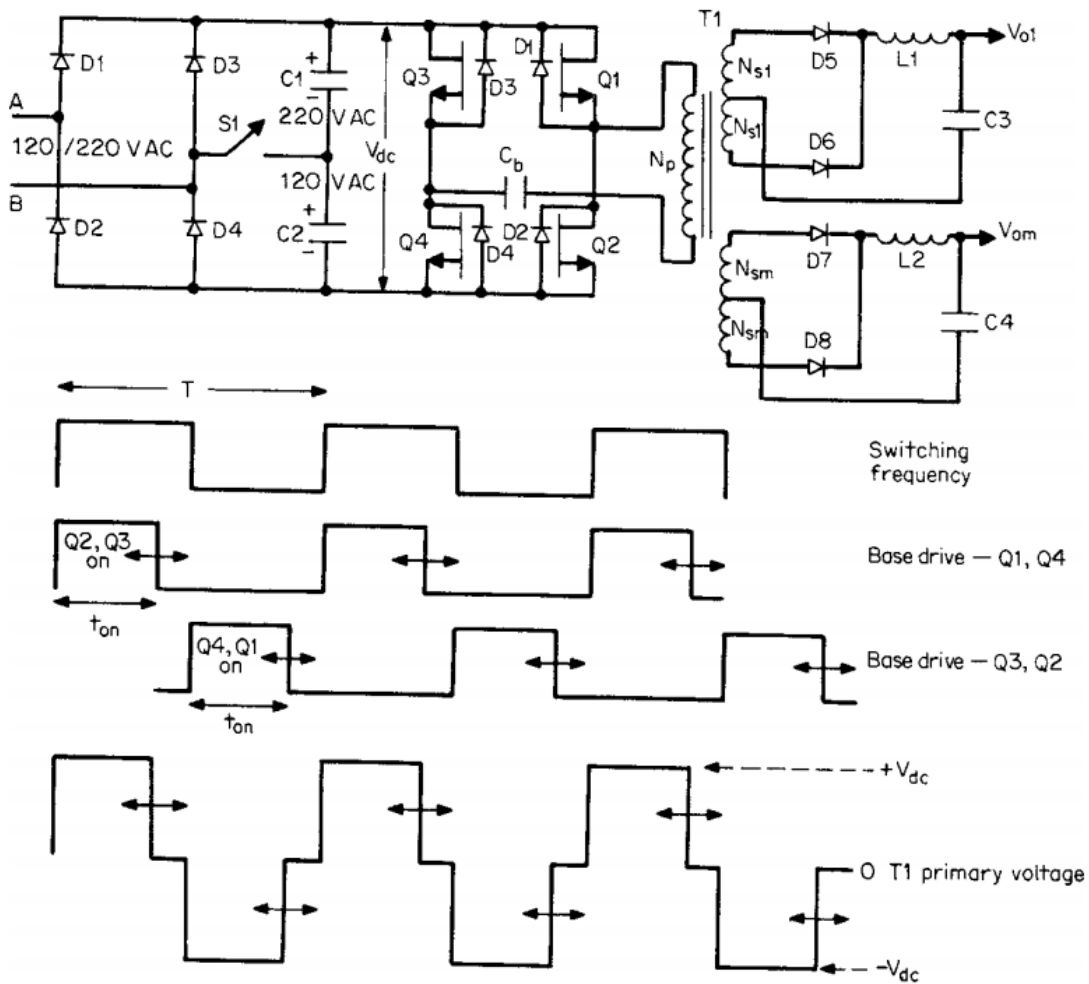


Figura. 14 Convertidor Full Bridge[21]

Para el diseño del transformador se utilizó [22], en donde se explica un método que calcula una constante definida a partir de datos de la aplicación y que optimiza el flujo magnético con el que trabajará el transformador, disminuyendo al máximo posible las pérdidas en el cobre y las pérdidas en el núcleo. La constante generada con los datos de la aplicación es después utilizada para calcular las necesidades geométricas y de material del núcleo del transformador. Finalmente se calculan las necesidades físicas del cobre esmaltado. La figura 11 muestra la selección de flujo magnético óptimo según este método. Aunque a la vista pareciera que el flujo magnético óptimo está justo donde se cruzan ambas líneas de pérdidas, en realidad esto no es cierto y lo demuestra la línea de pérdidas totales.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

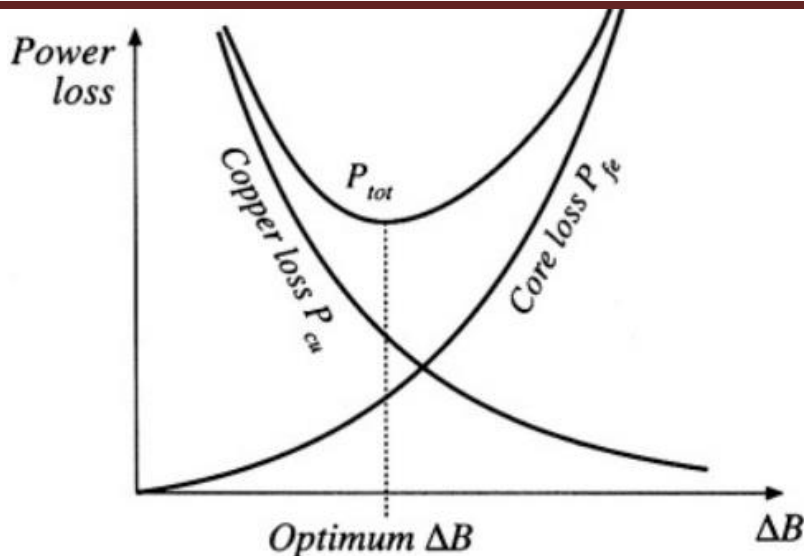


Figura. 15 Selección del flujo magnético óptimo según el método Kgfe[22]

2.1.3 Inversores

Los inversores son circuitos que transfieren potencia de una fuente de CD a una carga de CA, es decir convierten CD en CA. Existen inversores monofásicos y trifásicos, ambos se describen ampliamente en [19] y [20].

2.1.3.1 Inversores monofásicos

Son convertidores CD a CA para alimentar cargas monofásicas con fase de 120V a 60Hz para el caso nominal.

2.1.3.2 Inversores trifásicos

Son convertidores CD a CA para alimentar cargas trifásicas que requieren tres fases desfasadas 120° entre sí, cada fase de 220V a 60Hz para el caso nominal. El propósito de esta tesis es variar la frecuencia y voltaje de las fases.

2.1.3.2.1 Inversor trifásico construido con tres inversores monofásicos en paralelo.

Se puede construir un inversor trifásico con tres inversores monofásicos de medio puente o puente completo conectados en paralelo. Para cumplir con la condición de los 120° de desfase entre fase, a pesar de que las señales de control para cada inversor son iguales a las de un inversor monofásico sencillo, se debe recordar retrasar o adelantar entre si las señales para cada inversor según corresponda. El arreglo electrónico para este tipo de inversor trifásico se muestra en la figura siguiente. La construcción de este arreglo requiere que los primarios de los tres transformadores de cada inversor estén aislados eléctricamente entre sí, los secundarios de los transformadores pueden conectarse en Y con neutro o sin neutro o delta. No es un arreglo muy recomendable pues requiere de muchos componentes y las

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



magnitudes y fases deben estar perfectamente balanceadas sin embargo tiene la ventaja de requerir una fuente de voltaje más pequeña para alcanzar el voltaje nominal entre fases y es el tipo de inversor que mejor consigue emular el comportamiento de una red de CA clásica.

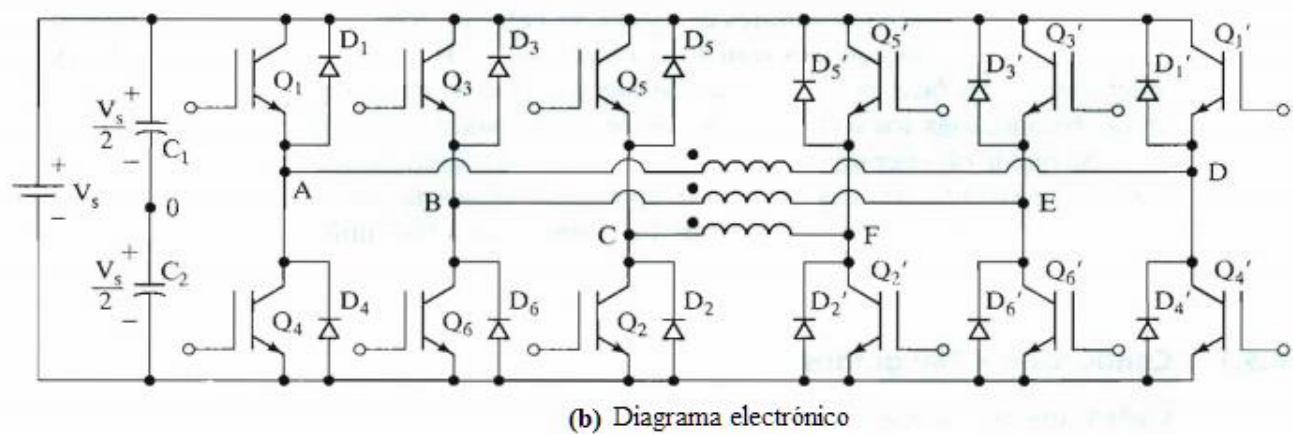
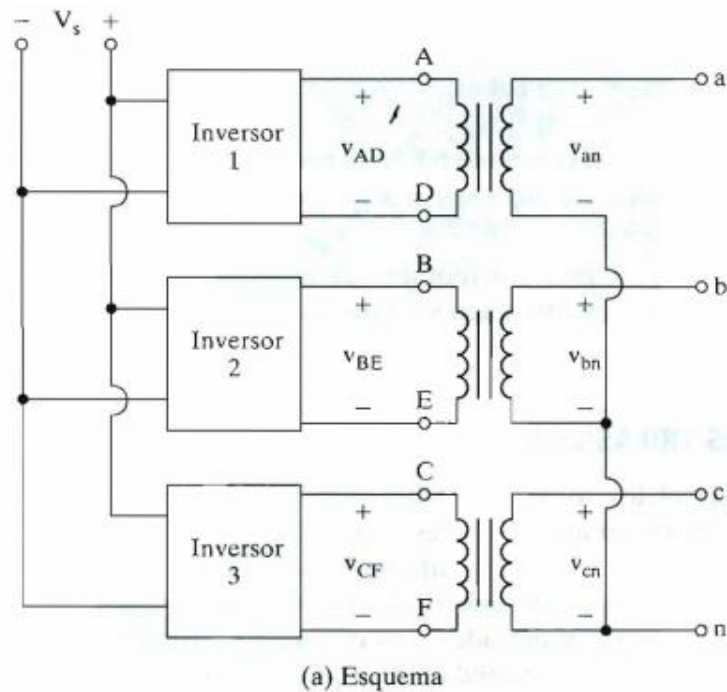


Figura. 16 Inversor trifásico construido con tres inversores monofásicos[19].

2.1.3.2.2 Inversor trifásico de seis pasos (Six step Inverter)

Este circuito se aplica principalmente al control de velocidad de motores de inducción, este tipo de inversor es incapaz de producir voltajes de línea nominales, ya que en realidad no se construyen los voltajes de línea a neutro si no que se construyen directamente los voltajes entre fases, es decir no se construyen V_a , V_b y V_c , se construyen directamente V_{ab} , V_{bc} y V_{ca} a valores nominales. La carga para

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



este tipo de inversor solamente puede ser conectada en Y sin neutro o delta. Este inversor se construye únicamente con 6 diodos y 6 transistores. En la siguiente figura se muestra el diagrama electrónico de este inversor.

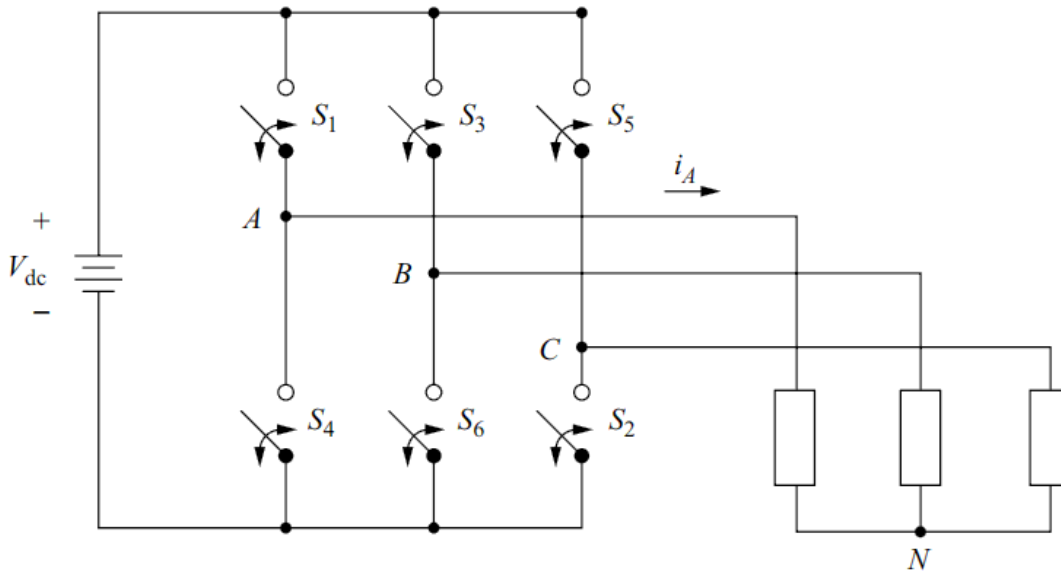


Figura. 17 Diagrama electrónico para el inversor de seis pasos[20].

Existen dos formas de conmutar los interruptores para este circuito, la conducción a 180° en la cual siempre están tres interruptores cerrados y la conducción a 120° en la que solo dos interruptores están cerrados al mismo tiempo. Sin embargo, para este proyecto solo es de interés la conducción a 180° grados ya que permite utilizar al máximo el tiempo de conducción de los interruptores. El inversor se llama de seis pasos debido a los seis estados por los que pasan cíclicamente los interruptores. La tabla siguiente muestra el voltaje entre fases y estado de conducción de cada switch para cada estado.

Tabla 4. Estado de los interruptores para cada estado del inversor de seis pasos.

Estado del switch ON	OFF	#Estado	VAB	VBC	VCA
S1,S2,S6	S3,S4,S5	1	Vdc	0	-Vdc
S1,S2,S3	S4,S5,S6	2	0	Vdc	-Vdc
S2,S3,S4	S1,S5,S6	3	-Vdc	Vdc	0
S3,S4,S5	S1,S2,S6	4	-Vdc	0	Vdc
S4,S5,S6	S1,S2,S3	5	0	-Vdc	Vdc
S1,S5,S6	S2,S3,S4	6	Vdc	-Vdc	0

La siguiente figura muestra el algoritmo temporal para la conducción a 180° del inversor de seis pasos.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

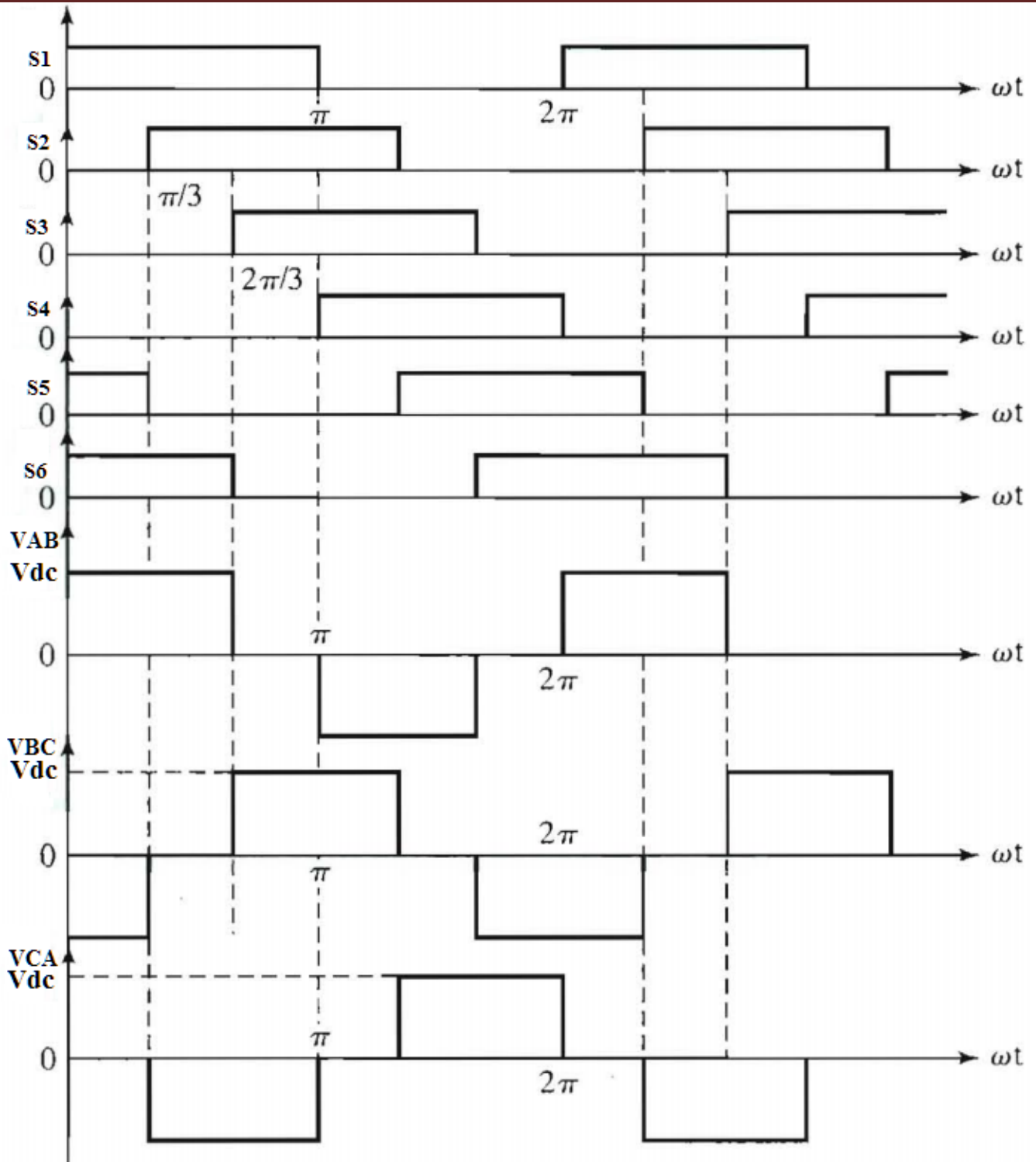


Figura. 18 Algoritmo temporal para las señales de control en conducción a 180°[19].

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



2.1.4 Filtro pasabajas

Los filtros son componentes electrónicos que atenúan señales fuera de la frecuencia crítica para la que fueron diseñados. Existen filtros pasa bajas, pasa altas, pasa banda y rechaza banda. Para esta tesis se requiere el diseño de filtros para el convertidor Full bridge y para el inversor, ambos filtros deben ser pasa bajas pues es necesario filtrar la frecuencia de conmutación de las topologías. Debido a que los filtros para este caso son sometidos a voltajes superiores a 200V, los filtros que se usaron fueron de tipo LC, los cuales producen menos pérdidas por disipación de energía que los clásicos filtros RC. Como un filtro LC es un sistema de segundo orden, cuenta con parámetros como el factor de amortiguamiento y frecuencia natural, los cuales deben ser seleccionados cuidadosamente para lograr que el filtro se comporte en la forma deseada. Los sistemas de segundo orden y sus parámetros se describen ampliamente en [23]. La siguiente figura muestra el diagrama eléctrico de un filtro pasa bajas LC.

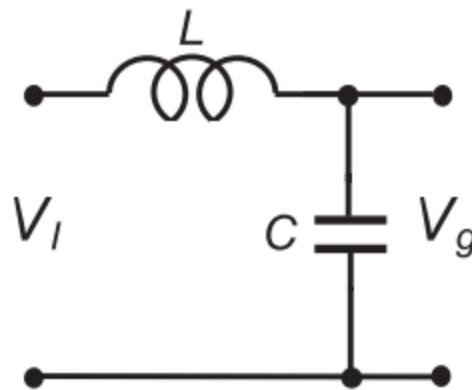


Figura. 19 Diagrama eléctrico de un filtro pasabajas LC[10].

2.1.5 Microcontroladores

Se dedica un lugar especial para los microcontroladores en el marco teórico puesto que los algoritmos desarrollados para esta tesis demandan gran cantidad de recursos de procesamiento y requieren, además, de una alta flexibilidad de configuración de los módulos internos del microcontrolador para la generación y manipulación en tiempo real de las características de las señales.

Inicialmente se intentó cubrir las necesidades de los algoritmos con un microcontrolador Atmega328p (a.k.a. Arduino UNO) de 8bits, pero los módulos que este microcontrolador ofrecía fueron insuficientes, después con un microcontrolador atmega2560 (a.k.a. Arduino MEGA) de 8 bits el cual contaba con los módulos suficientes para implementar los algoritmos, sin embargo no contaba con la flexibilidad de configuración requerida ni con el número de operaciones por ciclo de reloj suficientes como para actualizar las señales en tiempo real, luego se intentó con un atmel SAM3X8E (a.k.a. Arduino DUE) con núcleo ARM Cortex M3 de 32 bits el cual cumple con los requisitos de flexibilidad y probablemente también cumpla con los requisitos de procesamiento, sin embargo no se pudo conseguir la documentación

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



necesaria para poder configurar de forma flexible los módulos. Finalmente, las necesidades fueron cubiertas por un microcontrolador STM32F413ZH con núcleo ARM Cortex M4 de 32 bits a través de la tarjeta de evaluación Nucleo F413ZH.

2.1.5.1 Nucleo F413ZH

Las tarjetas de evaluación Nucleo son tarjetas que facilitan la conexión y desconexión de las entradas y salidas de un microcontrolador que viene integrado en la misma tarjeta, están diseñadas para hacer pruebas de software en prototipos y poder hacer cambios fácilmente antes de la implementación final. La implementación final puede realizarse utilizando el mismo microcontrolador de la tarjeta de evaluación o alguno similar que cumpla con las necesidades del proyecto en específico.

La tarjeta nucleo F413ZH incluye un microcontrolador STM32F413ZH basado en un núcleo ARM Cortex M4 de 32 bits, de arquitectura RISC, puede operar hasta a 100 MHz. Incluye una unidad de punto flotante, 1.5Mbytes de memoria Flash, 320 Kbytes de SRAM, un convertidor ADC de 12 bits, 2 convertidores DAC de 12 bits, un RTC de bajo consumo, 12 timers de propósito general de 16 bits, 2 timers de control avanzado de 16 bits, 2 timers de propósito general de 32 bits, un timer de bajo consumo, UART, USART, I2C, SPI, generador de números aleatorios, una gran cantidad de entradas y salidas de alto desempeño, entre otros periféricos. Soporta modo debug a través de JTAG o SWD. Trabaja con un voltaje lógico de 3.3V. Para mayor información acerca del funcionamiento de cada periférico en específico se puede consultar el reference manual del microcontrolador[24].

Además del microcontrolador base, la tarjeta de evaluación incluye un programador (ST-LINK V2-1) implementado en otro microcontrolador ST de menor tamaño, se encuentra ubicado en la parte superior de la tarjeta después de una línea punteada. La tarjeta puede ser cortada por esta línea punteada y así separar la tarjeta de evaluación del programador para reducir un poco más el espacio ocupado por la tarjeta. Después del corte, cada vez que se desee programar la tarjeta de evaluación el programador deberá ser conectado con cableado externo y la tarjeta de evaluación no podrá ser alimentada por USB, deberá alimentarse por alguno de los medios alternativos. Para mayor información sobre la disposición de los periféricos del microcontrolador en los headers de la placa y de las opciones de alimentación de la tarjeta nucleo se puede consultar el manual de usuario[25]. La figura siguiente muestra un diagrama de bloques de la tarjeta Nucleo.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

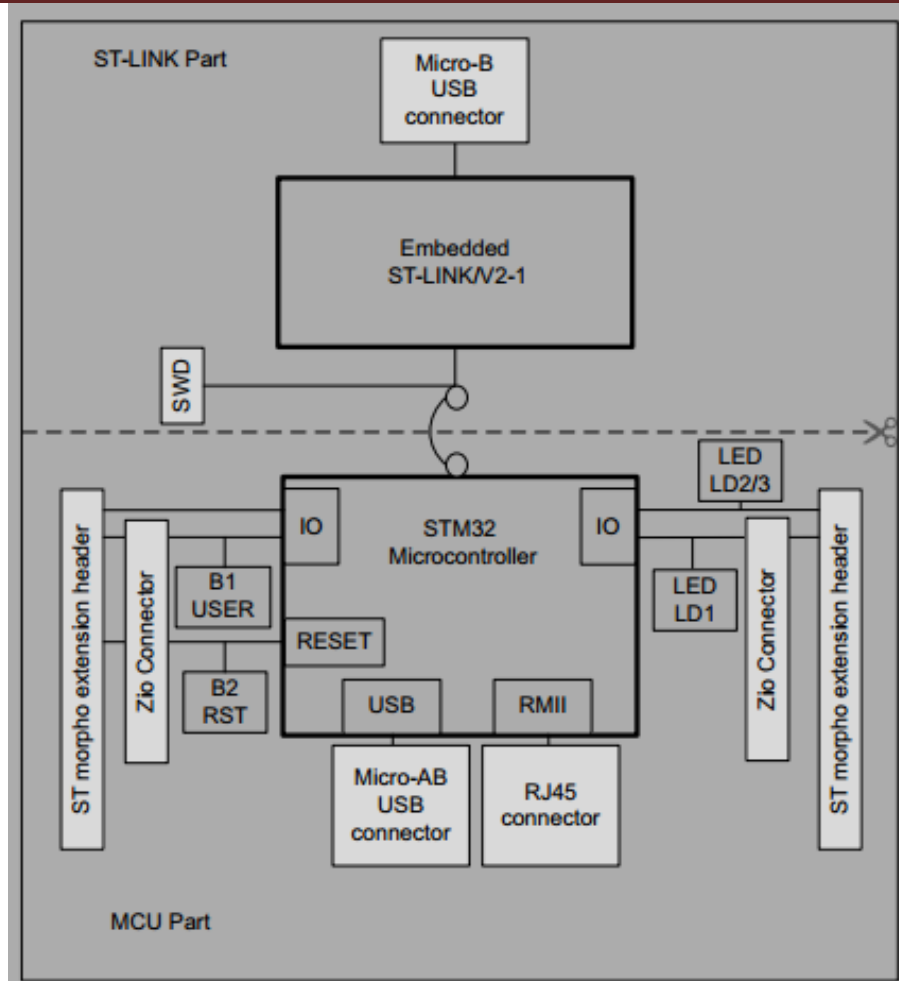


Figura. 20 Diagrama de bloques de la tarjeta Nucleo[25]

2.1.5.1.1 Entorno de desarrollo

Así mismo, para poder trabajar con esta tarjeta, se requiere de la instalación de un entorno de desarrollo constituido por varios elementos, entre los que se encuentra un IDE de programación en C++, herramientas de compilación y las librerías HAL y LL. Se utilizó y se recomienda [26] como la guía inicial para la instalación de este entorno de desarrollo, sin embargo, como es difícil que un libro se mantenga al día de las actualizaciones de software, las versiones indicadas por el libro ya son obsoletas por lo que se debe terminar la instalación del entorno utilizando las paginas correspondientes para cada software.

2.1.5.1.2 Librerías disponibles para la programación del microcontrolador.

Para programar esta tarjeta existen cuatro formas o niveles de abstracción para hacerlo, de mayor a menor abstracción: las librerías HAL, las librerías LL, los registros de hardware o programación en lenguaje ensamblador. Aunque las librerías HAL (Hardware Abstraction Layer) son las de mayor abstracción, siguen estando bastante a nivel registros. Las librerías LL (Low Layer) son simplemente funciones que

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



hacen cómodo y fácil el acceso a la programación de los registros del microcontrolador. La programación directa de los registros se hace mediante el uso de operadores a nivel de bits y las estructuras de punteros (definidas en las librerías base) que apuntan a las direcciones de memoria de cada registro en el microcontrolador. Finalmente, la programación en ensamblador debe hacerse con el lenguaje ensamblador específico para ARM Cortex M4.

Se puede encontrar más información sobre el uso de estas librerías en [27].

2.1.5.1.3 STM32CubeMX

Para una aplicación real, se requiere del uso de múltiples periféricos y de la programación e inicialización correcta del reloj principal y de los relojes secundarios para cada BUS y periféricos. Para facilitar y ahorrar tiempo en la configuración e inicialización de: las entradas y salidas, los periféricos y los diferentes relojes, ST desarrolló un software llamado STM32CubeMX que permite generar el código de configuración e inicialización a través de una interfaz gráfica de usuario que permite visualizar las diferentes opciones de configuración de los periféricos y relojes. Se puede consultar [28] para más información sobre el uso de este software. La siguiente figura muestra un diagrama de flujo para la generación de código con STM32CubeMX.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

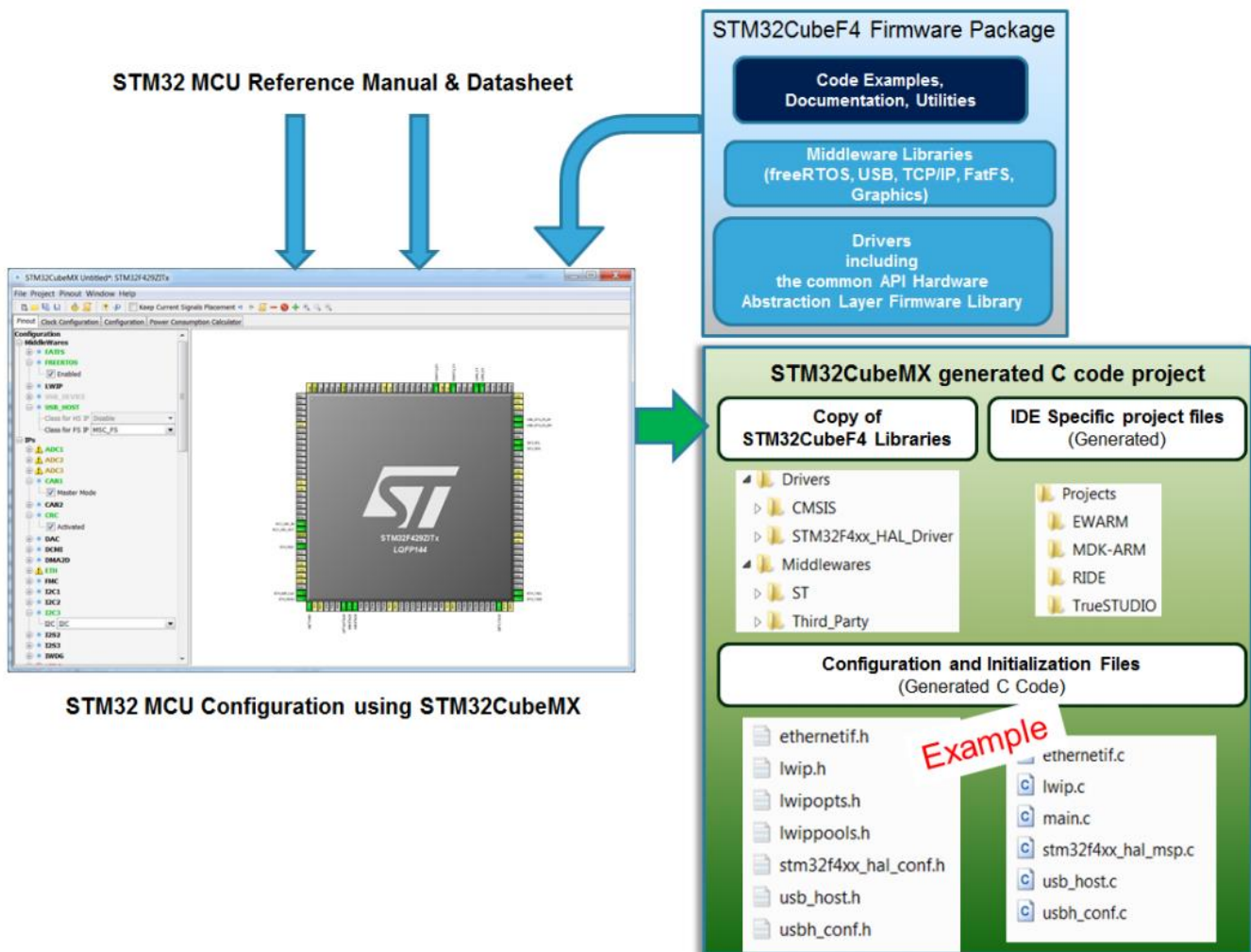


Figura. 21 Diagrama de flujo para la generación de código con STM32CubeMX[28]

2.1.5.1.4 Timers

La programación del algoritmo para técnica PWM de conmutación diseñada, requiere de alta flexibilidad en la configuración de los timers y alta flexibilidad en las rutinas de interrupción que puede generar cada uno, por lo que fue necesario estudiar a nivel registros el funcionamiento de estos periféricos, en especial de los dos timers de control avanzado. Para superar este obstáculo se utilizó principalmente el reference manual del microcontrolador[24], donde se explica a profundidad el funcionamiento de los periféricos y se describen bit por bit los registros. Como algunas cosas no quedaron claras con el reference manual se utilizó [29], que profundiza aún más en los modos de funcionamiento de los timers y muestra algunos ejemplos de aplicación. Finalmente se utilizó [30], que tiene ejemplos de aplicación de uso avanzado.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



CAPÍTULO 3 DESARROLLO TEÓRICO

3.1 Estructura del prototipo

El objetivo de esta tesis es conseguir la variación precisa de la velocidad de un motor de inducción trifásico, por lo que se revisaron las diferentes técnicas utilizadas con este propósito. La alternativa que ofrece las mejores características es la técnica que varía el voltaje y la frecuencia de la alimentación del motor en una relación constante por lo que para utilizar esta técnica se requiere del diseño de un sistema capaz de variar el voltaje y la frecuencia de una señal senoidal trifásica. Así pues, el prototipo de esta tesis para controlar la velocidad de un motor de inducción con la técnica Volts/Hertz constante está estructurado como lo muestra la figura siguiente.

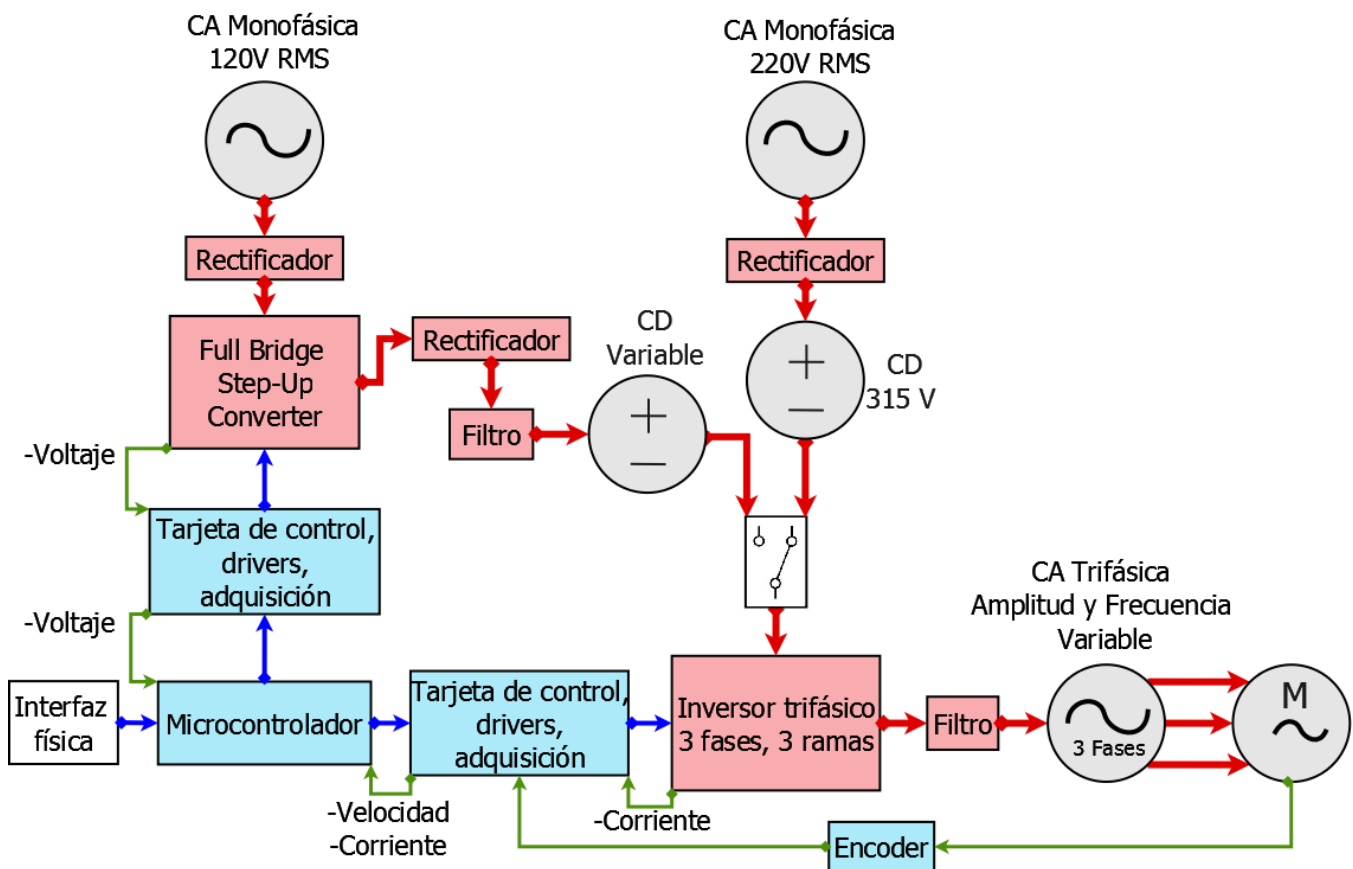


Figura. 22 Estructura del prototipo

El prototipo está integrado por: una tarjeta de control principal que incluye al microcontrolador y la interfaz física, una tarjeta de control, drivers y adquisición para el Full Bridge Converter, una tarjeta de control, drivers y adquisición para el Inversor trifásico de 3 fases, 3 ramas, el circuito de potencia del Full Bridge Converter, el circuito de potencia del inversor trifásico.

El prototipo puede tomar la fuente principal de energía para el inversor trifásico de dos lugares:

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



Puede usar como fuente cualquier línea CA monofásica de 120V RMS y utilizar el Full Bridge Converter para elevar y regular el nivel de voltaje de entrada al inversor. En este caso, para controlar la velocidad del motor, la frecuencia se varía desde el inversor y el voltaje se varía desde el Full Bridge Converter.

Puede usar como fuente una línea de CA monofásica de 220V RMS, rectificarla y obtener una fuente de 315V DC no regulada. En este caso, para usar la técnica Volts/Hertz constante, tanto la frecuencia como el voltaje se varían desde el inversor con el ciclo de trabajo de los interruptores electrónicos.

El hecho de variar el voltaje desde el Full Bridge Converter y la frecuencia desde el inversor permite mejorar la regulación del voltaje pues el periodo del PWM del inversor trifásico es utilizado solo para definir un único nivel de voltaje. En el caso contrario (donde la frecuencia y el voltaje se controlan con el PWM del inversor trifásico) para que el periodo del PWM sea capaz de definir varios porcentajes de nivel de voltaje, éste debe subdividirse aún más de lo que ya de por sí era necesario solo para controlar la frecuencia por lo que el periodo que realmente se usa para darle forma a la senoidal se hace muy pequeño y se pierde precisión en la regulación de voltaje.

La tarjeta de control principal tiene una interfaz física que incluye una perilla para seleccionar la frecuencia manualmente, un led para avisar que la frecuencia seleccionada ya está actualizada y un display de caracteres que muestra la frecuencia de fase actual, la frecuencia que se quiere seleccionar y la velocidad del motor en RPM. Al recibir una actualización de frecuencia desde la interfaz física, si el prototipo está usando el Full Bridge Converter, el microcontrolador modifica el ciclo de trabajo de la señal PWM del Full Bridge Converter en función del nuevo nivel de voltaje que debe mantener y modifica el periodo de las señales PWM del inversor en función de la nueva frecuencia seleccionada, si el prototipo no está usando el Full Bridge Converter entonces el microcontrolador modifica tanto el periodo como el ciclo de trabajo efectivo de las señales PWM del inversor para lograr una relación Volts/Hertz constante.

Las tarjetas de control, drivers y adquisición del Full Bridge Converter y el inversor, reciben las señales de la tarjeta de control principal y utilizan drivers de compuerta para conmutar los interruptores, además cada una se encarga de adquirir las variables de interés del circuito de potencia correspondiente. Las variables pueden ser usadas para cerrar el lazo de control o simplemente para análisis y monitoreo. El encoder se utiliza para medir la velocidad de rotación del eje y se conecta a la tarjeta de control, drivers y adquisición del inversor.

3.2 Control en lazo abierto

3.2.1 Diseño del algoritmo selector de frecuencia de fase del inversor

3.2.1.1 Modulación senoidal por ancho de pulso en microcontroladores.

Para generar una señal senoidal mediante conmutación PWM, la totalidad del periodo de la senoidal debe dividirse en un número de periodos más pequeños de igual duración, a esta duración se le llamara periodo

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



de conmutación y a cada uno de estos periodos se les llamara muestra de la senoidal. El propósito de la modulación PWM en la generación de señales es variar el ciclo de trabajo para cada periodo de conmutación de tal manera que el valor promedio de la energía en cada periodo sea igual al valor real que para ese instante debiera tener la muestra de la señal generada. Las figuras 23 y 24 hacen visible lo anterior.

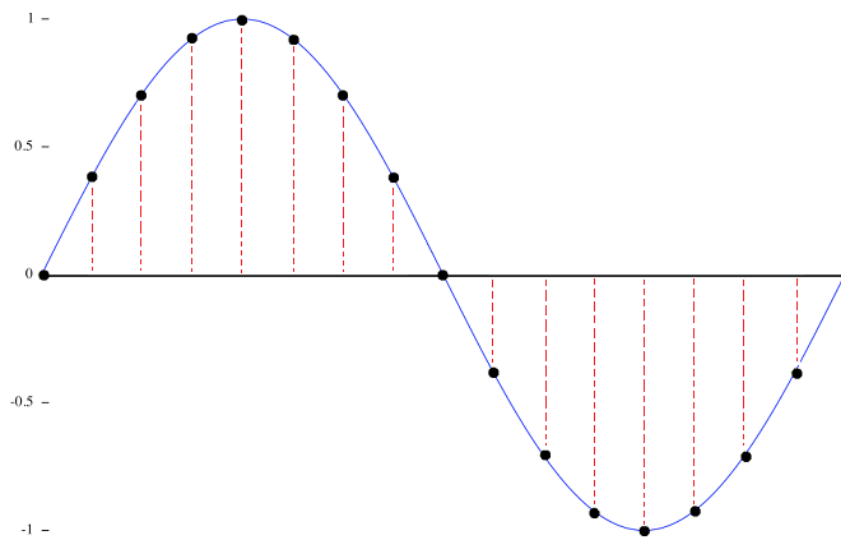


Figura. 23 Senoidal muestreada. Cada muestra representa el valor al que debe ser equivalente el valor promedio de la energía en cada periodo de la señal PWM.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

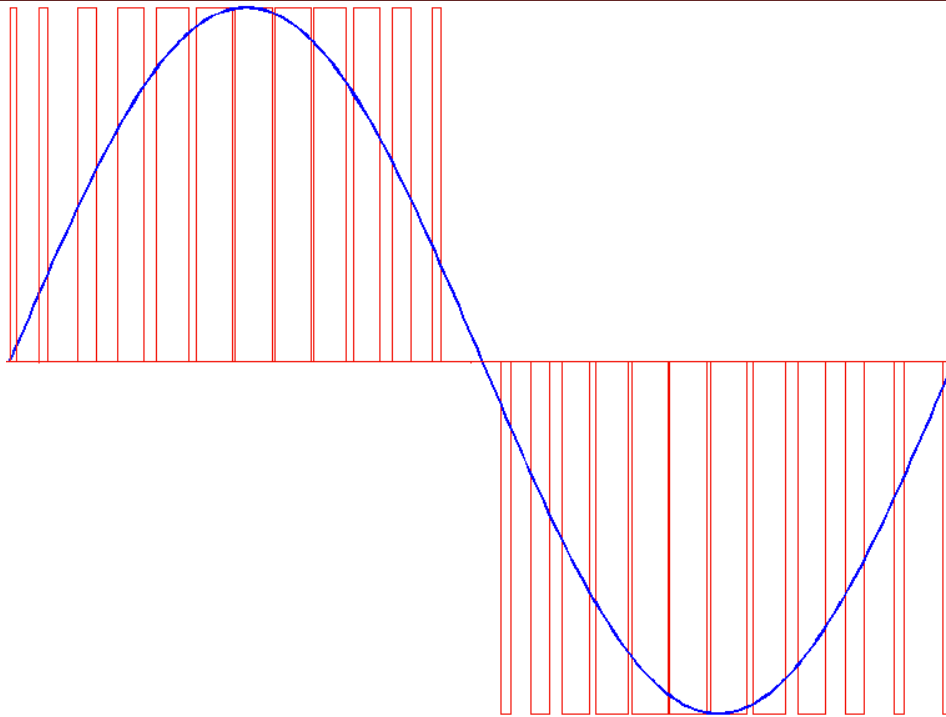


Figura. 24 Variación del ciclo de trabajo en cada periodo de una señal PWM (azul) para alcanzar el nivel de energía que corresponde a la muestra de la señal senoidal (rojo) para el mismo instante de tiempo.

Así mismo, en la generación digital de señales PWM, este debe dividirse en periodos iguales de menor tamaño (generalmente la duración del periodo del reloj del microcontrolador o algún preescaler), los cuales el microcontrolador es capaz de contabilizar como unidades mínimas de medida de tiempo para así acumular el suficiente número de ellas y completar la duración del periodo de conmutación.

Entonces, considerando que el periodo de la senoidal se divide en un determinado número de muestras de igual duración (periodo de conmutación) y que luego cada muestra se divide en varios periodos de reloj, se puede decir que la duración del periodo de la senoidal en periodos o ciclos de reloj es equivalente a la multiplicación del periodo de conmutación de las muestras (en ciclos de reloj) por el número de muestras en que está dividido el periodo de la senoidal. Esta relación puede resumirse en la ecuación:

$$SINCLKCycles = (SwitchingPeriod)(SamplesNumber) \quad (1)$$

Para generar mediante PWM señales senoidales de frecuencia específica se requiere conocer de antemano cuantos ciclos de reloj debe esperar el microcontrolador para repetir la secuencia de cambios de ciclo de trabajo, es decir se requiere de conocer la duración, en ciclos de reloj, del periodo de la senoidal a la frecuencia de fase especificada, o, en otras palabras, es necesario conocer el valor de SINCLKCycles. Puede calcularse a partir de la ecuación (2).

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



$$\text{SINCLKCycles} = \frac{T_{SINE}}{T_{CLOCK}} = \frac{1}{\frac{T_{CLOCK}}{F_{CLOCK}}} = \frac{F_{CLOCK}}{F_{SINE}} \quad (2)$$

Sustituyendo la ecuación 2 en la ecuación 1 obtenemos:

$$\frac{F_{CLOCK}}{F_{SINE}} = (\text{SwitchingPeriod})(\text{SamplesNumber}) \quad (3)$$

La ecuación 3 muestra la relación entre la frecuencia del reloj, la frecuencia de fase, el número de muestras en que se desea dividir la señal senoidal y el periodo de conmutación. La precisión en frecuencia de una señal senoidal generada mediante PWM dependerá de en qué medida el producto de los parámetros a la derecha del igual se acerque al número resultante de dividir la frecuencia del reloj entre la frecuencia de fase.

Con un poco de esfuerzo se puede notar que la ecuación (3) también se puede expresar como (4)

$$\frac{1}{(T_{CLK})(\text{SwitchingPeriod})} = (\text{SamplesNumber}) \quad (4)$$

La ecuación (4) es equivalente a la ecuación (5) la cual es el índice de modulación de frecuencia típicamente utilizada en "PWM de muestreo natural". En el lado izquierdo de (4), el inverso de multiplicar el período de reloj del microcontrolador por el período de conmutación en ciclos de reloj se coloca en la parte superior de la fracción, lo que corresponde en (5) a la frecuencia de conmutación en Hertz. En el lado derecho de (4), el número de muestras corresponde en (5) al índice de modulación de frecuencia.

$$m_f = \frac{F_{SWITCHING}}{F_{SINE}} \quad (5)$$

De (5) se sabe que, si se aumenta el índice de modulación de frecuencia, también aumenta la frecuencia a la que tienen lugar los armónicos de conmutación. Los armónicos a frecuencias mucho más altas que la frecuencia fundamental serán más fáciles de filtrar. Por lo tanto, dado que en este caso m_f es equivalente al número de muestras, el aumento del número de muestras disminuye el contenido armónico de la onda sinusoidal modulada después de filtrarla.

3.2.1.2 Limitaciones en la selección de los parámetros

A primera vista parece un problema numérico sencillo de resolver, pero existen algunas limitaciones que deben tomarse en cuenta:

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



-Solo es posible representar digitalmente valores enteros de periodo de conmutación y valores enteros de número de muestras, lo que dificulta la posibilidad de encontrar una combinación que satisfaga exactamente la relación de frecuencias a la izquierda del igual en la ecuación 3.

-Debe resaltarse que al aumentar la duración del periodo de conmutación forzosamente debe disminuir el número de muestras de tal manera que pueda mantenerse constante la relación de frecuencias. El mismo efecto resulta al aumentar el número de muestras.

-No deben utilizarse periodos de conmutación muy cortos ni número de muestras demasiado bajos. Periodos de conmutación muy cortos disminuyen la capacidad del microcontrolador para representar variaciones pequeñas de ciclo de trabajo, lo que significa que seremos incapaces de representar valores precisos de ciclo de trabajo. Numero de muestras muy bajos limitan la cantidad de muestras que podemos tomar de la señal senoidal para reconstruirla.

Debido a las limitaciones anteriores, encontrar la combinación de periodo de conmutación y número de muestras que mejor satisfaga la relación de frecuencias dentro de las muchas posibles combinaciones y que además mantenga lo suficientemente grande ambas variables como para no perder demasiada calidad de muestreo y representación de la señal senoidal, se convierte en un problema difícil de resolver con un simple cálculo.

3.2.1.3 Algoritmo

El algoritmo está integrado por seis módulos: una criba de Eratóstenes, un factorizador en primos, una calculadora de números de combinaciones, una calculadora de particiones multiplicativas, un buscador de particiones multiplicativo y el optimizador de parámetros. Este algoritmo busca el valor entero de SINCLKCycles más cercano a la relación de frecuencias que, al mismo tiempo, está compuesto por una partición multiplicativa de dos factores enteros con la menor diferencia entre ellos. Estos dos factores son la frecuencia de conmutación y el número de muestras. Un diagrama del algoritmo se muestra en la figura 25.

3.2.1.3.1 Descripción de los módulos

1.Criba de Eratóstenes

Genera una matriz de primos hasta un número dado. El único propósito de este módulo es proporcionar una base de datos de números primos para usar en las pruebas de divisibilidad.

2.Optimizador de parámetros

Recibe como parámetros de entrada la frecuencia del reloj, un parámetro de tolerancia (dado como una restricción) y la frecuencia fase senoidal. Calcula un valor entero de SINCLKCycles basado en (2) y luego lo desplaza al módulo 3 para seguir el ciclo que muestra la figura 25. Cuando finaliza el ciclo del algoritmo, este módulo toma de un ciclo de retroalimentación los resultados del módulo 6 como una partición multiplicativa y verifica que se cumple el parámetro de tolerancia dado. Si la verificación falla, el valor

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



de SINCLKCycles calculado originalmente se cambia en una proporción de (± 1) . Primero, el algoritmo prueba con +1, cambia el nuevo valor y si falla nuevamente, entonces prueba -1, si -1 falla nuevamente, luego prueba +2, luego -2, luego +3, -3 y consecutivamente hasta que encuentre una partición multiplicativa que cumpla el parámetro de tolerancia especificado.

3. Factorizador en primos

Obtiene la factorización en primos de SINCLKCycles. Para hacerlo, este módulo hace una prueba de divisibilidad al comparar SINCLKCycles con cada número en la matriz generada en el módulo 1, si es posible dividir SINCLKCycles entre un primo, entonces el primo se guarda en una matriz y la división se hace. El número resultante se compara de nuevo con cada número en la matriz y este proceso continúa hasta que se reduce al número primo más pequeño. Este módulo proporciona una matriz de cada factor primo encontrado en SINCLKCycles.

4. Calculadora del número de combinaciones

Este módulo utiliza programación recursiva. Da el número de particiones multiplicativas de un cierto valor de SINCLKCycles. El resultado de este módulo se utiliza en el módulo 5 como el tamaño de la matriz contener todas las particiones multiplicativas.

5. Calculadora de particiones multiplicadoras

También funciona con programación recursiva. Este es el núcleo del algoritmo; aquí el algoritmo genera cada una de las posibles particiones multiplicativas para SINCLKCycles y las guarda en dos matrices de un tamaño dado por el módulo 4. Una de las matrices almacena el factor más grande de cada partición multiplicativa y la otra almacena el factor más pequeño de cada partición multiplicativa.

6. Buscador de particiones multiplicador

Este módulo compara la diferencia entre cada uno de los pares de datos almacenados en las matrices generadas en el módulo 5 y devuelve como resultado el par de datos con la menor diferencia entre ellos. Esto se hace para evitar devolver un par de números desequilibrado, “5” y “678,456” por ejemplo. Es importante recordar que el par de datos corresponde al SINCLKCycles siendo evaluado en ese ciclo respectivo. Puede suceder que, para un ciclo determinado, el resultado de este módulo no supere la verificación del módulo 2 y luego el algoritmo cambie a otro valor de SINCLKCycles, que al final será el resultado para ese ciclo de cálculo respectivo.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

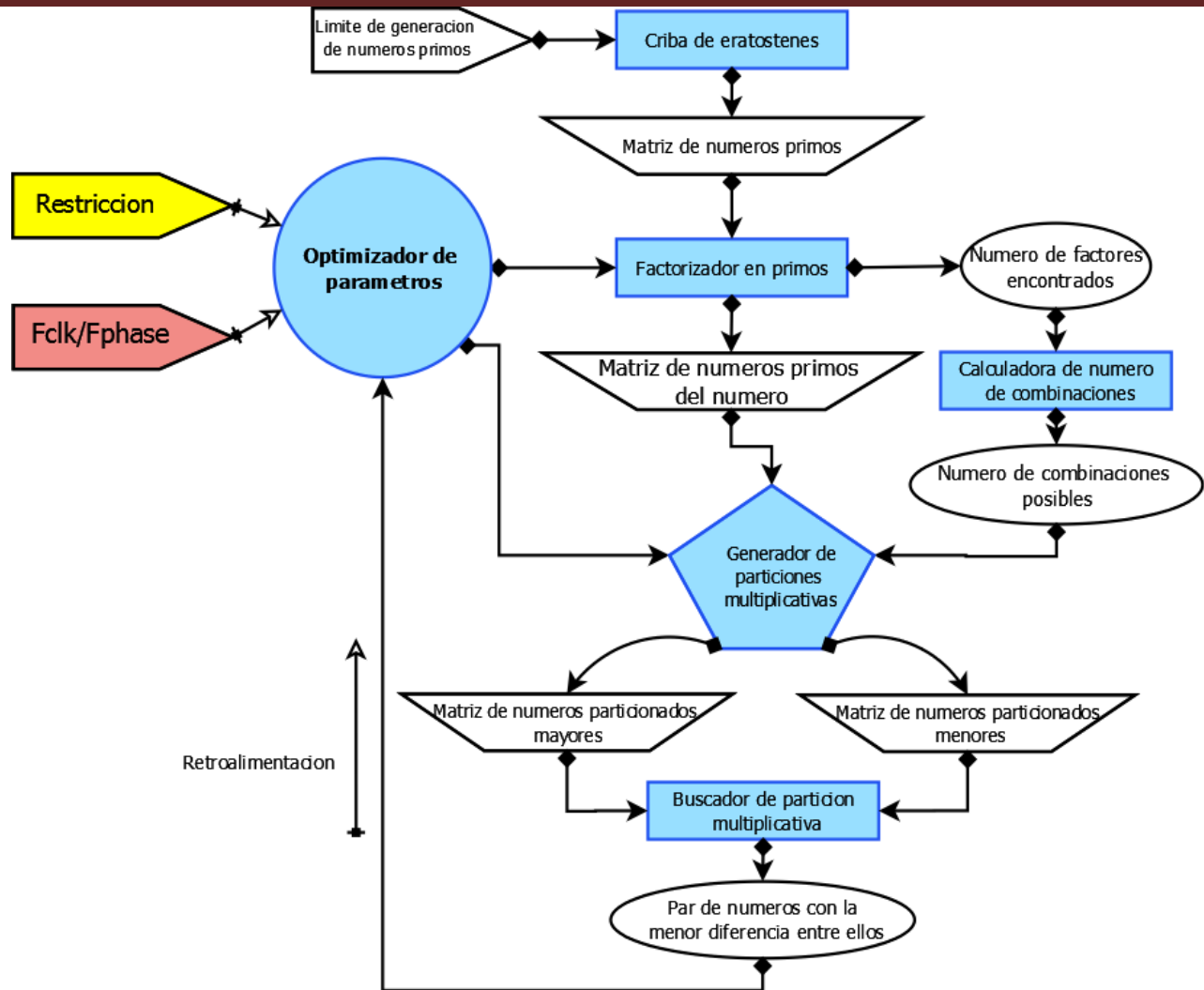


Figura. 25 Diagrama del algoritmo selector de frecuencia.

3.2.1.4 Requerimientos de hardware

Fue inicialmente programado en c++ usando el IDE arduino, pero posteriormente se adaptó a la tarjeta de evaluación Nucleo STM32F413ZH. Una cosa que hay que notar sobre los requisitos de hardware para este algoritmo es que, es diferente poder ejecutar este algoritmo en un microcontrolador y obtener los resultados que este algoritmo está diseñado para dar, y otro completamente diferente es tener un microcontrolador con suficiente potencia para implementar los resultados dados por este algoritmo en una generación de PWM de onda sinusoidal real.

A. Requisitos para ejecutar el algoritmo y obtener los resultados.

Cualquier microcontrolador puede ejecutar este algoritmo y obtener los resultados, pero se debe tener en cuenta que cuanto menor sea la potencia del microcontrolador (8, 16, 32 bits), menor será la RAM para almacenar variables y hacer stack recursivo de funciones (en un lenguaje de programación esto significa

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



hacer uso de las funciones dentro de las mismas funciones). Como este algoritmo utiliza un módulo recursivo muy exigente (módulo 5), se consume mucha memoria de stack durante la ejecución del módulo 5, así que, en términos prácticos, cuanto menos RAM tenga el microcontrolador, más posible será que el módulo 5 consuma toda la RAM y el microcontrolador se reinicie o se quede bloqueado. Para evitar esto, el algoritmo puede modificarse fácilmente y forzarlo a hacer menos etapas de recursión modificando el número de factores de primos máximos que se procesarán dentro del módulo (un factor adicional encontrado significa una etapa de recursión adicional), así que si el algoritmo encuentra un SINCLKCycles con más factores primos que el límite dado simplemente se lo salta y el módulo 2 continúa como si SINCLKCycles hubiera fallado en la verificación del parámetro de restricción. Para ATmega 2560, el número máximo de factores primos que puede procesarse en el módulo 5 antes de una colisión de memoria es 10.

B. Requisitos para ejecutar el algoritmo, obtener los resultados y poder implementar los resultados en un PWM real

Agregado a los requisitos de la sección anterior, si también se desea implementar los resultados dados por el algoritmo en el mismo microcontrolador, se deben cumplir las siguientes características:

1) Timer de 16 bits: como la mayoría de los valores de períodos de conmutación dados por este algoritmo son mayores que 255 y el temporizador debe contar hasta el valor de períodos de conmutación para lograr un período completo, un temporizador de 8 bits no es suficiente. Un temporizador de 16 bits puede contar hasta 65535, por lo que cubrirá todos los casos prácticos.

2) Operaciones por ciclo de reloj: no importa las operaciones por segundo sino las operaciones por ciclo de reloj porque la configuración para el siguiente período debe hacerse antes de que haya pasado un valor dado de ciclos de reloj (período de conmutación) y se sabe que un microprocesador puede solo procesar un número fijo de operaciones por ciclo de reloj. Por supuesto, este requisito depende de qué tan grande es el período de conmutación seleccionado y qué tan bien programado está el bloque de código que configura las características para el próximo período. Observe que, en este sentido, el tiempo de procesamiento (operaciones por ciclo de reloj) no afecta este algoritmo ya que otro algoritmo se encarga de configurar los resultados proporcionados por este algoritmo de optimización, pero ciertamente el tiempo de procesamiento podría ser una característica importante a considerar si este algoritmo va a usarse en un variador de frecuencia, en este caso el tiempo de procesamiento de este algoritmo aumentará el tiempo total de respuesta del sistema en general.

3.2.2 Diseño de la técnica PWM de conmutación para la generación de la senoidal trifásica en el inversor.

La técnica de conmutación propuesta por esta tesis en general está basada en dos estrategias ya existentes: la primera es la que se sugiere en el marco teórico (2.1.3.2.2) para la conducción a 180° del inversor de seis pasos y la otra es la técnica clásica utilizada para la modulación senoidal que fue explicada en 3.2.1.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



La técnica fue desarrollada principalmente a partir del estudio de las fases de un sistema de alimentación trifásico implementado en una topología inversora, el estudio incluye la organización y observación detallada del comportamiento del sistema.

3.2.2.1 Procedimiento seguido para el desarrollo de la técnica

Todo el procedimiento, diagramas y esquemas se realizaron en una hoja de cálculo de Excel que se incluye en los productos de software de esta tesis.

3.2.2.1.1 Estudiar a detalle cómo se comportan en el tiempo el voltaje de las fases y el voltaje entre fases. Para ello, en la hoja de cálculo se obtuvo el valor del voltaje en función del tiempo, con voltaje pico de 1 volt desde 0° hasta 360° cada 0.5° . Se utilizó 1 volt de amplitud para considerar el resultado (en decimales) como una parte proporcional de un 100%. Mediante este paso se obtuvo información de los momentos en que se da un cambio de polaridad de las fases. Las siguientes figuras muestran screenshots del correspondiente proceso realizado en la hoja de cálculo.

ANGLE DEG	ANGLE RAD	VA	VB	VC	VAB	VBC	VCA
0	0 π	0.000000000	-0.8660254038	0.8660254038	0.8660254038	-1.7320508076	0.8660254038
0.5	1/360 π	0.0087265355	-0.8703556959	0.8616291604	0.8790822314	-1.7319848564	0.8529026249
1	1/180 π	0.0174524064	-0.8746197071	0.8571673007	0.8920721136	-1.7317870078	0.8397148943
1.5	1/120 π	0.0261769483	-0.8788171127	0.8526401644	0.9049940610	-1.7314572770	0.8264632160
2	1/90 π	0.0348934967	-0.8829475329	0.8480480962	0.9178470896	-1.7309956890	0.8131485995
2.5	1/72 π	0.0436193874	-0.8870108332	0.8433914458	0.9306302205	-1.7304022790	0.7997720584
3	1/60 π	0.0523359562	-0.8910065242	0.8386705679	0.9433424804	-1.7296770921	0.7863346117
3.5	7/360 π	0.0610485395	-0.8949343616	0.8338858221	0.9559829011	-1.7288201837	0.7728372825
4	1/45 π	0.0697564737	-0.8987940463	0.8290375726	0.9685505200	-1.7278316189	0.7592810988
4.5	1/40 π	0.0784593957	-0.9025852843	0.8241261886	0.9810443801	-1.7267114730	0.7456670929
5	1/36 π	0.0871557427	-0.9063077870	0.8191520443	0.9934635238	-1.7254598313	0.7319963015
5.5	11/360 π	0.0958457525	-0.9099612709	0.8141155184	1.0058070234	-1.7240767892	0.7182697658
6	1/30 π	0.1045284633	-0.9135454576	0.8090169944	1.0180739209	-1.7225624520	0.7044885311
6.5	13/360 π	0.1132032138	-0.9170600744	0.8038568606	1.0302632882	-1.7209169350	0.6906536468
7	7/180 π	0.1218693434	-0.9205048535	0.7986355100	1.0423741969	-1.7191403635	0.6767661666
7.5	1/24 π	0.1305261922	-0.9238795325	0.7933533403	1.0544057247	-1.7172328728	0.6628271481
8	2/45 π	0.1391731010	-0.9271838546	0.7880107536	1.0663569555	-1.7151946082	0.6488376526
8.5	17/360 π	0.1478094111	-0.9304175680	0.7826081569	1.0782269791	-1.7130257248	0.6347987457
9	1/20 π	0.1564344650	-0.9335804265	0.7771459615	1.0900148915	-1.7107263880	0.6207114964
9.5	19/360 π	0.1650476059	-0.9366721892	0.7716245834	1.1017197951	-1.7082967726	0.6065769775
10	1/18 π	0.1736481777	-0.9396926208	0.7660444431	1.1133407985	-1.7057370639	0.5923962655

Figura. 26 Muestra de la hoja de cálculo donde se estudia el comportamiento en el tiempo del voltaje de las fases de las entre fases.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

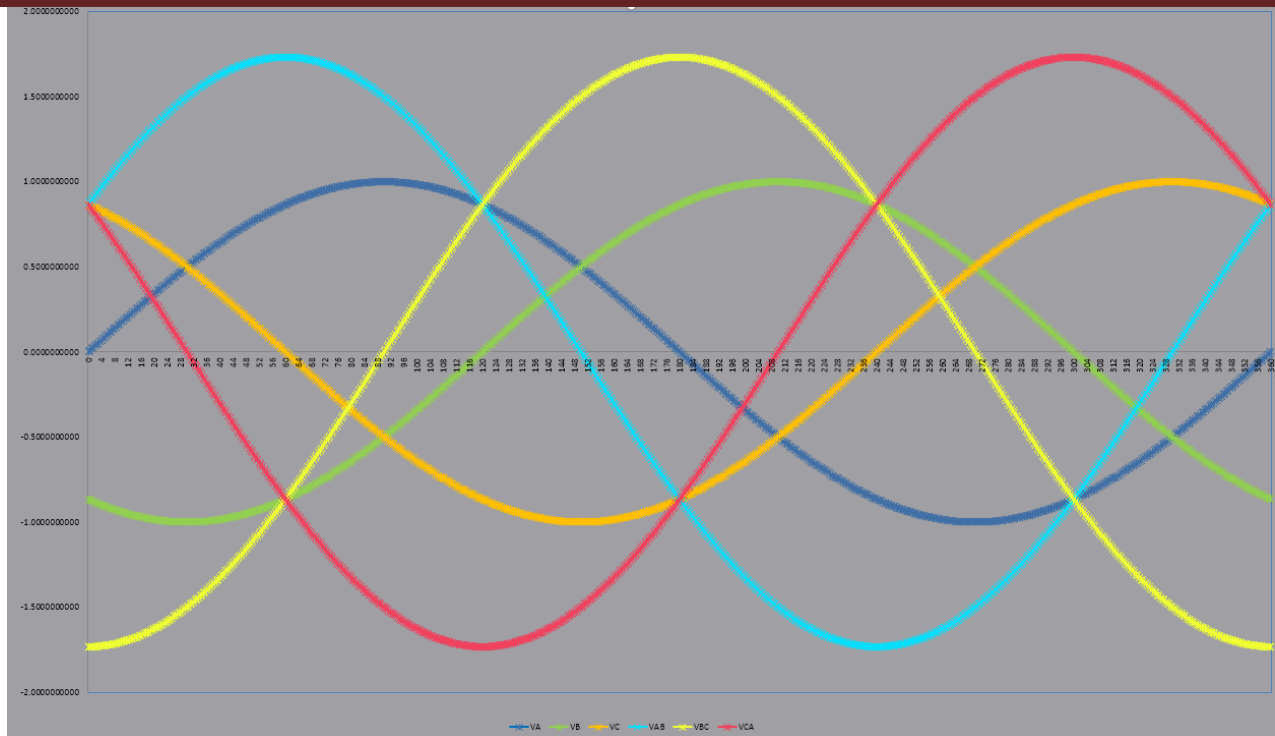


Figura. 27 Gráfica voltaje vs tiempo en la hoja de cálculo.

3.2.2.1.2 Agrupación de los cambios de polaridad por rangos de tiempo.

Se buscaron los ángulos a los que existían cambios de signo en fases y entre fases y se definieron 6 agrupaciones principales a las que les llamo STEP o PASO. Step1(330°-30°), Step2(30°-90°), Step3(90°-150°), Step4(150°-210°), Step5(210°-270°), Step6(270°-330°). En cada paso las polaridades son constantes para cada fase. Estos seis pasos, se subdividieron también en dos grupos de 30° cada uno, por ejemplo, Step1, quedo dividido en (330°-360°) y (0°-30°). En estos grupos de 30°, el valor de dos de las entrefases está invertido. Además, se marcaron las fronteras de todos los grupos. Las fronteras son: 330°, 0°, 30°, 60°, 90°, 120, 150°, 180°, 210°, 240°, 270° y 300°. Las fronteras representan puntos temporales en donde alguna de las fases o entre fases vale 0. Para más detalle, la tabla de grupos puede verse a máxima en la hoja de Exce. La figura siguiente muestra una screenshot de la tabla en la hoja de cálculo.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



VA	VB	VC	VAB	VBC	VCA	ANGLE RANGE		VAB	VBC	VCA	SA+	SA-	SB+	SB-	SC+	SC-				
-	-	+	0	-	+	330°		0.000000	-1.500000	1.500000		ON CA T			ON BC T	ON BC CA F				
-	-	+	+	-	+	330° - 360°		0.448288	-1.673033	1.224745	ON AB 1T	ON CA 2T			ON AB BC 1F ON BC	ON BC 1T	ON BC CA			
0		+	+	-	+	0°		0.866025	-1.732051	0.866025									Fase A en corto por AB y CA positivos.	
+	-	+	+	-	+	0° - 30°		1.224745	-1.673033	0.448288	ON AB 2T	ON CA 1T			ON BC 1T	ON BC CA 1F ON BC	ON BC CA			
+		+	+	-	0	30°		1.500000	-1.500000	0.000000	ON AB T				ON AB BC F	ON BC T				
+	-	+	+	-	-	30° - 60°		1.673033	-1.224745	-0.448288	ON AB CA 1F ON AB				ON AB 1T	ON AB BC	ON BC 2T	ON CA 1T		
+	-	0	+	-	-	60°		1.732051	-0.866025	-0.866025										Fase C en corto por BC y CA negativos.
+	-	-	+	-	-	60° - 90°		1.673033	-0.448288	-1.224745	ON AB 1T	ON AB CA			ON AB BC 1F ON AB	ON BC 1T	ON CA 2T	ON CA 2T		
+	-	-	+	0	-	90°		1.500000	0.000000	-1.500000	ON AB CA F				ON AB T		ON CA T	ON CA T		
+	-	-	+	+	-	90° - 120°		1.224745	0.448288	-1.673033	ON CA 1T	ON AB CA		ON BC 1T	ON AB 2T		ON BC CA 1F ON			Fase B en corto por AB y BC positivos
+	0	-	+	+	-	120°		0.866025	0.866025	-1.732051										
+	+	-	+	+	-	120° - 150°		0.448288	1.224745	-1.673033	ON AB CA 1F ON CA		ON BC 2T	ON AB 1T			ON CA 1T	ON BC CA		
+	+	-	0	+	-	150°		0.000000	1.500000	-1.500000	ON CA T		ON BC T				ON BC CA F			
+	+	-	-	+	-	150° - 180°		-0.448288	1.673033	-1.224745	ON CA 2T	ON AB 1T	ON AB BC 1F ON BC				ON BC 1T	ON BC CA		Fase A en corto por AB y CA negativos.
0	+	-	-	+	-	180°		-0.866025	1.732051	-0.866025										
-	+	-	-	+	-	180° - 210°		-1.224745	1.673033	-0.448288	ON CA 1T	ON AB 2T	ON AB BC 1F ON BC				ON BC CA 1F ON BC	ON BC T		
-	+	-	-	+	0	210°		-1.500000	1.500000	0.000000										
-	+	-	-	+	+	210° - 240°		-1.673033	1.224745	0.448288	ON AB CA 1F ON	ON AB 1T	ON AB BC				ON CA 1T	ON BC 2T		Fase C en corto por BC y CA positivos.
-	+	0	-	+	+	240°		-1.732051	0.866025	0.866025										
-	+	+	-	+	+	240° - 270°		-1.673033	0.448288	1.224745	ON AB 1T	ON AB CA	ON AB BC 1F ON AB				ON CA 2T	ON BC 1T		
-	+	+	-	0	+	270°		-1.500000	0.000000	1.500000	ON AB CA F	ON AB T				ON CA T				
-	+	+	-	-	+	270° - 300°		-1.224745	-0.448288	1.673033	ON CA 1T	ON AB CA	ON AB 2T	ON BC 1T	ON BC CA 1F					Fase B en corto por AB y BC negativos.
-	0	+	-	-	+	300°		-0.866025	-0.866025	1.732051										
-	-	+	-	-	+	300° - 330°		-0.448288	-1.224745	1.673033	ON AB CA 1F ON CA	ON AB 1T	ON BC 2T	ON BC T	ON CA 1T	ON BC CA				
-	-	+	0	-	+	330°		0.000000	-1.500000	1.500000		ON CA T			ON BC T	ON BC CA F				

Figura. 28 Tabla de agrupaciones por cambios de polaridad en la hoja de calculo.

3.2.2.1.3 Determinación del estado de los interruptores en el inversor de 3 fases, 3 ramas cuya combinación satisfaga la polaridad entre fases para cada momento (ángulo).

Observando la polaridad entre fases para cada instante se debe escoger una combinación de interruptores que permita, simultáneamente, cumplir con la polaridad de cada una de las entre fases. Aquí es donde está el verdadero truco. Esta técnica es una versión mejorada de la conducción a 180° pues para conseguir satisfacer de manera continua (para cada valor de ángulo) la polaridad entre las fases, se requiere tener abierto y cerrado, al mismo tiempo, el mismo interruptor, y eso significa tener virtualmente un interruptor extra cerrado. La técnica de conducción a 180° está limitada en este sentido, debido a que solo utiliza tres interruptores cerrados al mismo tiempo, y, por lo tanto, no puede utilizar todo el tiempo de muestreo disponible. Tener un switch, abierto y cerrado, al mismo tiempo, con simple razonamiento se puede ver que es imposible, pero se puede modificar un poco la idea. ¿De qué manera tenemos un switch abierto y cerrado al mismo tiempo?

Si se piensa que la unidad de tiempo para modular la senoidal es el periodo del PWM, y se observa que, precisamente cuando se requiere el interruptor abierto y cerrado al mismo tiempo, el ciclo de trabajo sumado de dos de las tres entrefases es menor al periodo del PWM, ósea, los ciclos de trabajo sumados de las dos entrefases son menores al 100%. Considerando todo esto, entonces podemos decir que,

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



efectivamente es posible tener un interruptor abierto y cerrado al mismo tiempo siempre y cuando se desaline el ciclo de trabajo de alguna de las entrefases que hacen uso del mismo interruptor. Mediante esta desalineación de ciclos de trabajo, esta técnica PWM de conmutación consigue, virtualmente, tener cuatro interruptores cerrados simultáneamente y aprovechar al 100% el tiempo disponible para muestrear las tres entrefases senoidales.

3.2.2.1.4 Variación del ciclo de trabajo en función del ángulo y step en que se encuentre la muestra. Finalmente, ya que conocemos los interruptores que permiten establecer las polaridades de las fases en cada ángulo, se debe recordar que el valor muestreado de las entrefases para cada ángulo es diferente y, como la técnica consiste en desaline los ciclos de trabajo, también se debe recordar que dependiendo el step, uno de los ciclos de trabajos esta desalineado, por lo que se debe variar el ciclo de trabajo en función del ángulo y del step. En la hoja de Excel se puede observar un diagrama que incluye los step, los grados, el ciclo de trabajo de un valor representativo de cada grupo, las relaciones entre ramas e interruptores, el modo de conmutación de cada interruptor (fijo o conmutando) y finalmente el estado de cada interruptor para cada periodo de tiempo. La siguiente figura muestra una parte del diagrama.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



	V AB	0%	25.88%	50%	70.43%	86.66%	96.59%	100%	96.59%	
		330°	330° - 360°	0°	0° - 30°	30°	30° - 60°	60°	60° - 90°	
	V BC	-86.66%	-96.59%	-100%	-96.53%	-86.66%	-70.43%	-50%	-25.88%	
		330°	330° - 360°	0°	0° - 30°	30°	30° - 60°	60°	60° - 90°	
	V CA	86.66%	70.45%	50%	25.88%	0%	-25.88%	-50%	-70.43%	
		330°	330° - 360°	0°	0° - 30°	30°	30° - 60°	60°	60° - 90°	
Phase 1 Phase Correct 1 (Shares leg with Phase 2)	AB	AB	AB	AB	BC	BC	BC	BC		
	F B=>BC T A=>AB	F B=>BC T A=>AB	F B=>BC T A=>AB - (toff/2)	F B=>BC T A=>AB	F B=>AB T C=>BC	F B=>AB T C=>BC	F B=>AB T C=>BC - (toff/2)	F B=>AB T C=>BC		
Phase 2 Phase Correct 2 (Shares leg with Phase 1 and fixed switch with Phase 3)	CA	CA	CA	CA	CA	CA	CA	CA		
	F C=>FULL T A=>(100-CA)	F C=>FULL T A=>(100-CA)	F C=>FULL T A=>(100-CA) + (toff/2)	F C=>FULL T A=>(100-CA)	F A=>FULL T C=>(100-CA)	F A=>FULL T C=>(100-CA)	F A=>FULL T C=>(100-CA) + (toff/2)	F A=>FULL T C=>(100-CA)		
Phase 3 Phase Correct 3 (Shares fixed switch with Phase 2)	BC	BC	BC	BC	AB	AB	AB	AB		
	F C=>FULL T B=>BC	F C=>FULL T B=>BC	F C=>FULL T B=>BC	F C=>FULL T B=>BC	F A=>FULL T B=>AB	F A=>FULL T B=>AB	F A=>FULL T B=>AB	F A=>FULL T B=>AB		
SHARED	LEG		A	A	A	C	C	C		
	SWITCH	C+	C+	C+	C+	A+	A+	A+		
SWITCH STATUS	A+	AB	A+	AB	A+	FULL	A+	FULL	A+	FULL
	A-	(100-CA)	A-	(100-CA)	A-	(100-CA)	A-	(100-CA)	A-	(100-CA)
	B+		B+		B+		B+		B+	
	B-	BC	B-	BC	B-	BC	B-	AB	B-	AB
	C+	FULL	C+	FULL	C+	FULL	C+	BC	C+	BC
	C-		C-		C-		C-	(100-CA)	C-	(100-CA)
STEP 1 ($\theta > 330^\circ$ $\theta < 30^\circ$)					STEP 2 ($\theta > 30^\circ$) && ($\theta < 90^\circ$)					
STEP 1 ($\theta > 11\pi/6$ RAD) ($\theta < \pi/6$ RAD)					STEP 2 ($\theta > \pi/6$ RAD) && ($\theta < \pi/2$ RAD)					

Figura. 29 Diagrama final para explicar la técnica PWM. Se muestra completo en la hoja de cálculo.

3.2.2.2 Algoritmo para implementación

A nivel teórico el algoritmo implementado para hacer funcionar esta técnica de conmutación es evidente y muy simple, una máquina de estados finita, lo complicado es la implementación pues los estados deben avanzar en tiempo real y se requiere de un microcontrolador muy versátil y rápido. La máquina de estados es cíclica y no puede saltar de un estado a otro, debe seguir un orden definido, inicia en el step1 continua con step2, step3, step4, step5 y step6, para reiniciar desde el step1. Durante cada estado, el algoritmo debe reconfigurar los periféricos PWM y variar el ciclo de trabajo como corresponde según el step en que se encuentre y lo debe hacer en tiempo real, es decir debe hacerlo antes del primer periodo de cada paso y sucesivamente antes de cada periodo. La siguiente figura muestra la configuración de la máquina de estados implementada.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

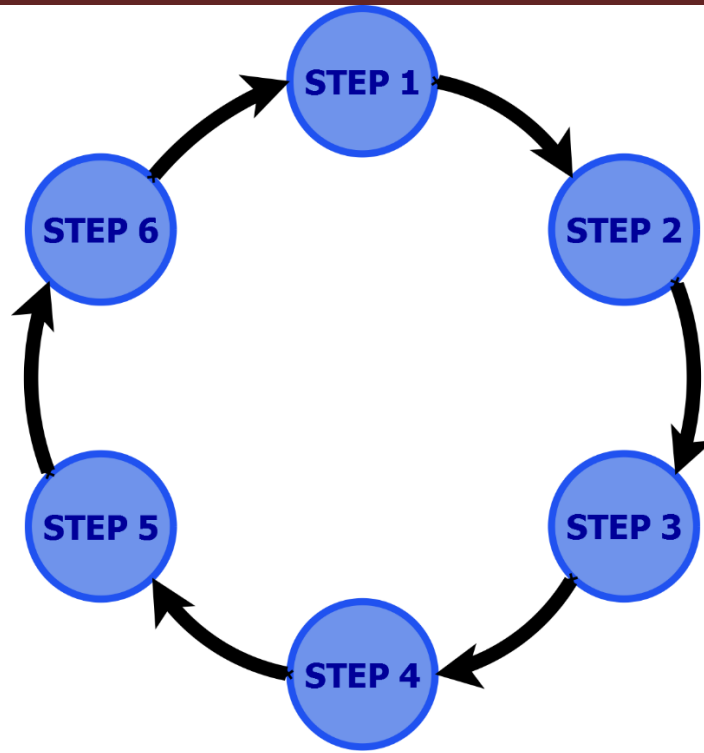


Figura. 30 Máquina de estados para la técnica PWM de conmutación del inversor trifásico.

3.2.2.3 Requerimientos de Hardware

Se tomaron en cuenta las siguientes limitaciones físicas del inversor de 3 fases, 3 ramas para el diseño de la estrategia de conmutación:

- 1.- El mismo interruptor no puede estar abierto y cerrado al mismo tiempo.
- 2.- Los dos interruptores de la misma rama no pueden estar cerrados al mismo tiempo pues se pondría en corto a la fuente de alimentación del inversor.

Para la implementación y el funcionamiento en tiempo real del algoritmo que se encarga de ejecutar esta técnica se requirió de un microcontrolador de 32 bits pues el algoritmo necesita hacer múltiples ajustes a las señales PWM en periodos de tiempo muy cortos. Se explicarán más detalles sobre esto en el desarrollo experimental.

3.3 Hardware

Los esquemáticos de las tarjetas se proporcionan en los productos de software de esta tesis.

3.3.1 Tarjeta distribidora de alimentación de bajo voltaje.

Debido a que la fuente de voltaje del inversor es de mínimo 120V RMS, se tenían dos opciones para alimentar a los circuitos de control. Se podía usar la misma fuente del inversor y construir una topología reductora de 170V a 12V o utilizar otra fuente externa que para propósitos prácticos podía venir de pilas o de un cargador de algún electrónico. Finalmente, se utilizó un cargador electrónico externo de 12V como

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



fuelle para los circuitos de control. La tarjeta de distribución recibe los 12V del cargador y lo manda directo a la salida de la tarjeta de distribución y a una placa pre fabricada (que se montó en la placa de distribución) que se encarga de convertir los 12V y proporcionar 5V y 3.3V. Los 12V se usan para los drivers, 5V se usan para el display de caracteres y los optoacopladores y 3.3V se usa para los niveles lógicos de los diferentes módulos se utilizan en la placa de control principal y que tienen interacción directa con el microcontrolador. La siguiente figura muestra el diagrama esquemático de esta tarjeta.

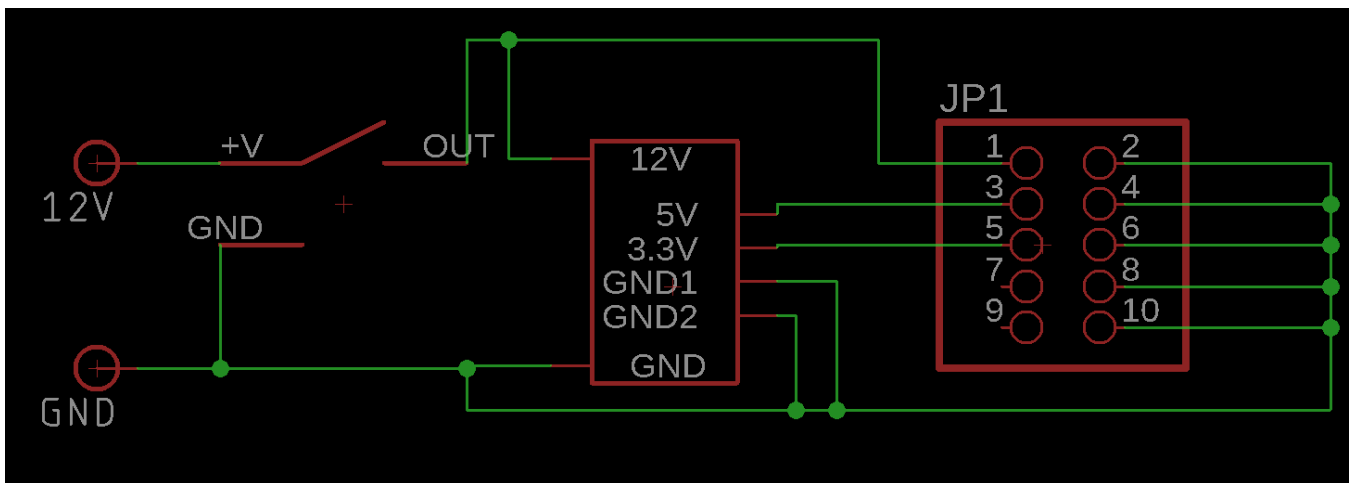


Figura. 31 Diagrama esquemático de la tarjeta distribuidora de alimentación de bajo voltaje

3.3.2 Tarjeta de control principal

Esta tarjeta es básicamente un shield para la tarjeta Nucleo F413ZH que le permite conectarse de manera sencilla y ordenada a los componentes de control que se utilizaron para este proyecto. La siguiente

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



figura muestra el esquemático de la tarjeta de control principal.

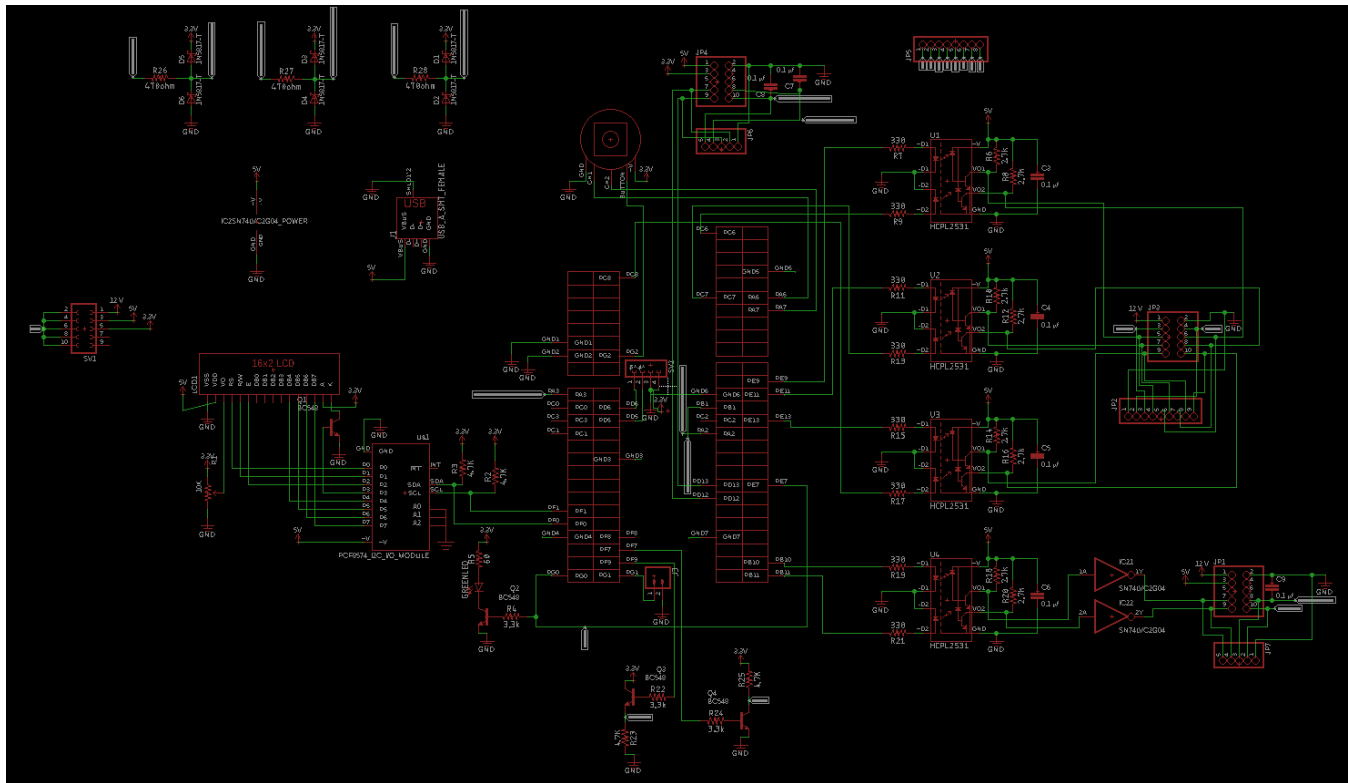


Figura. 32 Diagrama esquemático de la tarjeta de control principal. Este diagrama se incluye en los productos de software de esta tesis.

3.3.2.1 Periféricos y pines empleados de la tarjeta Nucleo F413ZH

-----TIM1-----

Señales PWM para el inversor trifásico A+, B+, C+

- Channel 1 A+ PIN PE9
- Channel 2 B+ PIN PE11
- Channel 3 C+ PIN PE13
- EXT Trigger(ETR) PIN PE7

-----TIM8-----

Señales PWM para el inversor trifásico A-, B-, C-

- Channel 1 A- PIN PC6
- Channel 2 B- PIN PC7
- Channel 3 C- PIN PC8

-----TIM2-----

Señales PWM para el step-up Full bridge Converter

- Channel 3 PIN PB10

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



-Channel 4 PIN PB11

-----TIM3-----

Input Capture ENCODER MODE para el encoder selector de frecuencia.

-Channel 1 PIN PA6

-Channel 2 PIN PA7

-----TIM4-----

Input Capture ENCODER MODE para el encoder medidor de velocidad del motor

-Channel 1 PIN PD12

-Channel 2 PIN PD13

-----TIM6-----

Base de tiempo para el encoder medidor de velocidad.

-----I2C2-----

-SDA PIN PF0

-SCL PIN PF1

-----USART2-----

RX PIN PD6

TX PIN PD5

-----ADC1-----

-IN 2. Sensor de efecto hall para la medición de corriente en el motor PIN PA2

-IN 3. Shunt resistor para la medición de corriente en el motor PIN PA3

-IN 9. Divisor resistivo para la medición del voltaje a la salida
del Full Bridge Step-Up Converter PIN PB1

-IN 10. Entrada analógica considerada en programación, pero
no considerada y no utilizada en hardware. PIN PC0

-IN 11. Entrada analógica considerada en programación, pero
no considerada y no utilizada en hardware. PIN PC1

-IN 12. Entrada analógica considerada en programación, pero
no considerada y no utilizada en hardware. PIN PC2

-IN 13. Entrada analógica considerada en programación, pero
no considerada y no utilizada en hardware. PIN PC3

-----GPIOs-----

EXTI-----

-Boton del encoder selector de frecuencia PIN PG2

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



Input----

-Entrada digital considerada en programación y en hardware pero no utilizada. PIN PG1

Output---

-Señal de enable para el driver IR2110 PIN PF7

-Salida digital considerada en programación pero no considerada y no utilizada en hardware. PIN PF8

-Señal de shutdown para el driver IR2136 PIN PF9

-Señal trigger y LED indicador PIN PG0

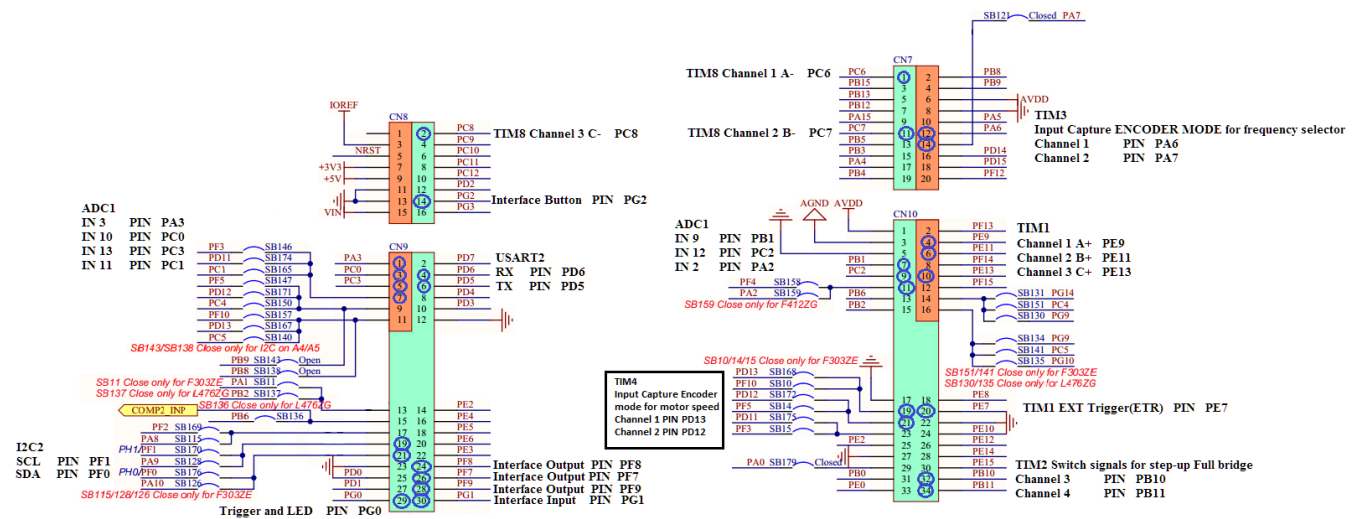


Figura. 33 Diagrama de la distribución de pines en el zócalo de la tarjeta Nucleo. Los círculos azules marcan los pines del zócalo utilizados en alguna característica del proyecto. Este diagrama se incluye en los productos de software de esta tesis.

3.3.2.2 Componentes de la tarjeta.

- Headers para entradas y salidas de la tarjeta
- Puerto usb hembra conectado a la línea de 5V para la alimentación de la tarjeta Nucleo.
- Zócalo para tarjeta Nucleo 144 con conexión a los pines usados en el proyecto.
- Circuitos de protección para las entradas analógicas del convertidor ADC. Impiden que el voltaje introducido en las entradas del ADC sea mayor a 3.3V. Se utilizaron diodos schottky
- Circuitos de protección para las salidas digitales del microcontrolador. Se utilizaron transistores BC548 como protección para el microcontrolador al transmitir las señales enable, shutdown y para el LED indicador.
- Circuitos de protección para las salidas PWM del microcontrolador. Se utilizaron optoacopladores HCPL2531 para proteger al microcontrolador al transmitir las señales PWM. Los optoacopladores permiten conmutar hasta 40KHz con alta calidad en la señal.
- Modulo prefabricado con encoder de perilla con botón

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



-
- Led para indicar una actualización de frecuencia.
 - Modulo prefabricado para expansión de puertos I/O con comunicación I2C para controlar el Display.
 - Display LCD de 16 caracteres y 2 líneas.
 - Preset para ajustar el brillo del LCD.

3.3.2.3 Entradas y salidas de la tarjeta

Entradas

- 12V,5V,3.3V
- Canal 1 y 2 del encoder para medir la velocidad del motor.
- Señal analógica del sensor de efecto hall.
- Señal analógica del sensor de corriente con shunt resistor.
- Señal analógica del divisor de voltaje a la salida del Full Bridge Converter.

Salidas hacia el Full Bridge Converter

- 12V,5V
- Señal digital de shutdown para el IR2110.
- Señales PWM para el control del Full Bridge.

Salidas hacia el Inversor trifásico

- 12V,5V,3.3V
- Señal digital de enable para el IR2136
- Señales PWM para el control de los switches A+, A-, B+, B-, C+, C-.

3.3.3 Full Bridge Converter

3.3.3.1 Tarjeta de control, drives y adquisición

Esta tarjeta recibe las señales PWM de la tarjeta de control principal y a través de drivers IR2110 conmuta las compuertas de los transistores del circuito de potencia. También filtra la señal de salida del circuito de potencia mediante un filtro LC. El filtro se calcula en 3.3.3.2.1. Se utiliza un divisor de voltaje a la salida del filtro para medir el voltaje de salida y mandarlo al ADC del microcontrolador.

Salidas hacia el circuito de potencia

- Señales GATEH1 y SOURCEH1 del IR2110 para el transistor Q1
- Señales GATEL1 y SOURCEL1 del IR2110 para el transistor Q2
- Señales GATEH2 y SOURCEH2 del IR2110 para el transistor Q4
- Señales GATEL2 y SOURCEL2 del IR2110 para el transistor Q3

Salidas hacia la placa de control principal

- Nivel del voltaje medido por el divisor de voltaje resistivo y enviado por un Opamp al ADC del microcontrolador

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



Entradas

-Señales de control desde el microcontrolador para los drivers IR2110 y señal de shutdown para el apagado de los drivers.

La siguiente figura muestra un diagrama esquemático de la placa de control, drivers y adquisición del Full Bridge Converter

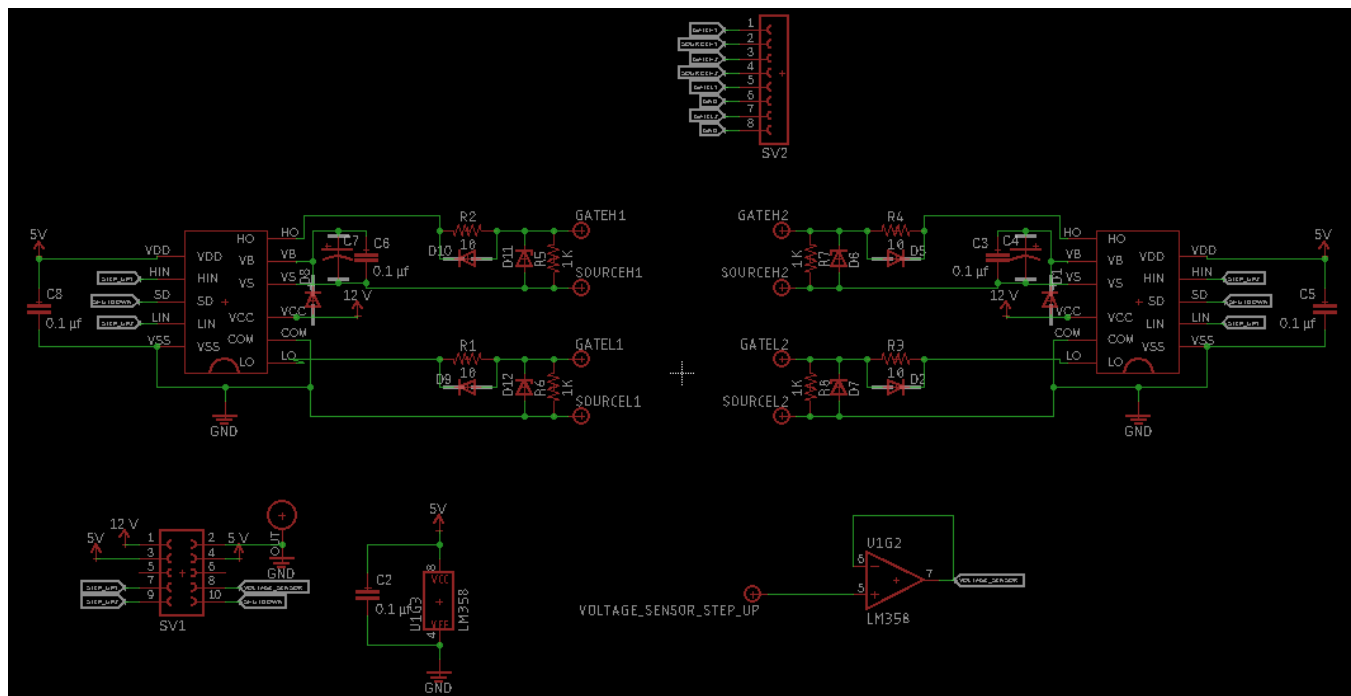


Figura. 34 Diagrama esquemático de la placa de control, drivers y adquisición del Full Bridge Converter

3.3.3.2 Circuito de potencia

La siguiente figura muestra el diagrama esquemático del circuito de potencia para el Full Bridge Converter. La primera parte arriba, es un rectificador de onda completa con filtro de capacitor, luego el puente H de 4 transistores Q1, Q2, Q3 y Q4, la carga del puente H es el DC blocking capacitor en serie con el lado primario del transformador. Aunque los transistores en el esquemático se muestran como MOSFET, en realidad pueden ser IGBT o MOSFET, cuidando únicamente que los IGBT no soportan frecuencias de conmutación tan altas como los MOSFET. El secundario del transformador está conectado a un rectificador de alta frecuencia de onda completa, posteriormente la señal rectificada por un filtro LC y un divisor resistivo permite la medición del voltaje de salida del convertidor.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

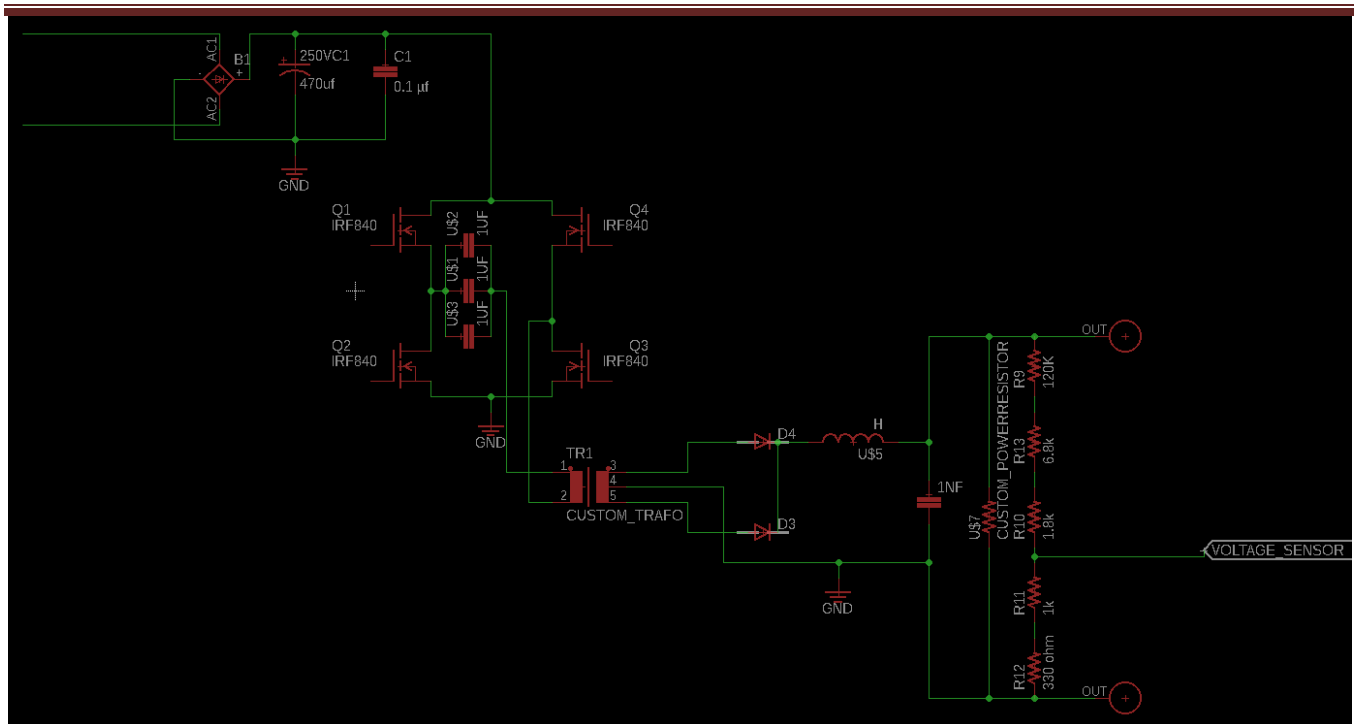


Figura. 35 Diagrama esquemático del circuito de potencia para el Full Bridge Converter

Para el cálculo del transformador del convertidor y el DC blocking Capacitor se utilizó una hoja de cálculo de Excel con ecuaciones de los libros [21], para el full bridge converter y [22] para el transformador. A continuación, se explican estas ecuaciones.

3.3.3.2.1 Ecuaciones para el diseño general del Step-Up Full Bridge Converter.

Estas ecuaciones incluyen, la ecuación característica del Full Bridge Converter, un pequeño diseño del transformador, no optimizado y considerando un 80% de eficiencia y se incluyen también las ecuaciones de diseño del filtro LC de salida para garantizar el funcionamiento del convertidor en modo continuo.

La ecuación (6) es la ecuación característica del Full Bridge Converter, permite estimar el voltaje de salida, las ecuaciones (7), (8), (9), (10), (11) y (12) se utilizan para el cálculo del transformador, la ecuación (13) permite calcular el capacitor de bloqueo de corriente directa para evitar la saturación del núcleo por pequeñas polarizaciones de corriente directa, las ecuaciones (14), (15) y (16) permiten calcular el filtro LC a la salida del convertidor junto con las ecuaciones mostradas en 3.3.4.2.1. Primero usando las ecuaciones (14), (15) y (16) se deben cubrir los valores mínimos y posteriormente usando las ecuaciones de 3.3.4.2.1 se puede amortiguar el filtro cuidando siempre que los valores mínimos sean respetados.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



$$V_o = \left(\frac{N_s}{N_p} \right) 2V_s K \quad (6)$$

Donde:

V_o = Voltaje de salida (V).

N_s = Número de vueltas del secundario.

N_p = Número de vueltas del primario.

K = Ciclo de trabajo.

$$N_p = \frac{V_s (T_{on})}{A_e (\Delta B)} \quad (7)$$

Donde:

N_p = Número de vueltas del primario.

T_{on} = Ciclo de trabajo x Periodo de conmutación (μs).

V_s = Voltaje de alimentación (V).

A_e =Área transversal del núcleo (mm^2).

ΔB = Cambio de densidad de flujo magnético máxima o un poco menor a la que soporta el núcleo(Tesla).

$$I_p = \frac{P_o}{2\eta(V_s)K} \quad (8)$$

Donde:

I_p = Corriente del primario (Amperes).

P_o = Potencia (Watts).

V_s = Voltaje de alimentación(V).

K = Ciclo de trabajo.

η = Eficiencia esperada (convertidor común 0.8).

V_s = Voltaje de alimentación (V).

$$I_{p_{rms}} = I_p \sqrt{2K} \quad (9)$$

Donde:

$I_{p_{rms}}$ = Corriente RMS del primario (Amperes).

I_p =Corriente del primario (Amperes).

K = Ciclo de trabajo.

$$I_s = \frac{P_o}{\eta(V_o)} \quad (10)$$

Donde:

I_s =Corriente del secundario(Amperes).

P_o = Potencia (Watts).

η = Eficiencia esperada (convertidor común 0.8).

V_o = Voltaje de salida(V).

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



$$I_{s_{rms}} = I_s \sqrt{K} \quad (11)$$

Donde:

$I_{s_{rms}}$ = Corriente RMS del secundario (Amperes).

I_s =Corriente del secundario (Amperes).

K = Ciclo de trabajo.

$$Circular_mills = 500 I_{rms} \quad (12)$$

Donde:

I_{rms} = Corriente RMS del conductor (Amperes).

$$C_b = \frac{I_p T_{on}}{(dV\%)V_s} \quad (13)$$

Donde:

C_b =Capacitancia del capacitor de bloqueo(Faradios).

I_p =Corriente del primario (Amperes).

T_{on} = Ciclo de trabajo x Periodo de conmutación (segundos).

$dV\%$ =Máxima disminución permitida del voltaje de alimentación expresada como fracción del valor del voltaje de alimentación.

V_s =Voltaje de alimentación(V).

$$L_{o_{min}} = \frac{V_o}{2I_o} T(0.5 - K) \quad (14)$$

Donde:

$L_{o_{min}}$ = Inductancia mínima para mantener operación en modo continuo (Henrys).

V_o = Voltaje de salida(V).

I_o =Corriente de salida (Amperes).

T = Periodo de conmutación (segundos).

K =Ciclo de trabajo.

$$C_o = \frac{1 - 2K}{32L_o \left(\frac{\Delta V_o}{V_o} \right) f^2} \quad (15)$$

Donde:

C_o = Capacitor del filtro mínimo de salida para mantener operación en modo continuo (Faradios).

K =Ciclo de trabajo.

L_o = Inductancia mínima para mantener operación en modo continuo (Henrys).

$\Delta V_o/V_o$ = Máxima desviación permitida del voltaje de salida expresada como una fracción del valor del voltaje de salida.

f = Frecuencia (Hertz).

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



$$R_{\min} = \frac{V_o}{I_{o\min}} \quad (16)$$

Donde:

R_{\min} = Resistencia mínima de carga para mantener la operación en modo continuo (Ohms).

V_o = Voltaje de salida (V).

$I_{o\min}$ = Corriente mínima esperada a la salida (Amperes).

Con esta técnica el diseño del transformador quedó:

TRAFO DESIGN OPTION 1 (80% efficiency)								
Ns/Np	Np	Ip(A)	IpRMS	Primary wire Area(mm2)	Is(A)	IsRMS	Secondary wire Area (mm2)	(DC Blocking cap)Farads
2.301	32.562	8.218	7.796	1.975	3.571	2.395	0.606	1.09415E-05

3.3.3.2.2 Ecuaciones para el diseño del transformador.

Estas ecuaciones permiten el diseño del transformador considerando las pérdidas en el núcleo y las pérdidas en el cobre, a partir de esto se busca un valor óptimo de cambio de densidad de flujo magnético para minimizar las pérdidas totales. Ya con el flujo magnético seleccionado se procede a calcular los parámetros del alambre de cobre esmaltado y los números de vueltas de los bobinados primario y secundario. El procedimiento es el siguiente:

- 1.- Se calcula con (17) una “constante geométrica” a partir de datos de la aplicación en donde será usado el transformador, la cual deberá cumplir el núcleo que se seleccione.
- 2.- Con (18), los datos geométricos y del material de un núcleo de ferrita físico se puede calcular la constante que ese núcleo en particular ofrece, se pueden repetir los cálculos para diferentes núcleos hasta que uno de ellos permita que la ecuación (18) arroje un número más grande que el obtenido en (17).
- 3.- Ya con el núcleo físico seleccionado, se procede a ajustar con la ecuación (19) el flujo magnético que minimizara las pérdidas totales.
- 4.- Se calculan las vueltas en el primario con la ecuación (20) y las vueltas en el secundario con la ecuación (21). Los volts-segundo aplicados al transformador depende de la forma de onda que reciba el lado primario del transformador.
- 5.- Se calculan las constantes de área de los bobinados primario con la ecuación (22) y secundario con la ecuación (23). Las ecuaciones (24) y (25) se utilizan para el cálculo de estas constantes.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



6.- Finalmente se calcula el área transversal de los alambres primario con la ecuación (26) y secundario con la ecuación (27).

$$K_{gfe} \geq \frac{\rho \lambda^2 (I_{tot}^2) (K_{fe}^{2/\beta})}{4K_u (P_{tot})^{(\beta+2)/\beta}} 10^8 \quad (17)$$

Donde:

K_{gfe} = Constante geométrica del núcleo definidas por los parámetros de la aplicación.

ρ = Resistividad (Ω -cm).

λ = Volts-second aplicados al primario del transformador.

I_{tot} = Corriente RMS total referida al primario (Amperes).

K_{fe} = Coeficiente de pérdidas del núcleo ($W/cm^3 T^\beta$).

β = Exponente de pérdidas en el núcleo.

K_u = Factor de utilización de la ventana por el bobinado.

$$K_{gfe} = \frac{(W_A) A_e^{(2(\beta-1)/\beta)}}{(MLT) \ell_m^{(2/\beta)}} \left[\frac{\beta}{2} - \left(\frac{\beta}{\beta+2} \right) + \frac{\beta}{2} \left(\frac{2}{\beta+2} \right) \right] \left(\frac{\beta+2}{\beta} \right) \quad (18)$$

Donde:

K_{gfe} = Constante geométrica del núcleo definida por los valores geométricos y de material del núcleo.

W_A =Área de la ventana del núcleo(cm^2).

A_e =Área transversal del núcleo(cm^2).

MLT =Distancia media por vuelta del bobinado(cm).

ℓ_m =Distancia del circuito magnético (cm).

β = Exponente de pérdidas en el núcleo.

$$\Delta B = \left[\frac{\rho \lambda^2 I_{tot}^2}{2K_u} \frac{MLT}{W_A A_e^3 \ell_m} \frac{1}{\beta K_{fe}} 10^8 \right] \left(\frac{1}{\beta+2} \right) \quad (19)$$

Donde:

ΔB = Cambio de flujo magnético (Teslas).

ρ = Resistividad (Ω -cm).

λ = Volts-second aplicados al primario del transformador.

I_{tot} = Corriente RMS total referida al primario (Amperes).

K_u = Factor de utilización de la ventana por el bobinado.

MLT =Distancia media por vuelta del bobinado(cm).

W_A =Área de la ventana del núcleo(cm^2).

A_e =Área transversal del núcleo(cm^2).

ℓ_m =Distancia del circuito magnético (cm).

K_{fe} = Coeficiente de pérdidas del núcleo ($W/cm^3 T^\beta$)

β = Exponente de pérdidas en el núcleo

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



$$n_1 = \frac{\lambda}{2(\Delta B)A_e} 10^4 \quad (20)$$

Donde:

n_1 = Número de vueltas del primario.
 λ = Volts-second aplicados al primario del transformador.
 A_e =Área transversal del núcleo(cm^2).
 ΔB = Cambio de flujo magnético (Teslas).

$$n_2 = n_1 \left(\frac{n_2}{n_1} \right) \quad (21)$$

Donde:

n_1 = Número de vueltas del primario.
 n_2 = Número de vueltas del secundario.

$$\alpha_1 = \frac{n_1 I_1}{n_1 I_{tot}} \quad (22)$$

Donde:

α_1 = Constante del área del bobinado primario.
 n_1 = Número de vueltas del primario.
 I_1 = Corriente RMS del primario(Amperes).
 I_{tot} = Corriente RMS total referida al primario (Amperes).

$$\alpha_2 = \frac{n_2 I_2}{n_1 I_{tot}} \quad (23)$$

Donde:

α_2 = Constante del área del bobinado secundario.
 n_2 = Número de vueltas del secundario.
 I_2 = Corriente RMS del secundario(Amperes).
 I_{tot} = Corriente RMS total referida al primario (Amperes).

$$I_2 = I_1 \left(\frac{n_1}{n_2} \right) \quad (24)$$

Donde:

I_2 = Corriente RMS del secundario(Amperes).
 I_1 = Corriente RMS del primario(Amperes).
 n_1 = Número de vueltas del primario.
 n_2 = Número de vueltas del secundario.

$$I_{tot} = I_1 + 2 \frac{n_2}{n_1} I_2 \quad (25)$$

Donde:

I_{tot} = Corriente RMS total referida al primario (Amperes).
 I_1 = Corriente RMS del primario(Amperes).
 n_1 = Número de vueltas del primario.
 n_2 = Número de vueltas del secundario.
 I_2 = Corriente RMS del secundario(Amperes).

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



$$Aw_1 = \frac{\alpha_1 K_u W_A}{n_1} \quad (26)$$

Donde:

Aw_1 =Área del alambre del primario(cm^2).

α_1 = Constante del área del bobinado primario.

K_u = Factor de utilización de la ventana por el bobinado.

W_A =Área de la ventana del núcleo(cm^2).

n_1 = Número de vueltas del primario.

$$Aw_2 = \frac{\alpha_2 K_u W_A}{n_2} \quad (27)$$

Donde:

Aw_2 =Área del alambre del secundario(cm^2).

α_1 = Constante del área del bobinado primario.

K_u = Factor de utilización de la ventana por el bobinado.

W_A =Área de la ventana del núcleo(cm^2).

n_1 = Número de vueltas del primario.

3.3.4 Inversor

3.3.4.1 Tarjeta de control, drivers y adquisición

Esta tarjeta, recibe las señales PWM de la tarjeta de control principal y a través del driver IR2136 conmuta las compuertas de los transistores del circuito de potencia. En la línea a tierra del inversor se colocó un sensor de corriente que permite la medición de la corriente del motor a través de una entrada analógica en el ADC del microcontrolador.

Salidas hacia el circuito de potencia

- Señales GATEA+ y SOURCEA+ del IR2136 para el transistor Q2
- Señales GATEA- y SOURCELA- del IR2136 para el transistor Q4
- Señales GATEB+ y SOURCEB+ del IR2136 para el transistor Q1
- Señales GATEB- y SOURCEB- del IR2136 para el transistor Q5
- Señales GATEC+ y SOURCEC+ del IR2136 para el transistor Q3
- Señales GATEC- y SOURCEC- del IR2136 para el transistor Q6

Salidas hacia la placa de control principal

- Corriente medida por el shunt resistor y por el Sensor de efecto hall y enviadas al ADC del microcontrolador
- Canal 1 y 2 de un encoder incluido en el diseño de la placa para el soporte de la medición de la velocidad.

Entradas

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



-Señales de control desde el microcontrolador para el driver IR2136 y señal de enable para el encendido de los drivers.

La siguiente figura muestra un diagrama esquemático de la tarjeta de control, drivers y adquisición del inversor.

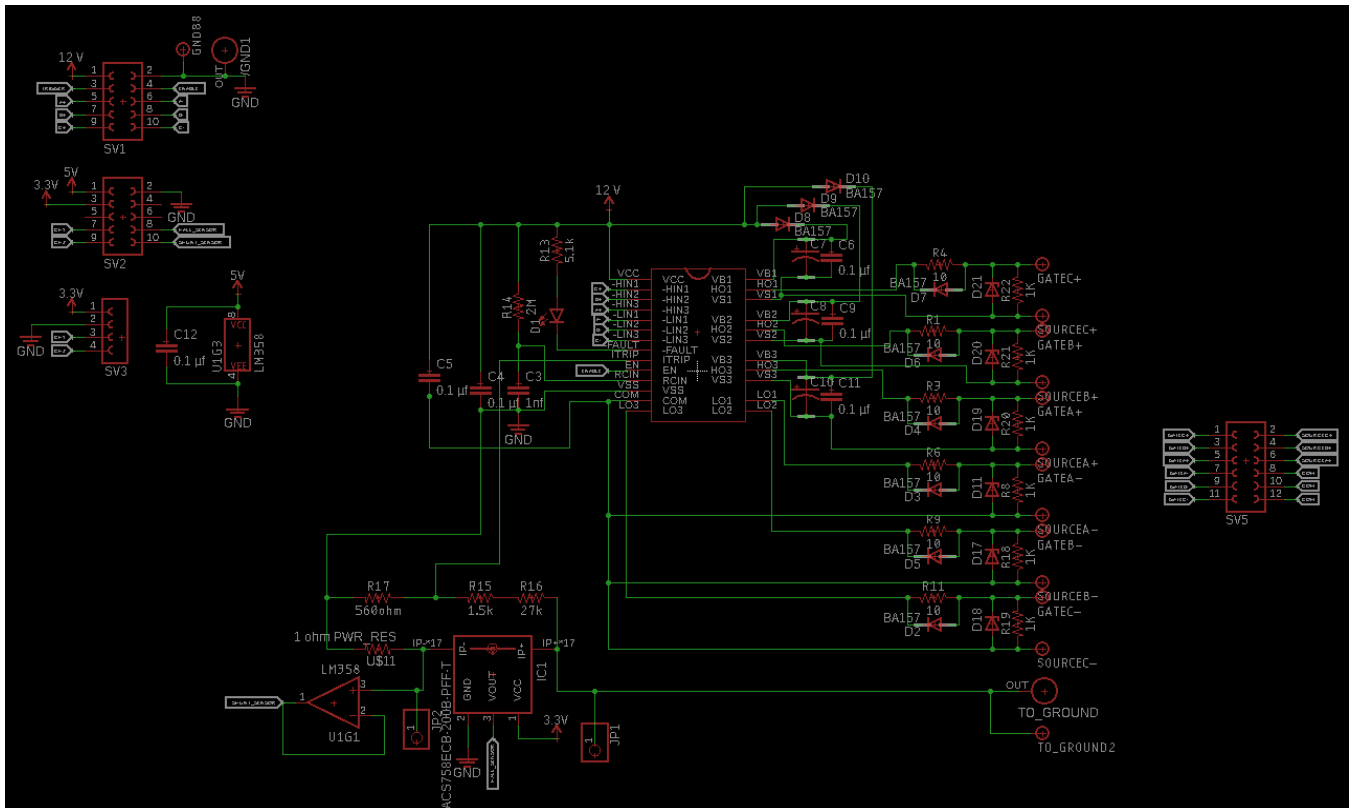


Figura. 36 Diagrama esquemático de la tarjeta de control, drivers y adquisición del inversor.

3.3.4.2 Circuito de potencia

La figura 37 muestra el diagrama esquemático del circuito de potencia para el inversor de 3 fases, 3 ramas. Aunque los transistores en el esquemático se muestran como MOSFET, en realidad pueden ser

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



IGBT o MOSFET, cuidando únicamente que los IGBT no soportan frecuencias de conmutación tan altas como los MOSFET. Las bobinas, resistencias y capacitores forman el filtro LC.

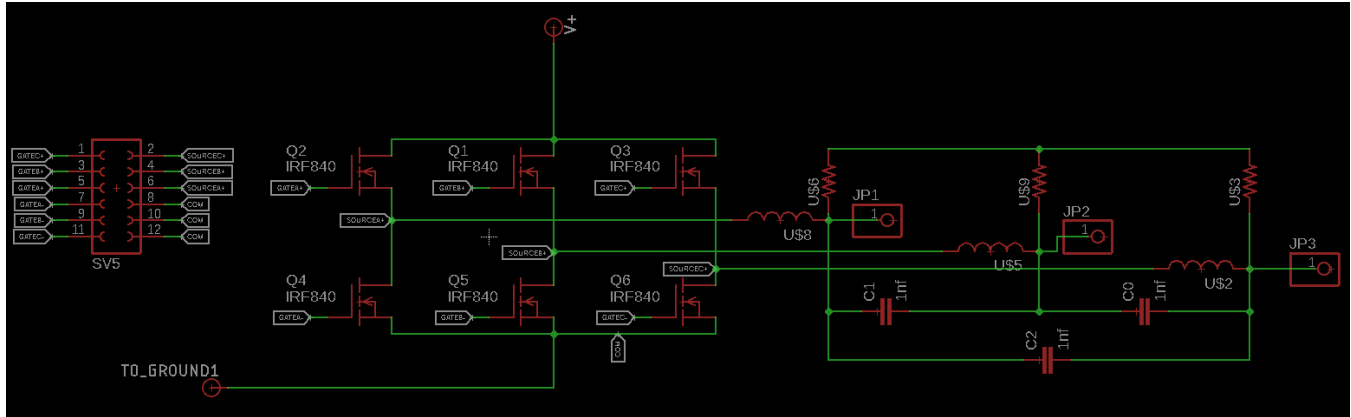


Figura. 37 Diagrama esquemático del circuito de potencia para el inversor de 3 fases, 3 ramas.

3.3.4.2.1 Ecuaciones para el diseño del filtro LC a la salida del inversor

Los filtros, tanto del Full Bridge Converter y del inversor, se calcularon con el uso de una hoja de Excel que utiliza los parámetros de la función de transferencia obtenida para este tipo de filtro a través del análisis de impedancias mediante transformada de Laplace. Se utilizaron filtros pasivos pasabajos LC y se utilizó una resistencia en paralelo al capacitor para amortiguar la respuesta del filtro. El modelo de filtro se puede observar en la figura 38. Observando que se trata de un sistema de segundo orden, se estableció un factor de amortiguamiento de 0.707 para obtener una respuesta lo más plana posible, lo más rápida posible.

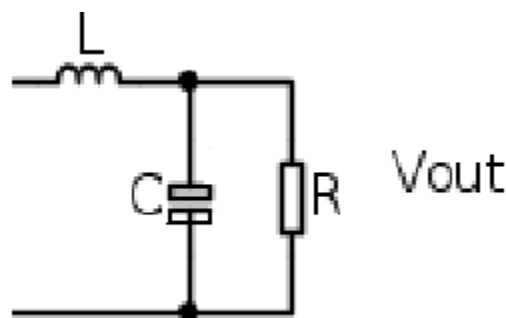


Figura. 38 Modelo de filtro LC utilizado para el análisis con transformada de Laplace.

La función de transferencia para el modelo es:

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



$$F.T.=\frac{1}{s^2+\frac{1}{RC}s+\frac{1}{LC}} \quad (28)$$

La función de transferencia para un sistema de segundo orden es:

$$F.T.=\frac{\omega_n^2}{s^2+2\xi\omega_n s+\omega_n^2} \quad (29)$$

Observando las dos funciones de transferencia podemos darnos cuenta de que:

$$\omega_n=\frac{1}{\sqrt{LC}} \quad (30) \quad \text{y} \quad \xi=\frac{\sqrt{LC}}{2RC} \quad (31)$$

Se utilizar (30) para establecer la frecuencia de corte requerida para el filtro, se recomienda seleccionar una frecuencia de corte 10 veces más chica que la frecuencia que en realidad se desea filtrar y 10 veces más grande que la frecuencia de corte que no se desea filtrar.

Se utiliza (31), para amortiguar el filtro mediante una resistencia de carga esperada o seleccionada únicamente para medición, se recomienda una relación de amortiguamiento de 0.707 para una respuesta lo más plana posible.

El diseño de los filtros quedó:

Para el Full Bridge:

Frecuencia de corte: 2344 HZ

L= 1.44H para 10 Amperes R=15K a 10 watts CAP= 2.2nf y 1 nf a en paralelo 500V

Para el inversor trifásico:

Frecuencia de corte:981Hz

L= 1.88 H para 4 Amperes R= 8.2k a 5 watts CAP= 3 capacitores en paralelo de 4.7nf a 500V

3.4 Simulación

Se simularon los filtros en multisim.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



3.4.1 Simulación del filtro para el Full Bridge con los valores seleccionados.

El circuito está integrado por un generador de señales, que genera una forma de onda cuadrada a diferentes frecuencias, un osciloscopio que mide la señal a la entrada del filtro y la señal a la salida del filtro, los elementos pasivos del filtro L1, C1, C3, R3. La carga del filtro, una resistencia R1 para la medición del voltaje de salida del Full Bridge, y un modelo básico de un motor de inducción, R2 y L2. El capacitor C2 se utiliza para mejorar la respuesta del filtro a la carga inductiva. El circuito de prueba para el filtro es el siguiente:

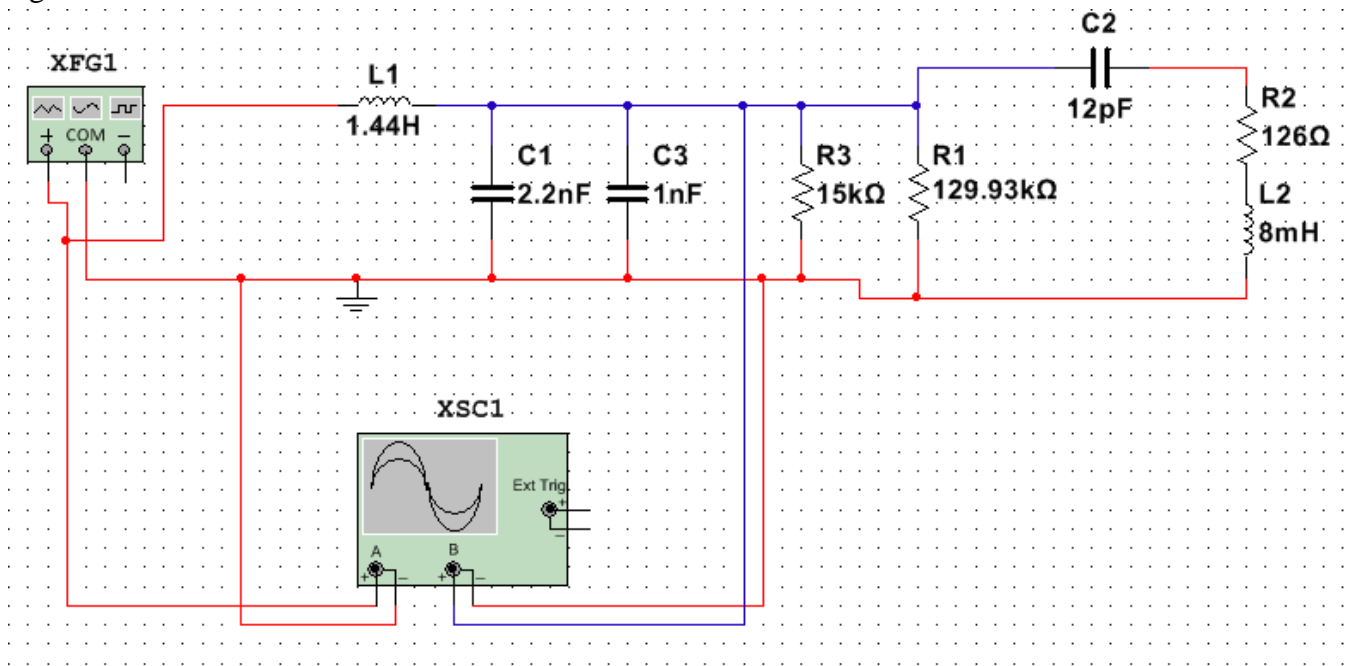


Figura. 39 Circuito electrónico de prueba para el filtro del Full Bridge

Frecuencia de corte: 2344 HZ

L= 1.44H para 10 Amperes R=15K a 10 watts CAP= 2.2nf y 1 nf a en paralelo 500V

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

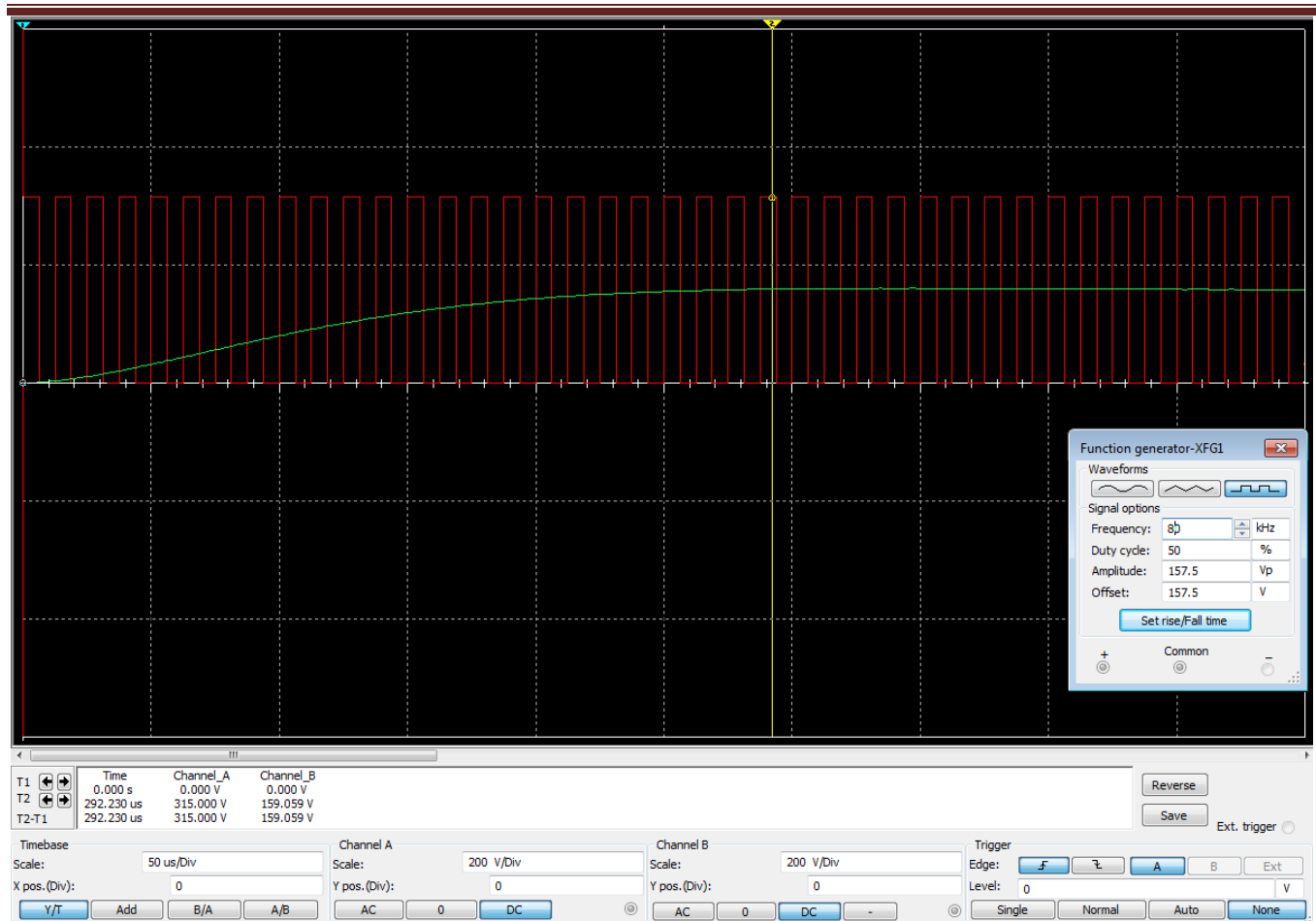


Figura. 40 Simulación del filtro LC para el Full Bridge. Input: 80Khz PWM 50%.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

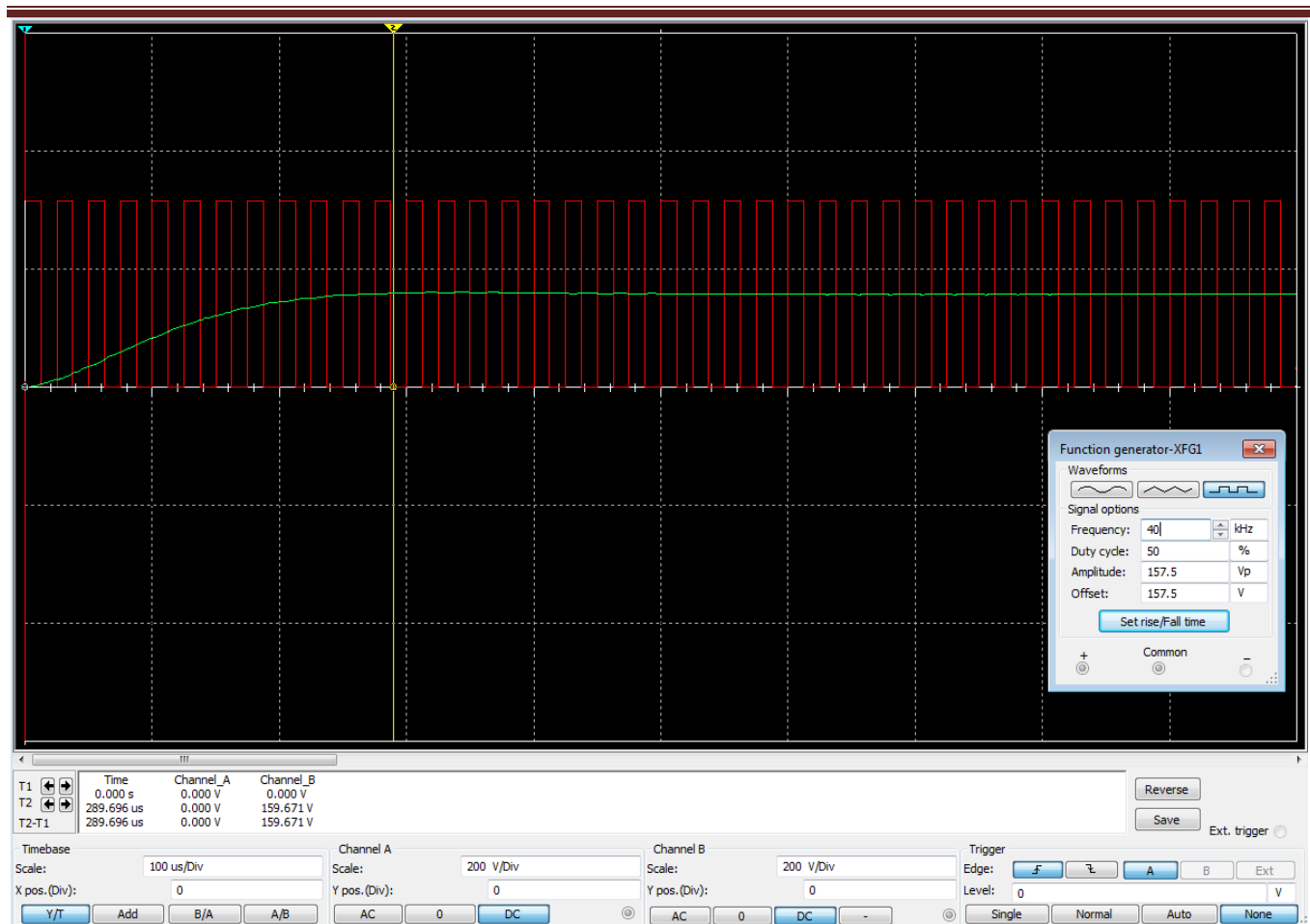


Figura. 41 Simulación del filtro LC para el Full Bridge. Input: 40Khz PWM 50%.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

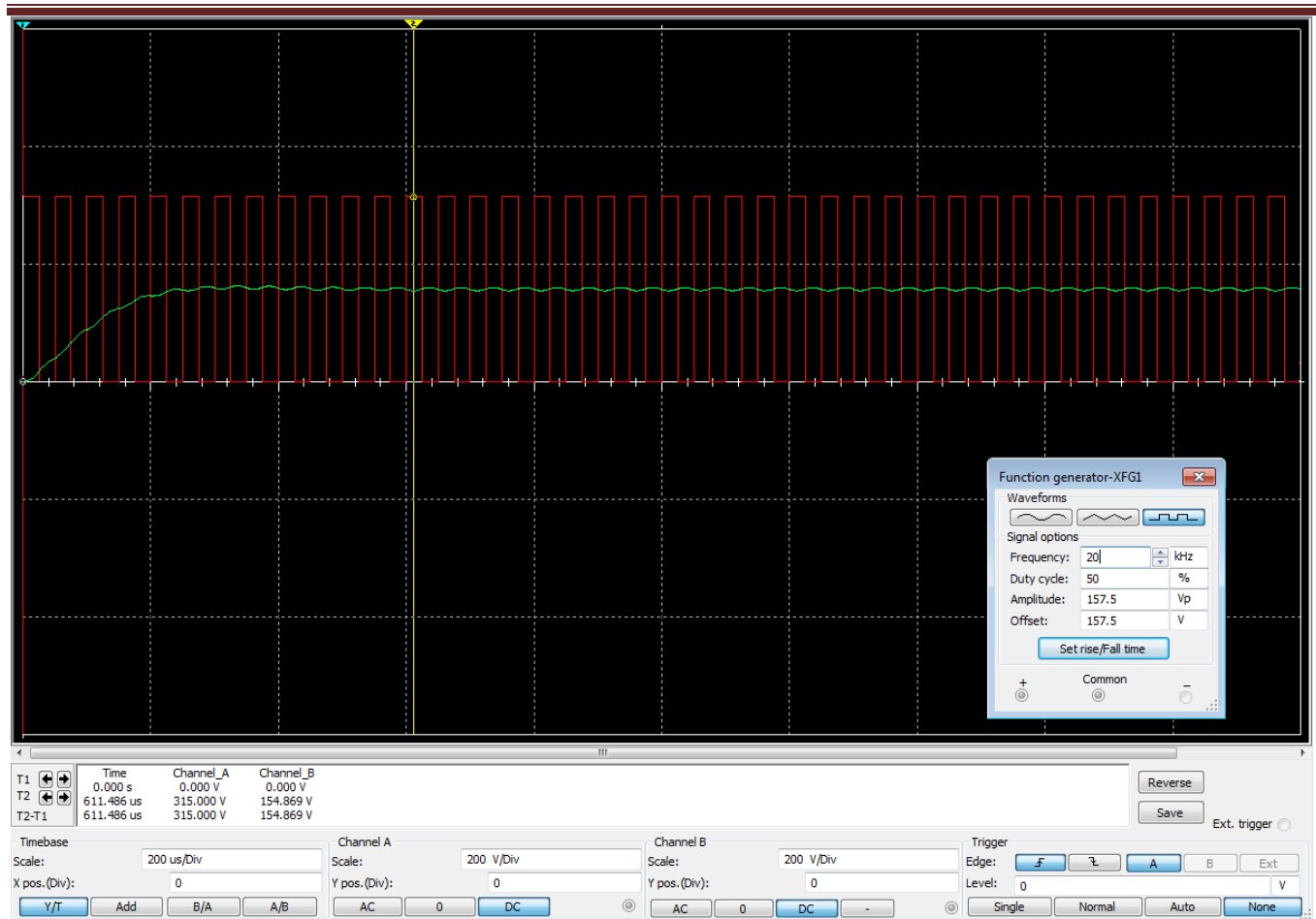


Figura. 42 Simulación del filtro LC para el Full Bridge. Input: 20Khz PWM 50%.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

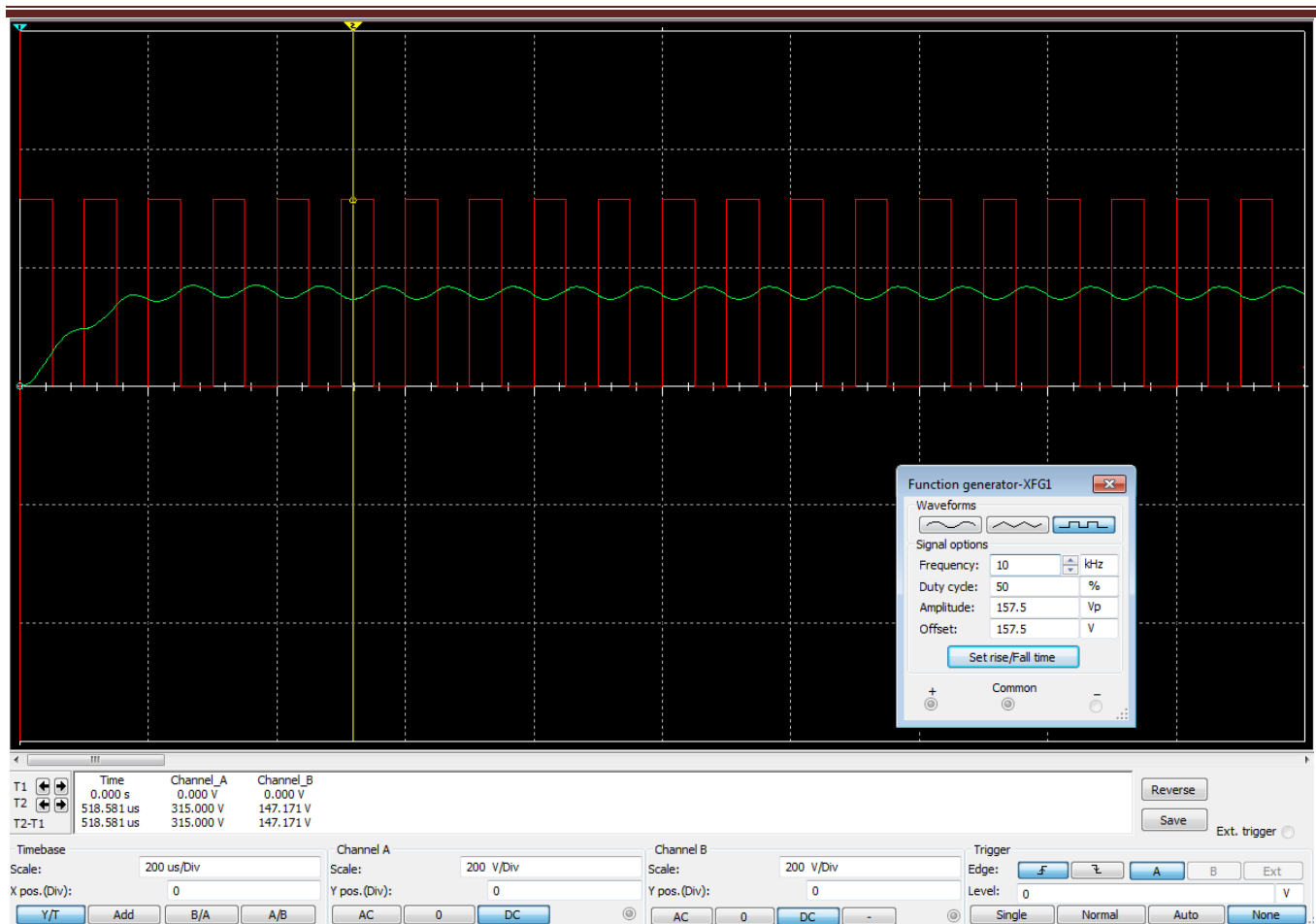


Figura. 43 Simulación del filtro LC para el Full Bridge. Input: 10Khz PWM 50%.

3.4.2 Simulación del filtro para el Inversor con los valores seleccionados.

El circuito está integrado por un generador de señales, que genera una forma de onda cuadrada a diferentes frecuencias, un osciloscopio que mide la señal a la entrada del filtro y la señal a la salida del filtro, los elementos pasivos del filtro L1, C1, R3. La carga del filtro es un modelo básico de motor de inducción, R2 y L2. El capacitor C2 se utiliza para mejorar la respuesta del filtro a la carga inductiva. El circuito de prueba para el filtro es el siguiente:

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

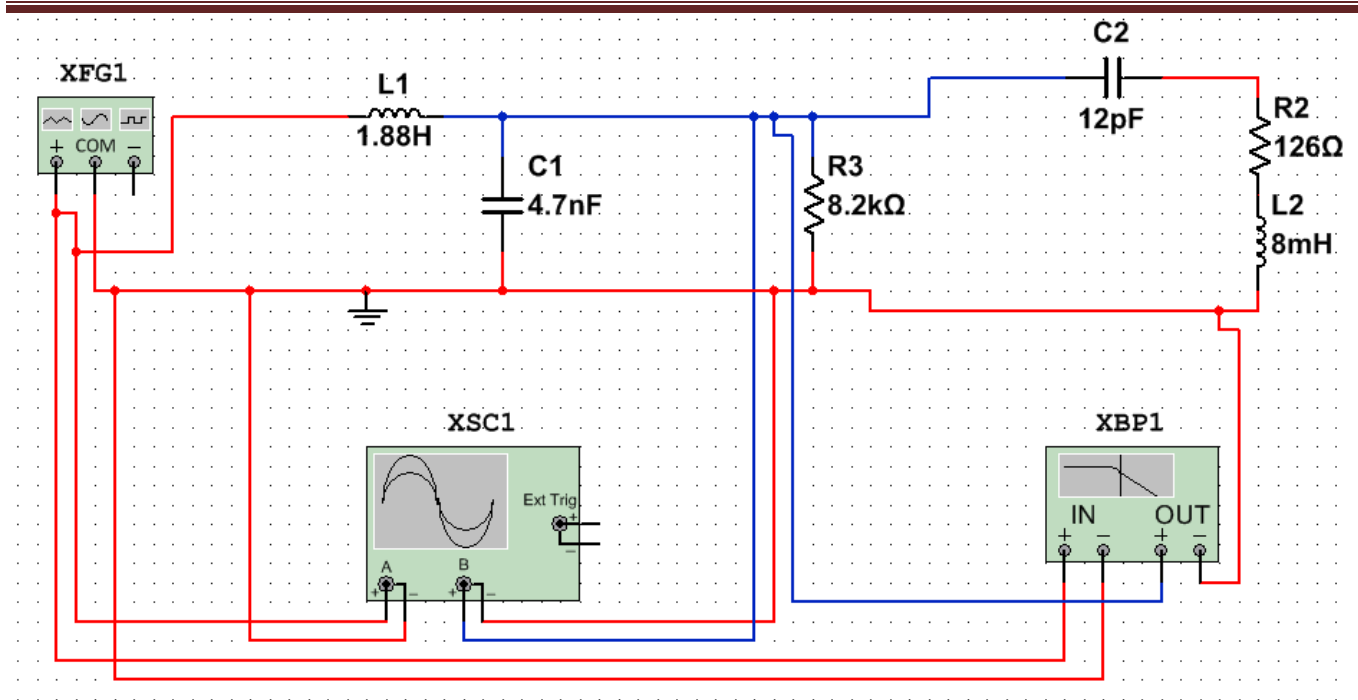


Figura. 44 Circuito electrónico de prueba para el filtro del Inversor

Frecuencia de corte: 981Hz

L= 1.88 H para 4 Amperes R= 8.2k a 5 watts CAP= 4.7nf a 500V

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

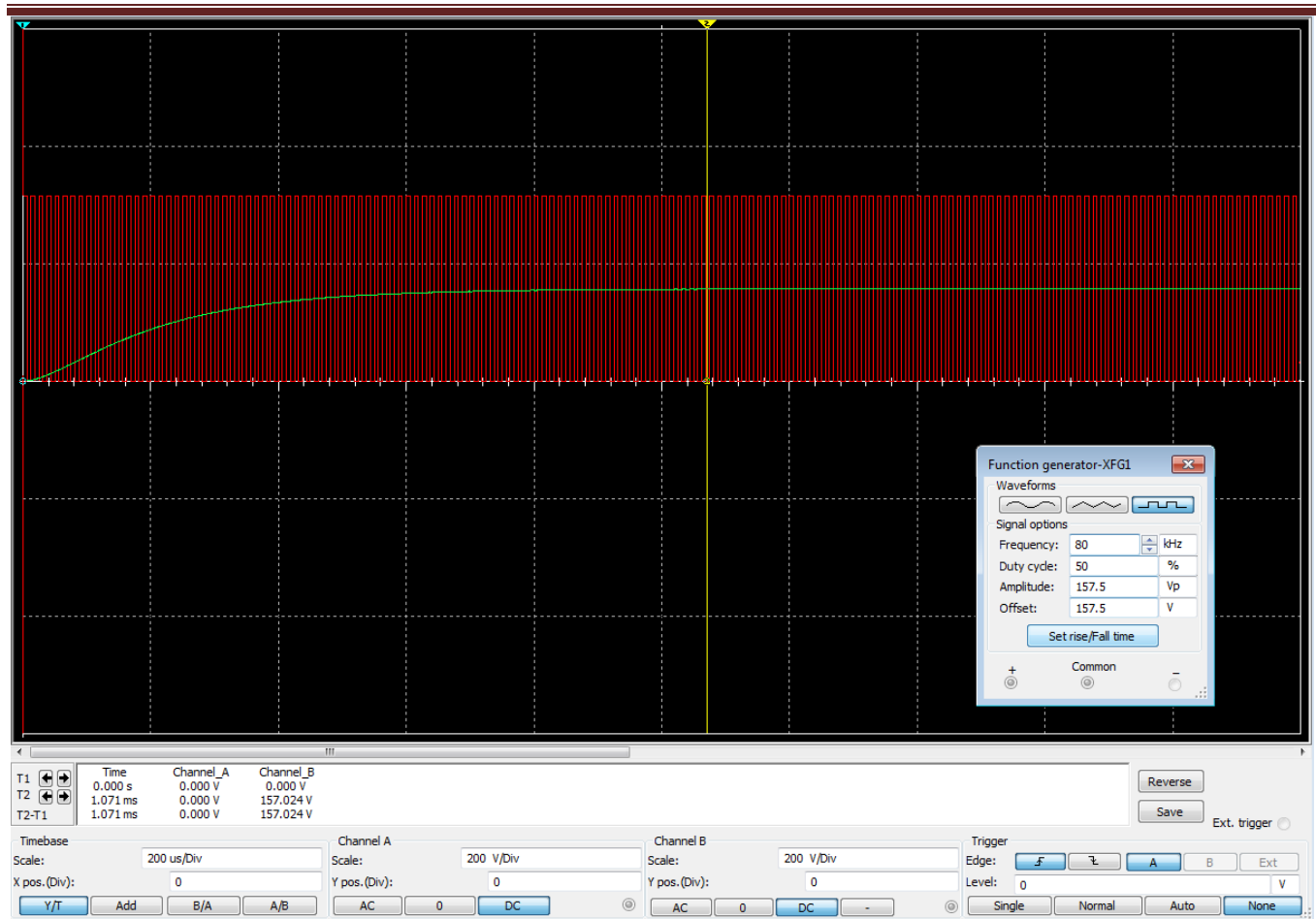


Figura. 45 Simulación del filtro LC para el Inversor. Input: 80Khz PWM 50%.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

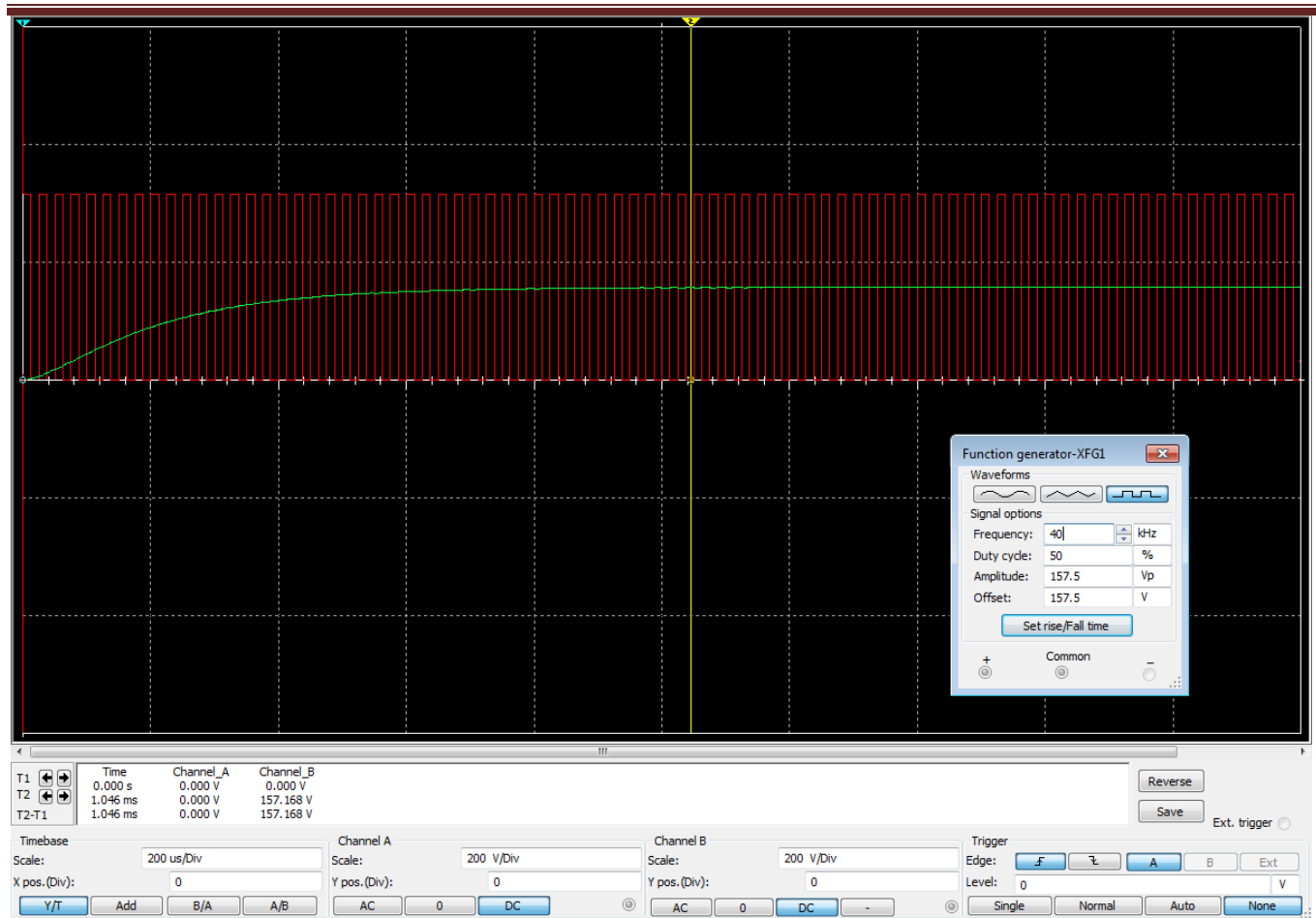


Figura. 46 Simulación del filtro LC para el Inversor. Input: 40Khz PWM 50%.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

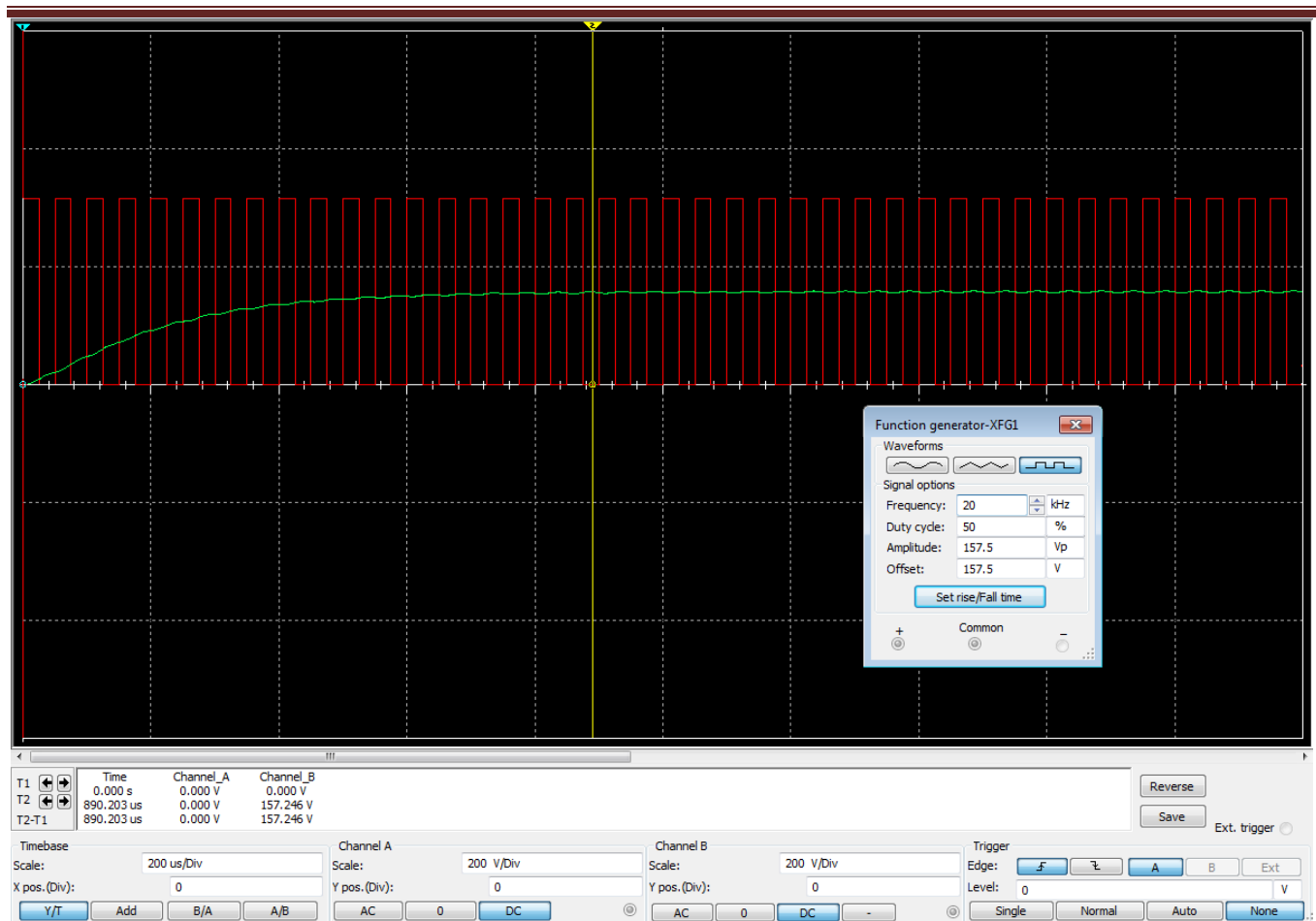


Figura. 47 Simulación del filtro LC para el Inversor. Input: 20Khz PWM 50%.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

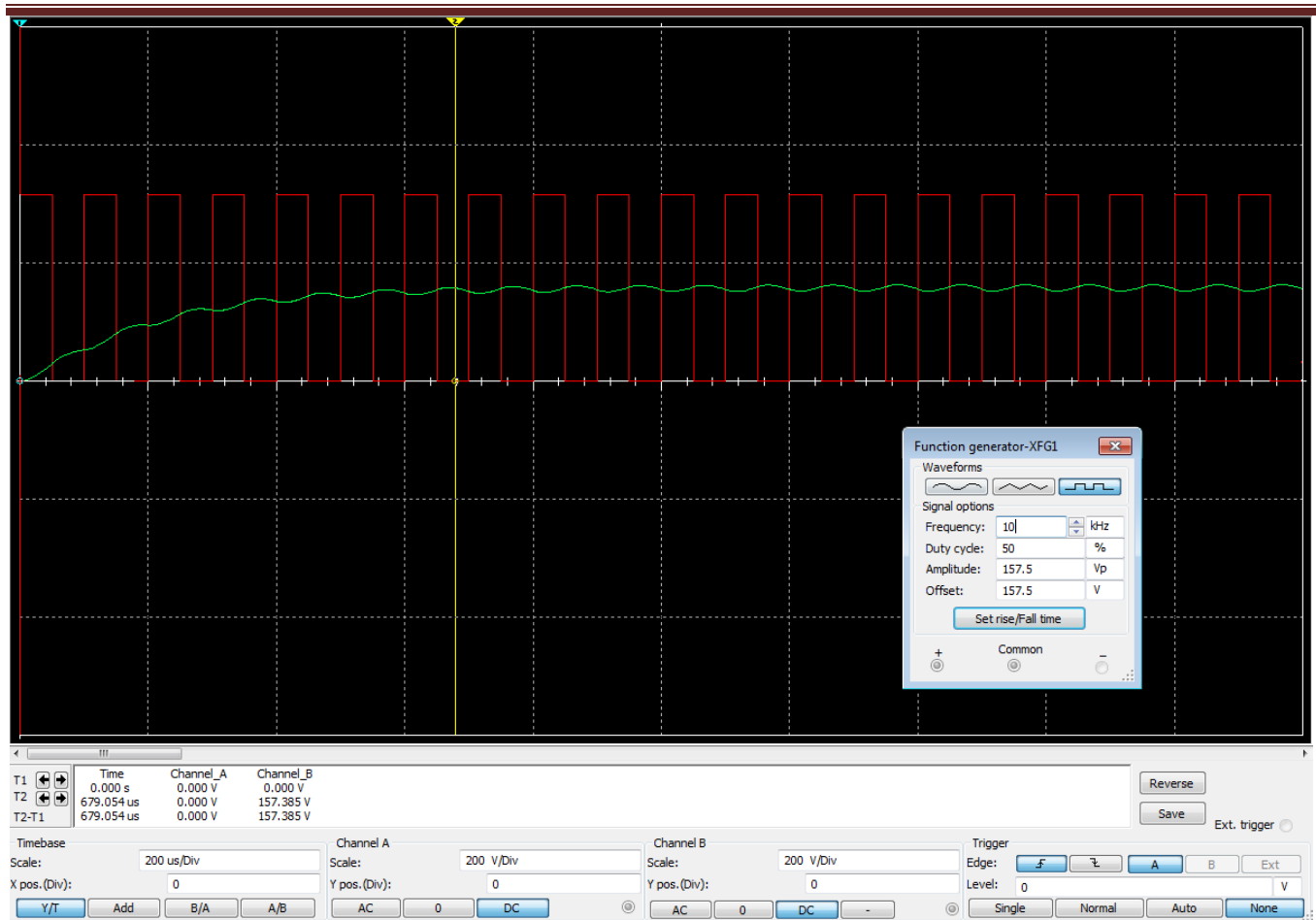


Figura. 48 Simulación del filtro LC para el Inversor. Input: 10Khz PWM 50%.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



CAPÍTULO 4 DESARROLLO EXPERIMENTAL

4.1 Construcción

4.1.1 Prototipos de software

En la construcción del software se hicieron múltiples pruebas para la implementación de los algoritmos en programas reales, de tal manera que, con precisión, estos programas le indicaran al microcontrolador realizar las actividades y pasos que, en materia, son descritos en los algoritmos. No se llevó un historial de los diferentes prototipos fallidos de programación que se implementaron en las pruebas de software por módulo. El procedimiento de desarrollo/construcción del software fue sencillo. Según una “lógica” se desarrollaba un programa que representara en señales el algoritmo deseado. Si al probar las señales con el osciloscopio, el resultado era erróneo, se buscaba el origen de la falla en el código del programa o en la “lógica” del programa, se estudiaba el origen de la falla y se creaba un programa nuevo con una “lógica” diferente pensada para darle solución al error, después se probaban nuevamente las señales y se repetía el ciclo hasta no observar ningún error al medir las señales. Los softwares finales se describirán en las pruebas experimentales por módulo.

4.1.2 Prototipos físicos

Existieron dos prototipos físicos. El primero, muy básico, se construyó en protoboards y sirvió para aprender el funcionamiento de los drivers y hacer las pruebas de los circuitos diseñados. No se llevó un historial de construcción para este prototipo. El prototipo final se construyó en placas fenólicas, se utilizaron 4 placas de una sola cara y una placa de doble cara. El proceso de construcción para el prototipo final fue el siguiente:

- 1.- Basándose en las pruebas del primer prototipo se diseñaron los diagramas esquemáticos que se explicaron en el desarrollo teórico.
- 2.- Se diseñó la placa impresa para cada módulo.
- 3.- Se adquirieron las listas del material necesario.
- 4.- Se cortaron las placas fenólicas a las medidas requeridas.
- 5.- Se imprimieron con toner en papel transfer las pistas y pads de cada módulo.
- 6.- Se plancharon los papeles transfer sobre cada placa fenólica.
- 7.- Debido a que se usaron grosores de pista muy delgados, algunas de las pistas no se transfirieron del papel transfer a las placas de cobre con la precisión perfecta por lo que se reconstruyeron y se remarcaron pistas con marcador permanente sobre la placa fenólica.
- 8.- Se sumergieron las placas en cloruro férrico y se limpiaron.
- 9.- Como después de sumergir la placa en cloruro férrico existieron cortos y conducción en lugares donde no deberían existir, ya sea por exceso o falta de acción del cloruro férrico sobre la placa de cobre en diferentes zonas, se tuvieron que verificar todas las pistas con el multímetro. De encontrarse pistas

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



separadas se unieron con delgados alambres de cobre. Si se encontraban pistas adelgazadas se estañaban. Si se encontraban cortos en lugares donde no deberían existir se utilizó una herramienta afilada para separar las placas manualmente.

10.- Se verificaron 3 veces las pistas de cada módulo en su totalidad con el multímetro.

11.- Se colocaron bolitas de plastilina en todos los pads de cada placa para evitar que los pads fueran pintados por la capa agregada en el paso 12.

12.- Se aplicó una capa soldermask a base de pintura anticorrosiva para metales a todas las placas.

13.- Se retiraron las bolitas de plastilina que protegieron los pads de la pintura y se mejoró el acabado de cada hueco dejado por las bolitas de plastilina.

14.- Se perforaron los pads de las placas.

15.- Se soldaron los componentes electrónicos a las placas.

4.2 Pruebas experimentales por módulo

En el prototipo en protoboards se hicieron pruebas de funcionamiento y sobre la marcha, con ayuda de cálculos, se fueron ajustando las conexiones y los valores de ciertos componentes electrónicos para obtener el funcionamiento correcto de cada módulo. Así mismo, el prototipo en protoboards sirvió para realizar las pruebas de software. Basándose en esto, se replicaron los circuitos de las protoboards en el prototipo final de circuitos impresos.

4.2.1 Placa de distribución de bajo voltaje.

Es una placa muy sencilla, su único objetivo es proveer una fuente de voltaje de 12 V, 5V y 3.3V para la alimentación de las placas de control. En las pruebas se verificó que los voltajes estuvieran en los niveles de diseño.

4.2.2 Sistema de control principal

4.2.2.1 Descripción y pruebas del software

El software de control principal implementado en el microcontrolador consiste en un conjunto de periféricos que atienden un aspecto en particular y de interrupciones atendidas según las necesidades del sistema.

Los periféricos empleados y la función asignada a cada uno en el sistema completo son los siguientes:

-----TIM1-----Señales PWM para el inversor trifásico A+, B+, C+

-----TIM8-----Señales PWM para el inversor trifásico A-, B-, C-

-----TIM2-----Señales PWM para el step-up Full bridge Converter

-----TIM3-----Input Capture ENCODER MODE para el encoder selector de frecuencia.

-----TIM4-----Input Capture ENCODER MODE para el encoder medidor de posición del motor

-----TIM6-----Base de tiempo de 100 ms para el encoder medidor de velocidad.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



-----I2C2-----Comunicación con el módulo expensor I/O para reducir el número de pines digitales empleados para configurar el display de caracteres.

-----USART2----- Configurado para la posterior implementación de control del inversor mediante comunicación inalámbrica.

-----ADC1----- Utilizado para atender las necesidades en la lectura de sensores analógicos.

La configuración e inicialización de cada módulo en específico y del reloj del microcontrolador está programada en el main.cpp y las funciones tienen los siguientes nombres:

void SystemClock_Config(void);
void MX_GPIO_Init(void);
void MX_ADC1_Init(void);
void MX_I2C2_Init(void);
void MX_LCD_Init(void);
void MX_TIM1_Init(void);
void MX_TIM2_Init(void);
void MX_TIM3_Init(void);
void MX_TIM4_Init(void);
void MX_TIM6_Init(void);
void MX_TIM8_Init(void);
void MX_USART2_UART_Init(void);

Adicionalmente si se desea una forma más sencilla y gráfica de entender la configuración de cada módulo se puede utilizar el archivo de proyecto de STM32CubeMX (entregado junto con todos los archivos de la tesis) que fue utilizado para generar de forma automática exactamente las mismas funciones anteriores.

Las rutinas de interrupción están programadas en el main.cpp y según la prioridad, desde la más alta hasta la más baja, son las siguientes:

void SysTick_Handler(void)

Controla un timer por software que se utiliza para hacer algunos delays de baja precisión.

void EXTI2_IRQHandler(void)

Se dispara al presionarse el botón de selección de frecuencia. Ejecuta las reconfiguraciones necesarias en el microcontrolador para generar las señales correspondientes a la nueva frecuencia.

void TIM1_UP_TIM10_IRQHandler(void)

Se dispara cuando el timer1 cuenta hasta el último número o hasta 0. Utilizado en la generación de las señales de control del inversor.

void TIM1_CC_IRQHandler(void)

Se dispara cuando el canal 4 del timer1 hace compare match con el valor configurado en CCR4. Utilizado en la generación de las señales de control del inversor.

void TIM8_CC_IRQHandler(void)

Se dispara cuando el canal 4 del timer8 hace compare match con el valor configurado en CCR4. Utilizado en la generación de las señales de control del inversor.

void ADC_IRQHandler(void)

Dentro de esta interrupción se miden las señales analógicas configuradas y se almacena su valor en una variable global.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



Se dispara manualmente al utilizar “`hadc1.Instance->CR2 |= (uint32_t)ADC_CR2_SWSTART;`”

Se puede utilizar esta línea de código en donde según se necesite la conversión ADC, ya sea dentro de alguna de las otras interrupciones o continuamente según lo dicte un timer de hardware o software.

void TIM6_DAC_IRQHandler(void)

Interrupción generada cada que el timer6 cuenta 100 milisegundos. Se utiliza para tomar la lectura de posición del encoder conectado al motor y calcular la velocidad del mismo.

void TIM3_IRQHandler(void)

Este timer está configurado en modo encoder. Interrupción disparada cada que se detecta un cambio en el encoder selector de frecuencia. Se utiliza para la actualización del display de la interfaz física.

Para más detalles sobre el propósito específico de cada interrupción se puede revisar directamente la función correspondiente en el `main.cpp`.

El sistema inicializa corriendo la función `main` y configurando como inicio una frecuencia de 60Hz. A continuación, se muestra la función `main`.

```
int main(void){
    HAL_Init();
    setbuf(stdout, NULL); //SET stdout not buffered, means \n not needed to printf.
    /* Configure the system clock */
    SystemClock_Config();
    /* Initialize all configured peripherals */
    MX_GPIO_Init();
    MX_ADC1_Init();
    MX_I2C2_Init();
    MX_TIM1_Init();
    MX_TIM2_Init();
    MX_TIM3_Init();
    MX_TIM4_Init();
    MX_TIM6_Init();
    MX_TIM8_Init();
    MX_USART2_UART_Init();
    MX_USART3_UART_Init();
    //Initialize Main variables.
    primCount=eratosthenesSieve(4000);
    generateSquareWaveStepUpTable(60,80,50,690);
    printdatatable(60,222,7.9,40,100,500);
    k=fms1;
    encoderPot=600;
    HAL_GPIO_WritePin(GPIOG, GPIO_PIN_0, GPIO_PIN_SET); //Trigger y led
    MX_LCD_Init();
    /* Infinite loop not used, system Works using interrupts*/
    while (1){
```


Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



```
}  
}
```

Como ya se explicó anteriormente, las funciones MX configuran cada periférico en específico. La configuración de los periféricos es lo primero que se hace al iniciar el programa, posteriormente se configuran las variables iniciales. `primCount` es una variable auxiliar al algoritmo selector de frecuencia, `generateSquareWaveStepUpTable` configura las señales utilizadas para el convertidor Full Bridge, `printdatatable` genera las look up tables utilizadas para la construcción de las señales trifásicas a la frecuencia deseada, `k` es la variable que marca la posición en que el ciclo senoidal se encuentra en cada momento de ejecución, se inicializa con `fms1` (la posición del primer valor del `step1` en las look up tables), `encoderPot` es la variable a la que sigue el display de caracteres y es modificada activamente por el encoder selector de frecuencia, `MX_LCD_Init()` configura el display para mostrar `encoderPot/100`. Después de toda esta inicialización se entra en el loop infinito del programa el cual para este caso no realiza ninguna función. En este punto el programa ya está inicializado a 60Hz y ejecutándose adecuadamente en hardware mediante la sincronización de las interrupciones programadas.

4.2.2.2 Pruebas físicas de la placa de control principal

Tiene como objetivo aislar las señales que produce el microcontrolador y distribuirlas a las otras placas de control. Se verificó que se mostraran las señales correctas en cada header de salida.

4.2.3 Sistema de control del Full Bridge Converter

4.2.3.1 Descripción y pruebas del software

Las señales de control para el Full Bridge se crearon a través de la función **`generateSquareWaveStepUpTable`** definida al final del archivo `VFDCalculator.cpp`. A continuación, se explica la función.

```
float generateSquareWaveStepUpTable(float phaseFreq,float switchFreqKHz,float microMHZFreq,int turnOffNSTime) {  
    int turnOffWaitMicroCLKPeriods=((2*turnOffNSTime)/(1000/microMHZFreq))+0.5001;  
    float OutputPercent=(phaseFreq*100)/60;  
    float switchPeriodCycles=(unsigned int)((microMHZFreq*1e6)/(switchFreqKHz*1e3/2)+0.5001);  
    switchPeriodCycles=(int)switchPeriodCycles/2;  
    LL_TIM_SetAutoReload(TIM2,switchPeriodCycles);  
    int PWMmode1=(OutputPercent*(switchPeriodCycles/2))/100;  
    int PWMmode2=(switchPeriodCycles)-(int)((((OutputPercent*(switchPeriodCycles/2))/100)+0.5001));  
    int deadTime=PWMmode2-PWMmode1;  
    if(deadTime<turnOffWaitMicroCLKPeriods){  
        deadTime=turnOffWaitMicroCLKPeriods-deadTime;  
        if(!tryDivision(deadTime,2))  
            ++deadTime;  
        PWMmode1-=deadTime/2;  
        PWMmode2+=deadTime/2;  
    }  
    TIM2->CCR3=PWMmode1;  
    TIM2->CCR4=PWMmode2;  
    return switchPeriodCycles;  
}
```

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



La función recibe como parámetros de entrada la frecuencia de fase configurada para la senoidal, la frecuencia de conmutación que se utilizara para el Full Bridge, la frecuencia de reloj configurada para el timer que generara las señales PWM, tiempo de apagado en nano segundos de los transistores de potencia del Full Bridge. Al iniciar la función, turnOffWaitMicroCLKPeriods almacena el número de ciclos de reloj del timer que se deben ocupar como tiempo muerto, OutputPercent almacena el porcentaje de ciclo de trabajo que se deberá utilizar para determinada frecuencia de fase, switchPeriodCycles almacena el número de ciclos de reloj que debe durar el periodo del PWM para conseguir la frecuencia de conmutación deseada, LL_TIM_SetAutoReload(TIM2,switchPeriodCycles) carga el registro del timer2 que almacena la duración del periodo en ciclos de reloj con el valor calculado switchPeriodCycles. PWMmode1 y PWMmode2 almacenan la duración del porcentaje de ciclo de trabajo en ciclos de reloj para cada canal del timer2. Finalmente, TIM2->CCR3=PWMmode1 y TIM2->CCR4=PWMmode2 cargan la duración del ciclo de trabajo en los correspondientes registros de cada timer. Es importante remarcar que, debido a que el canal 3 del timer2 está configurado en PWM modo 1 y el canal 4 del timer2 está configurado en PWM modo 2, los ciclos almacenados por PWMmode1 y PWMmode2 se calculan de forma diferente.

4.2.3.2 Pruebas físicas de la placa de control del Full Bridge Converter

Recibe señales de la placa de control principal y a través de drivers de compuerta se generan señales de 12V para conmutar los transistores del circuito de potencia del Full Bridge Converter. Se verificó que se mostraran las señales de compuerta correctas en cada salida.

4.2.4 Sistema de control del Inversor

4.2.4.1 Descripción y pruebas del software

Recordando, el timer 1 controla con el canal 1 la señal A+, con el canal 2 la señal B+ y con el canal 3 la señal C+ y el timer 8 controla con el canal 1 la señal A-, con el canal 2 la señal B- y con el canal 3 la señal C-.

El software implementado para generar las señales de control del inversor es una máquina de seis estados integrada por seis funciones que definen cada estado y tres interrupciones que controlan el flujo de la máquina de estados. A continuación, se muestran los códigos de las interrupciones.

```
void TIM1_CC_IRQHandler(void){
    status=true;
    stepPointer = (statePointerType)(*stepPointer>(&k,&status);
    __HAL_TIM_CLEAR_IT(&htim1, TIM_IT_CC4);
}

void TIM8_CC_IRQHandler(void){
    status=false;
    stepPointer = (statePointerType)(*stepPointer>(&k,&status);
    ++k;
    if(k>=loopFrames)
        k=0;
    __HAL_TIM_CLEAR_IT(&htim8, TIM_IT_CC4);
}
```

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



```
void TIM1_UP_TIM10_IRQHandler(void){
    if(status){
        TIM1->EGR=0b000000000100000;
        TIM8->EGR=0b000000000100000;
    }
    __HAL_TIM_CLEAR_IT(&htim1, TIM_IT_UPDATE);
}
```

Ambos timers, tanto el timer1 como el timer8 están configurados en modo de conteo arriba y abajo y generan las señales PWM en forma de PWM centrado, por lo que la interrupción `TIM1_UP_TIM10_IRQHandler` se dispara dos veces por cada periodo completo de PWM, una cuando cuenta hasta el número máximo y otra cuando cuenta hasta 0. En cada timer, el canal 4 mantiene el control de la máquina de estados, pues a través de la interrupción generada por la captura del canal 4 se realizan los cambios de estado. La captura del canal 4 del timer 1 está configurada para dispararse exactamente al primer ciclo de reloj y la captura del canal 4 del timer 8 está configurada para dispararse exactamente en la duración del periodo del pwm - 1. El control de la máquina de estados se sigue periodo de pwm tras periodo de pwm, por lo que el proceso completo es el siguiente. El timer comienza en 0, al pasar por 1, el canal 4 del timer 1 hace captura y se dispara `TIM1_CC_IRQHandler` y dentro de esta interrupción se ejecuta la línea `stepPointer = (statePointerType)(*stepPointer>(&k,&status))`, la cual llama a la función que apunta el `*stepPointer` pasándole `k` y `status`. `K` indica el número de muestra en la que se encuentra el actual PWM y `status` se define como `true` indicando así que el `stepPointer` se utilizó mientras se contaba hacia arriba. Dado que las funciones de la máquina de estados regresan `void pointers` entonces se reasigna el puntero `stepPointer` con una nueva dirección. Cuando el timer llega al último número de conteo se dispara `TIM1_UP_TIM10_IRQHandler` y, debido a que anteriormente `status=true`, dentro de ella se utiliza el registro de generación de eventos de ambos timers (EGR) y se dispara un “commutation event” que reconfigura el modo de PWM, fuerza el modo activado o desactivado para cada canal según se haya configurado la última vez que se llamó el `stepPointer`. Después de esto el timer cuenta el último número de conteo - 1, el canal 4 del timer 8 hace captura y se dispara `TIM8_CC_IRQHandler` donde nuevamente se ejecuta la línea `stepPointer = (statePointerType)(*stepPointer>(&k,&status))` pero esta vez se pasa `status=false` indicando así que el `stepPointer` se utilizó mientras se contaba hacia abajo, luego de ejecutar esa línea se incrementa el valor de `k` en 1 y se verifica si `k` es mayor o igual al número de muestras definido para la senoidal. Cuando nuevamente el timer llega a 0 se vuelve a disparar `TIM1_UP_TIM10_IRQHandler`, pero esta vez `status=false` por lo que los canales de los timer no se reconfiguran. El timer cuenta nuevamente 1 y se vuelve a disparar `TIM1_CC_IRQHandler` repitiéndose así el ciclo indefinidamente.

A continuación, se describe la estructura de las funciones de estado `step1`, `step2`, `step3`, `step4`, `step5`, `step6`. Para ello se utilizara el código que define al `step3`. El código de dicha función se muestra a continuación.

```
void *step3(unsigned int *m, bool *direction){
    if(*m==fms3 && *direction){
        /*-----////////TIMER 1 Settings////////-----*/
```

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



```
////A+////B+////C+ CONFIG
    TIM1->CCMR1=0b0110100001011000;
    TIM1->CCMR2=0b0000000001001000;
/*-----////Timer 8 Settings/////-----*/
////A-////B-////C- CONFIG
    TIM8->CCMR1=0b0111100001001000;
    TIM8->CCMR2=0b000000001101000;
}
//////////LOOKUP Tables Transfer//////////
    if(*direction){
        TIM1->CCR2=loopFramesBC[*m];////PHASE BC Switch B+ TIM1 Channel 2
        TIM8->CCR3=loopFramesCA[*m];////PHASE CA Switch C- TIM8 Channel 3
    }else
        TIM8->CCR2=loopFramesAB[*m];////PHASE AB Switch B- TIM8 Channel 2
//////////Pointer return//////////
    if(*m==lms3){
        if(!*direction)
            return (void *)step4;
        else
            return (void *)step3;
    }else
        return (void *)step3;
}
```

Como se observa, la función retorna un void pointer y tiene como parámetros de entrada a “m” y “*direction”. m representa el número de muestra en la que actualmente está ejecutándose la función y se utiliza para acceder al valor correspondiente de muestra en las look up tables, “direction” sirve para identificar cuando debe hacerse el cambio de ciclo de trabajo. **if(*m==fms3 && *direction)** verifica que m sea igual a la primera muestra del step3 (fms3) y que direction sea true, si esto se cumple entonces es el inicio del nuevo step y se configuran los modos de PWM para cada canal de los timers 1 y 8 que se definen para el nuevo step. El bloque central de la función se encarga de cargar el valor del número de muestra de la senoidal del look up table en los registros de comparación de cada fase, lo cual se hace con **TIM1->CCR2=loopFramesBC[*m]** y **TIM8->CCR3=loopFramesCA[*m]** si se determina que se estaba contando hacia arriba cuando se ejecutó la función step3, y, con **TIM8->CCR2=loopFramesAB[*m]** si se determina que se estaba contando hacia abajo cuando se ejecutó la función step3. Si se revisa la configuración de los timers para este paso se puede ver que canal 2 del timer 1 y el canal 3 del timer 8 estan en modo pwm 1 y el canal 2 del timer 8 estan en modo pwm 2. Por lo tanto, los PWM en modo 1 se cargan en el número más alto del conteo y los PWM en modo 2 se cargan en 0. Finalmente, **if(*m==lms3)** verifica que m sea igual a la última muestra del step3 (lms3) y que se estuviera contando hacia abajo cuando se llamó a la función step3, de verificarse cierto esto step3 regresa un puntero a la función que corresponde al siguiente estado, es decir regresa un puntero a step4, de no cumplirse estas dos condiciones se regresa un puntero a la misma función, es decir un puntero a step3.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



4.2.4.2 Pruebas físicas de la placa de control del Inversor

Recibe señales de la placa de control principal y a través de un driver de compuerta se generan señales de 12V para conmutar los transistores del circuito de potencia del inversor. Se verificó que se mostraran las señales de compuerta correctas en cada salida.

4.2.5 Placa prototipo Inversor trifásico de bajo voltaje.

Es un circuito de potencia de bajo voltaje cuyo único propósito fue la validación de los resultados, la implementación posterior debe realizarse en un circuito de potencia serio a alto voltaje (220V). Se comprobó el funcionamiento adecuado de esta placa en la integración.

4.3 Integración

Las placas de control se ensamblan entre sí mediante headers. Se conecta la placa de control principal (headers macho) con la placa de control del Full Bridge Converter (header hembra) y con la placa de control del Inversor (headers hembra). La placa prototipo de inversor trifásico de bajo voltaje sirvió para la validación de resultados. La figura 49 muestra el sistema integrado.



Figura. 49 Sistema integrado.

4.4 Experimentos finales

Los experimentos finales se realizaron en el prototipo integrado por: el algoritmo selector de frecuencia, el algoritmo de conmutación de tres fases, la tarjeta de control principal, la tarjeta distribuidora de alimentación, el inversor de bajo voltaje y, como material de apoyo extra para visualizar las tres fases

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



simultáneamente con su correspondiente desfaseamiento, tres transformadores conectados en estrella y tres capacitores para filtrar el ruido introducido por los transformadores. La figura 50 muestra un acercamiento del sistema integrado para apreciar más a detalle cada una de estas partes. La figura 51, muestra la conexión entre el inversor de bajo voltaje y los transformadores conectados en estrella. La figura 52 muestra los transformadores conectados en estrella y los capacitores que se usaron para filtrar el ruido a la salida de los transformadores.

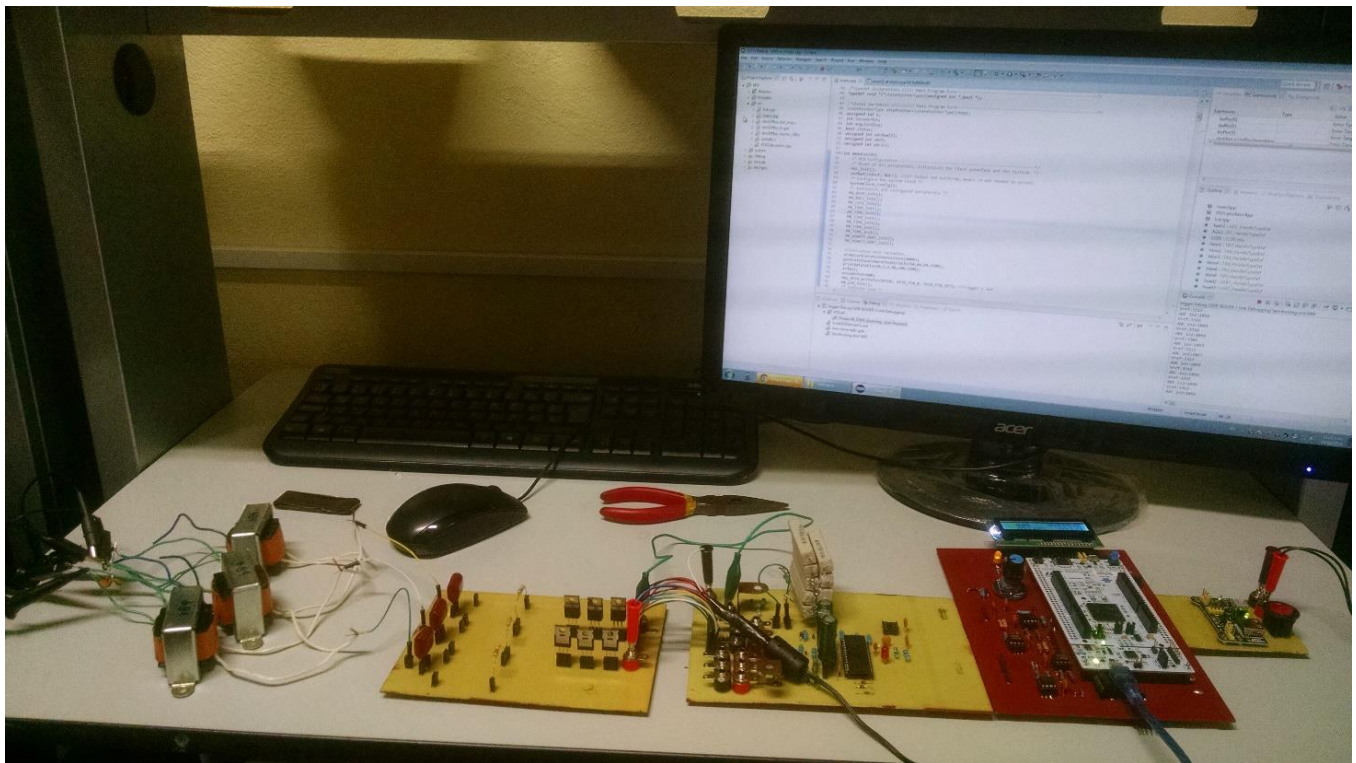


Figura. 50 Acercamiento del sistema integrado con el que se realizaron los experimentos finales.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

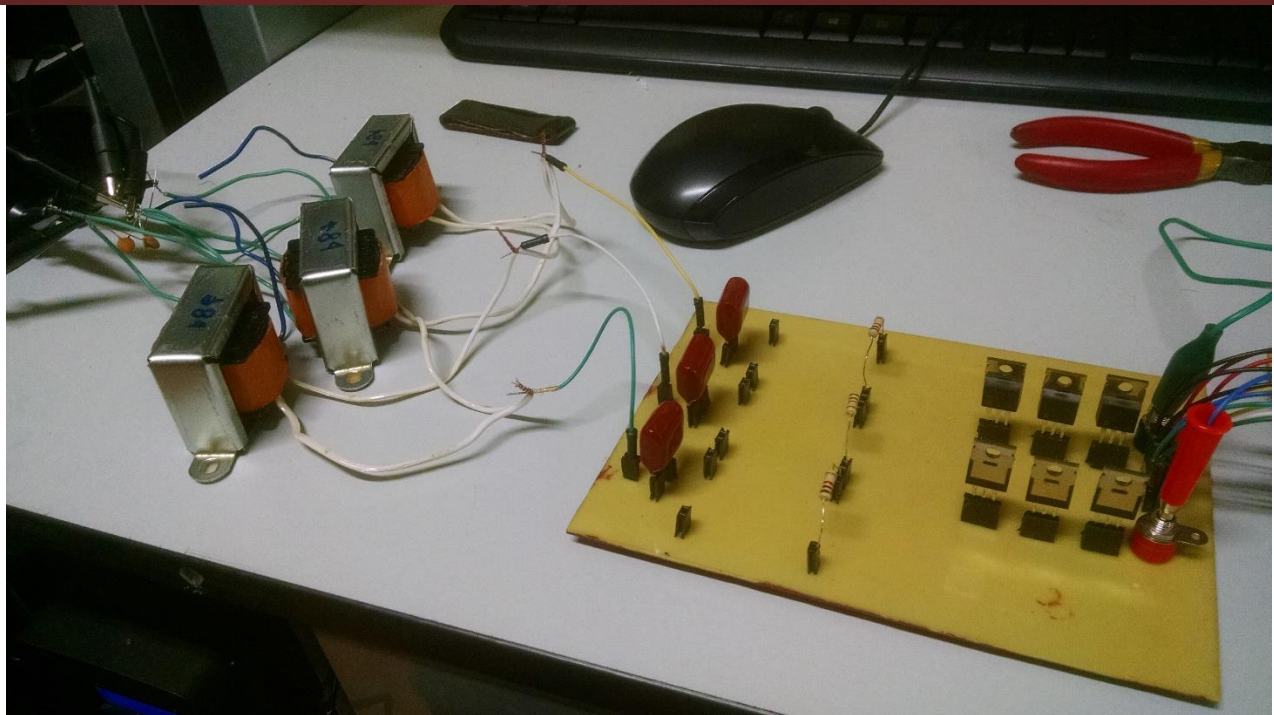


Figura. 51 Acercamiento de los transformadores conectados en estrella y la placa prototipo inversor de bajo voltaje para la validación de la tesis.

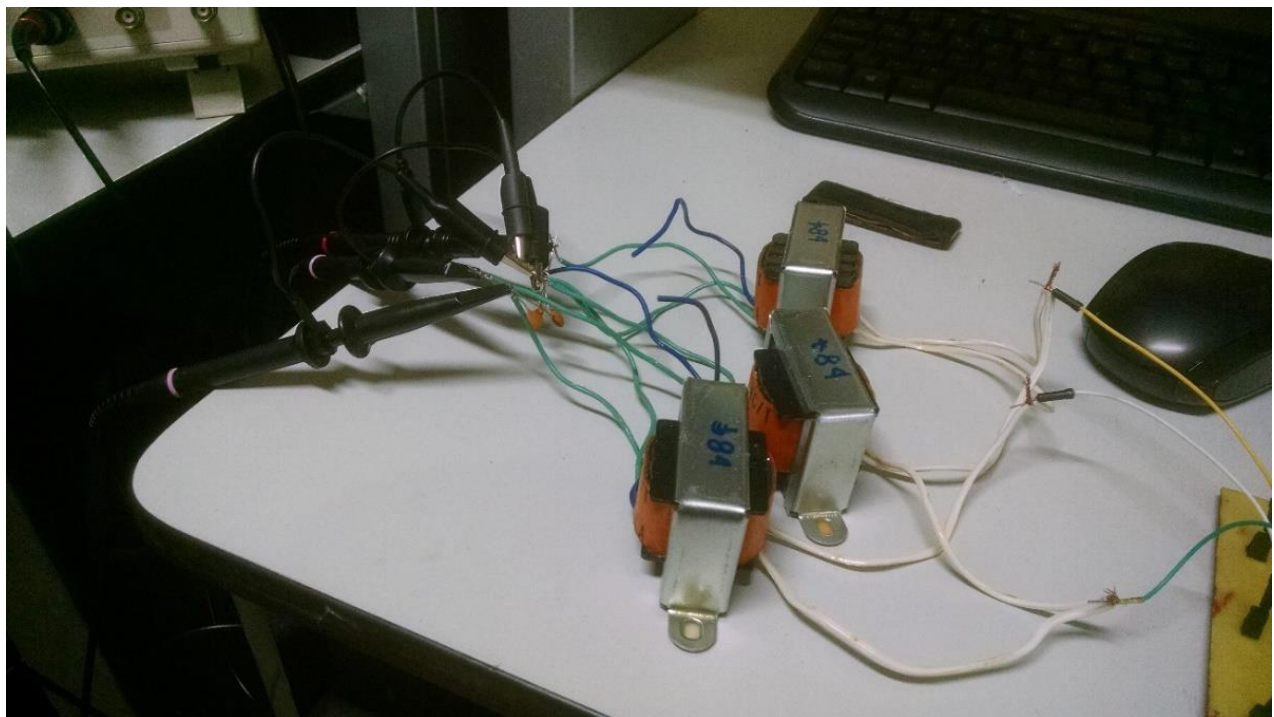


Figura. 52 Acercamiento de los transformadores conectados en estrella y los capacitores para filtrar el ruido introducido en la señal por los transformadores.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



4.4.1 Pruebas de variación de frecuencia y amplitud.

Para estas pruebas se modificaron por separado el valor programado de frecuencia y el valor programado de amplitud, se midieron con el osciloscopio las formas de onda senoidales resultantes y a continuación, se muestran las fotos de cada prueba. Así mismo en análisis de resultados se presentarán las transformadas rápidas de Fourier para cada prueba mostrada en esta sección. Las condiciones en que fueron tomadas las mediciones son las siguientes:

-Se mantuvo constante frecuencia y se varió amplitud o viceversa. Debe resaltarse que, tanto la variación de la frecuencia como de la amplitud, se realizan mediante las señales PWM de control programadas en el microcontrolador que se mandan al inversor. No existe ningún otro tipo de fuente externa para variar el nivel de voltaje o algún otro medio para variar la frecuencia.

-Se usó una frecuencia de muestreo de 100 MHz (frecuencia configurada en el reloj del microcontrolador) para la modulación PWM de las señales

-Se utilizaron transformadores de 120V a 24V, usándose el lado de 120V como entrada y el de 24V como salida. Las mediciones fueron tomadas a la salida del transformador para visualizar el desfaseamiento.

-Se colocaron capacitores cerámicos 10^4 a la salida de los transformadores entre cada fase y neutro para filtrar el ruido del transformador. El voltaje pico a la salida de los transformadores es de aproximadamente 2V después del filtrado de los capacitores.

-Se utilizó una fuente de 12 V para alimentar el inversor y por lo tanto el nivel del voltaje de la salida senoidal del inversor está dada por esta fuente y por el PWM senoidal.

-Todas las mediciones con excepción de la medición a 5 Hz de frecuencia fueron tomadas a la salida del transformador. La medición de 5 Hz se hizo sin transformador y se tomó directamente a la salida del inversor para mostrar la pérdida de calidad al usar el transformador.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



4.4.1.1 Pruebas con frecuencia nominal constante y variación de amplitud.

Las figuras 53, 54 y 55 muestran las señales trifásicas senoidales a frecuencia nominal de 60 Hz con su respectivo desfaseamiento. La figura 53 muestra la salida trifásica senoidal nominal, es decir 60 Hz de frecuencia y el 100% de la amplitud. La figura 54 muestra una amplitud reducida al 50% y finalmente la figura 55 muestra una amplitud reducida al 30%. De las mediciones en el osciloscopio puede notarse a simple vista que, mientras menor amplitud es la que está programada más, se deforman las señales senoidales, perdiendo así, calidad. Además, se puede notar que, una reducción del 50% de amplitud programada no se reduce a la mitad, en realidad se reduce aproximadamente al 75% y la reducción a 30% programada en realidad se reduce al 50%. En general estas pérdidas en la calidad y la falta de precisión en la reducción de la amplitud se debe en su mayor parte a un pequeño ajuste que puede hacerse en el algoritmo selector de frecuencia y en otra menor parte a la pérdida de calidad en general que de por sí, el transformador introduce. En análisis de resultados se explica más a profundidad que tipo de ajustes se requieren.

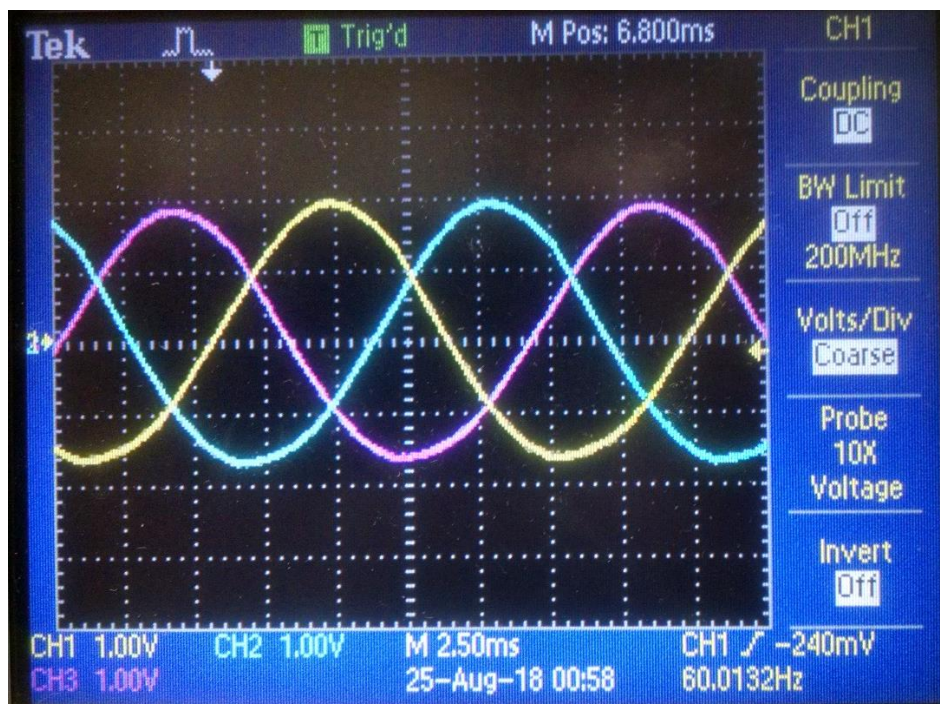


Figura. 53 Prueba de las señales a 60 Hz, 100% de amplitud programada.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

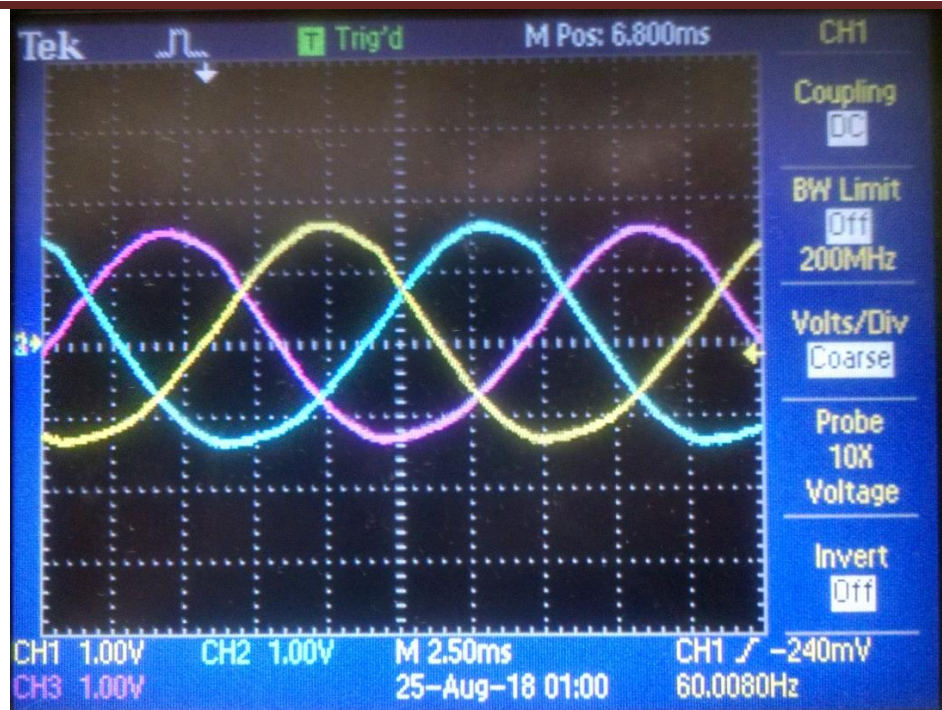


Figura. 54 Prueba de las señales a 60 Hz, 50% de amplitud programada.

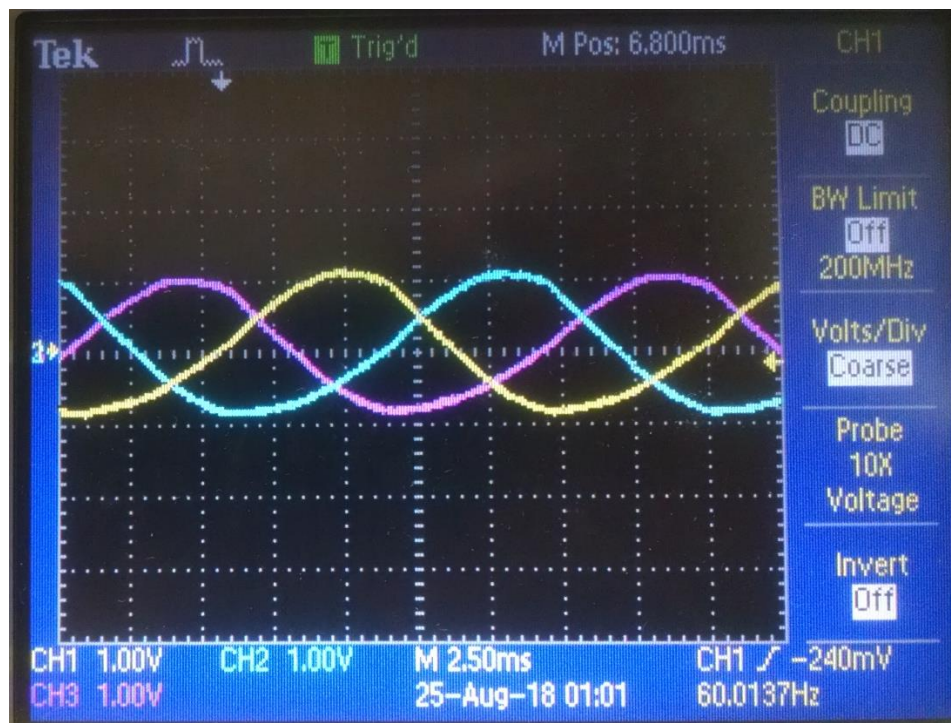


Figura. 55 Prueba de las señales a 60 Hz, 30% de amplitud programada.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



4.4.1.2 Pruebas con amplitud constante y variación de frecuencia.

Las figuras 56, 57 y 58, 59, 60 y 61 muestran las señales trifásicas senoidales a 100% de amplitud con su respectivo desfaseamiento y una disminución progresiva de la frecuencia. Se puede ver en las figuras que, mientras más se disminuye la frecuencia, más se deforman las senoidales. La figura 61 muestra la frecuencia más baja que se puede identificar con un periodo, en ella se muestra la señal a 10 Hz altamente deformada. Esta frecuencia es la mínima que se puede alcanzar usando el transformador.

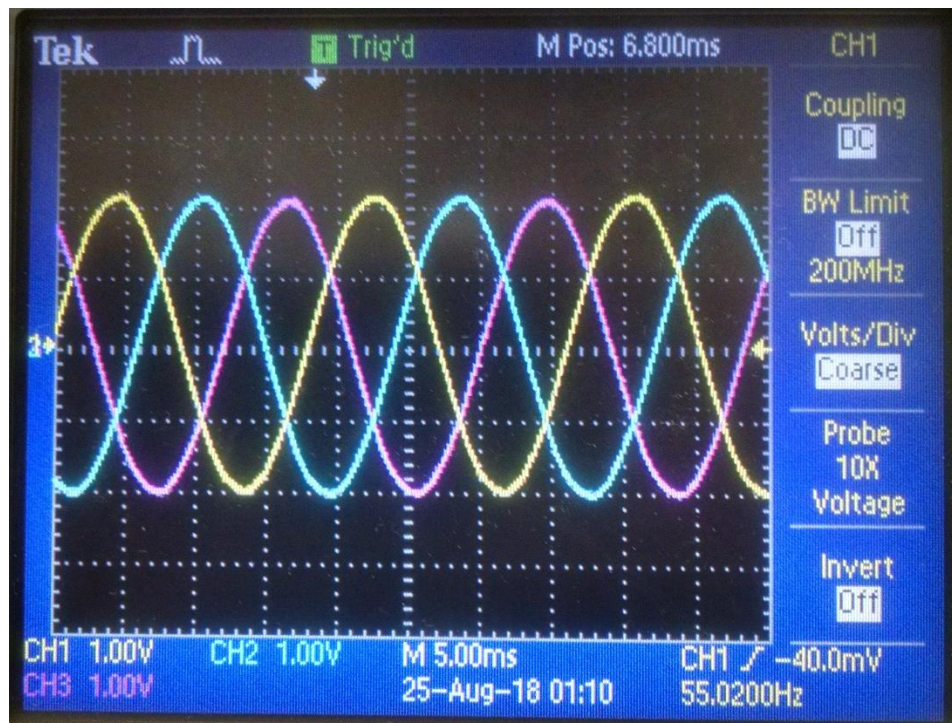


Figura. 56 Prueba de las señales a 55 Hz de frecuencia, 100% amplitud programada.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

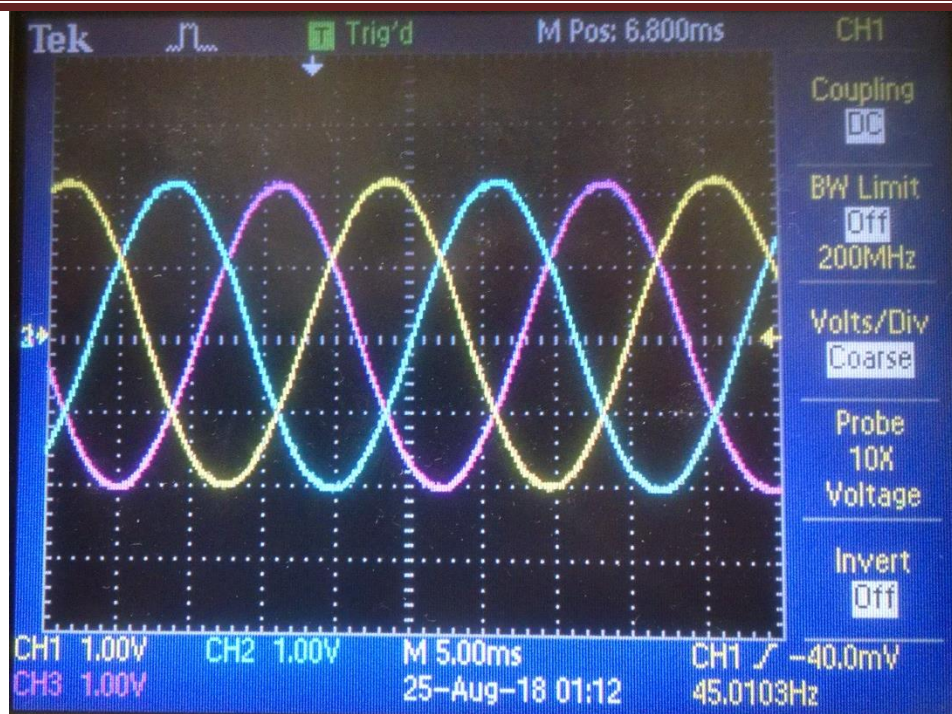


Figura. 57 Prueba de las señales a 45 Hz de frecuencia, 100% amplitud programada.

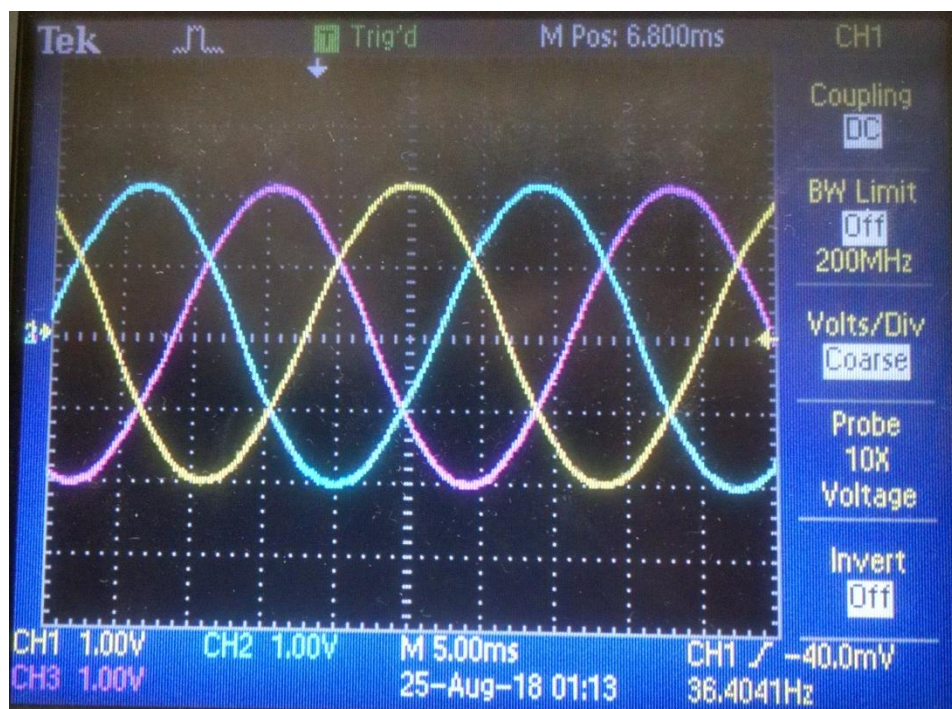


Figura. 58 Prueba de las señales a 36.4 Hz de frecuencia, 100% amplitud programada.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

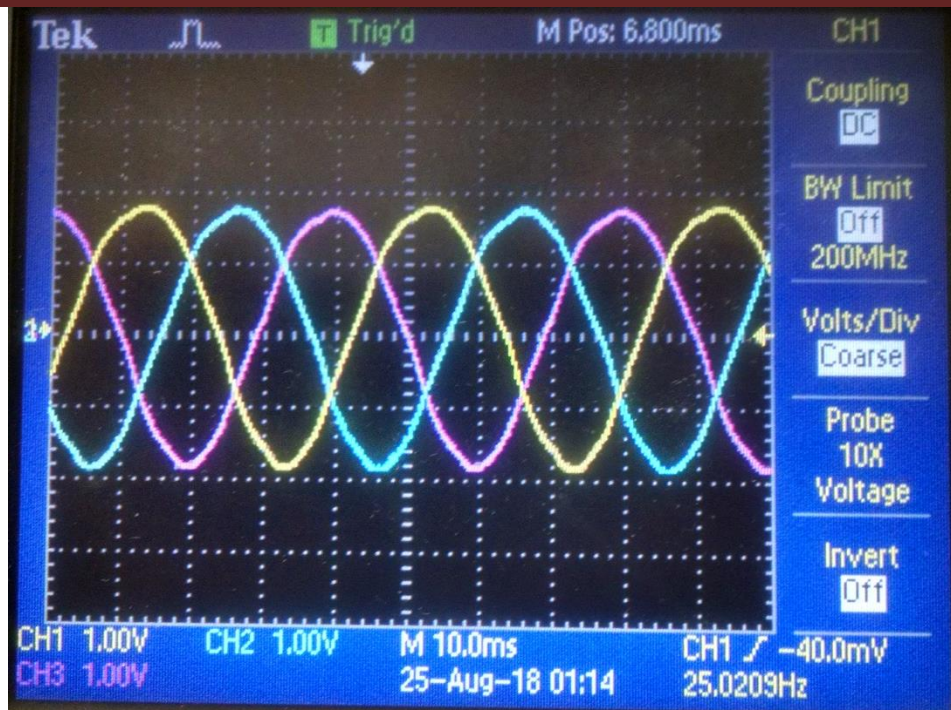


Figura. 59 Prueba de las señales a 25 Hz de frecuencia, 100% amplitud programada.

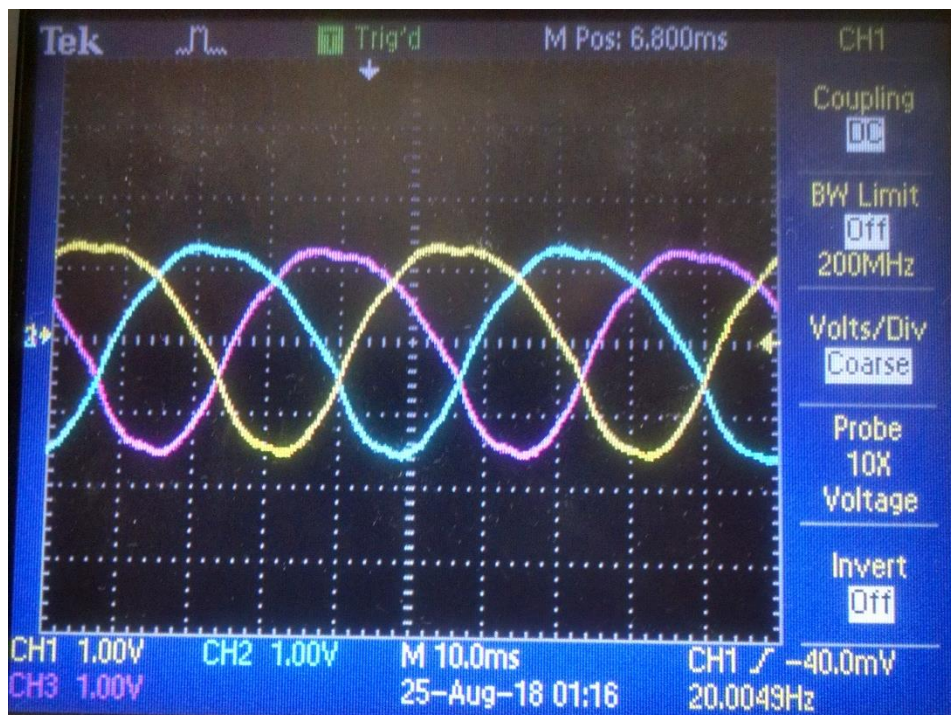


Figura. 60 Prueba de las señales a 20hz de frecuencia, 100% amplitud programada.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

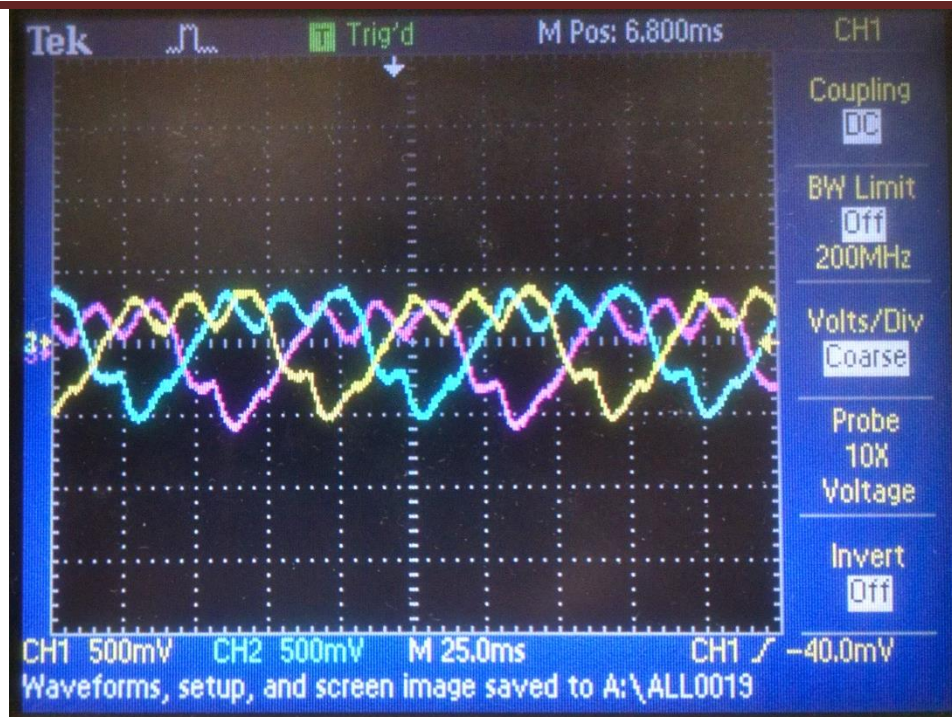


Figura. 61 Prueba de las señales a 10 Hz de frecuencia, 100% amplitud programada.

Para mostrar la pérdida de calidad que introduce el transformador, se tomó, además, la frecuencia mínima que se puede alcanzar sin usar el transformador. La figura 62 muestra las señales trifásicas senoidales a 5 Hz de frecuencia medidas sin usar el transformador, es decir, la medida fue tomada directamente a la salida del inversor, por ello no es posible visualizar las tres fases, pero si podemos visualizar la calidad a 5 Hz sin la deformación introducida por el transformador. Esta situación se estudia más a fondo en el análisis de resultados.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



Figura. 62 Prueba de las señales a 5 Hz de frecuencia, 100% amplitud programada. Medida tomada antes de pasar por el transformador y únicamente de dos fases.

4.5 Análisis de resultados

Para el análisis de resultados se interpretarán las figuras de las transformadas rápidas de Fourier (FFT) con apoyo de las figuras mostradas en los experimentos finales. La figura 63 muestra la transformada rápida de Fourier de la salida trifásica senoidal a 60 Hz y 100% de amplitud. Se puede ver que la componente fundamental domina el contenido armónico de la señal, mostrándose atenuados todos los armónicos superiores. Así pues, se puede concluir que el inversor en estado nominal alcanza una excelente calidad.

Las figuras 64 y 65 muestran las FFT para la misma frecuencia (60 Hz) pero con la amplitud disminuida. Como ya se había mostrada en las figuras 53, 54 y 55...ahora las FFT correspondientes lo confirman. Aunque el contenido de armónicos en la señal no incrementa demasiado al disminuir la amplitud programada, si se alcanza a apreciar una ligera deformación y, sobre todo, como se observa en las figuras 53, 53 y 55, no hay mucha precisión en el control de la reducción de la amplitud de las señales. El 50% en reducción de amplitud en realidad corresponde al 75% aproximadamente. Esta ligera pérdida de calidad y la enorme falta de precisión al disminuir la amplitud se puede explicar de una manera muy sencilla. El algoritmo selector de frecuencia y la configuración de la frecuencia del reloj interno del microcontrolador marcan el rango de frecuencias optimas que el algoritmo selector será capaz de reproducir. Al tener una frecuencia de muestreo de 100 MHz (la frecuencia de reloj que se utilizó para las pruebas), se tiene acceso a la generación de senoidales de mayor frecuencia, sin embargo, ese mismo acceso a frecuencias más altas limita el acceso a frecuencias muy bajas. La lógica de funcionamiento es que, si la senoidal que se requiere

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



generar es de una frecuencia muy baja, quiere decir que su periodo es muy grande mientras que una frecuencia de muestreo muy alta, implica que el periodo de muestreo es muy corto por lo que para muestrear una señal de periodo muy grande con un periodo de muestreo muy pequeño se requerirán de una enorme cantidad de muestras para completar el periodo de la senoidal. Tal enorme número de muestras saturan la memoria del microcontrolador y es necesario limitarlas a un número máximo. Así mismo, como se explicó en el algoritmo selector de frecuencia, un número más grande de muestras forzosamente significa un número menor de ciclos por periodo de muestreo. Si, agregado a esto, se toma en cuenta que para disminuir la amplitud es necesario recortar el periodo de muestreo en el mismo porcentaje que se reduce la amplitud (50% reducción de amplitud quiere decir que se utiliza únicamente el 50% del periodo de muestreo para modular el ancho de pulso), entonces resulta que, el periodo de muestreo efectivo disponible para modular el ancho de pulso se reduce aún más cuando se reduce la amplitud, por todo esto se termina con un periodo insuficiente para modular el ancho de pulso de la amplitud y de la señal en general. Por lo tanto, cuando el número de muestras es excesivamente mayor al número de ciclos por periodo de muestreo lo que se tiene es una insuficiencia en los ciclos por periodo para modular con precisión el ancho de pulso y de esta forma representar apropiadamente la amplitud correcta de la senoidal, perdiendo así gran cantidad de información que a resumidas cuentas resulta en la pérdida de un poco de calidad y en la falta de precisión para disminuir la amplitud de la senoidal.

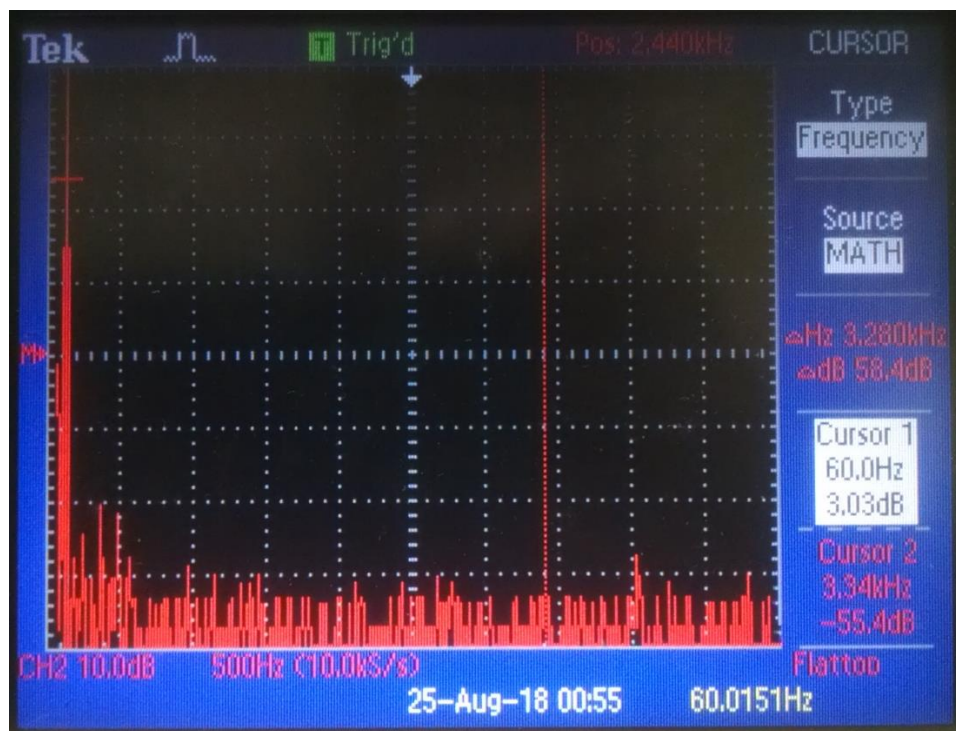


Figura. 63 FFT de las senoidales a 60 Hz, 100% amplitud programada.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

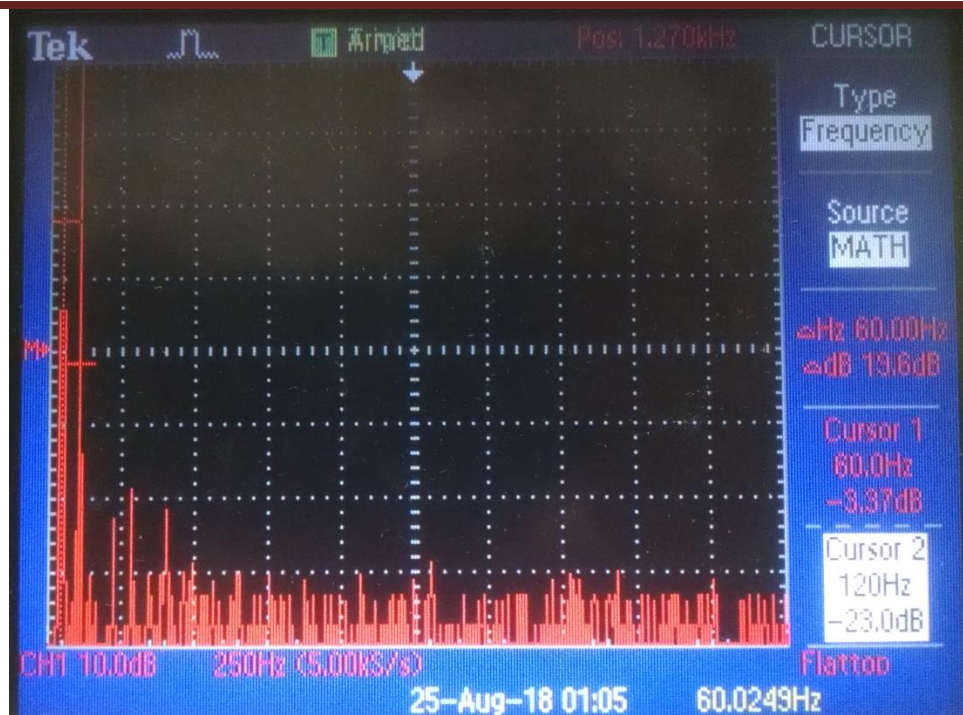


Figura. 64 FFT de las senoidales a 60 Hz, 50% amplitud programada.

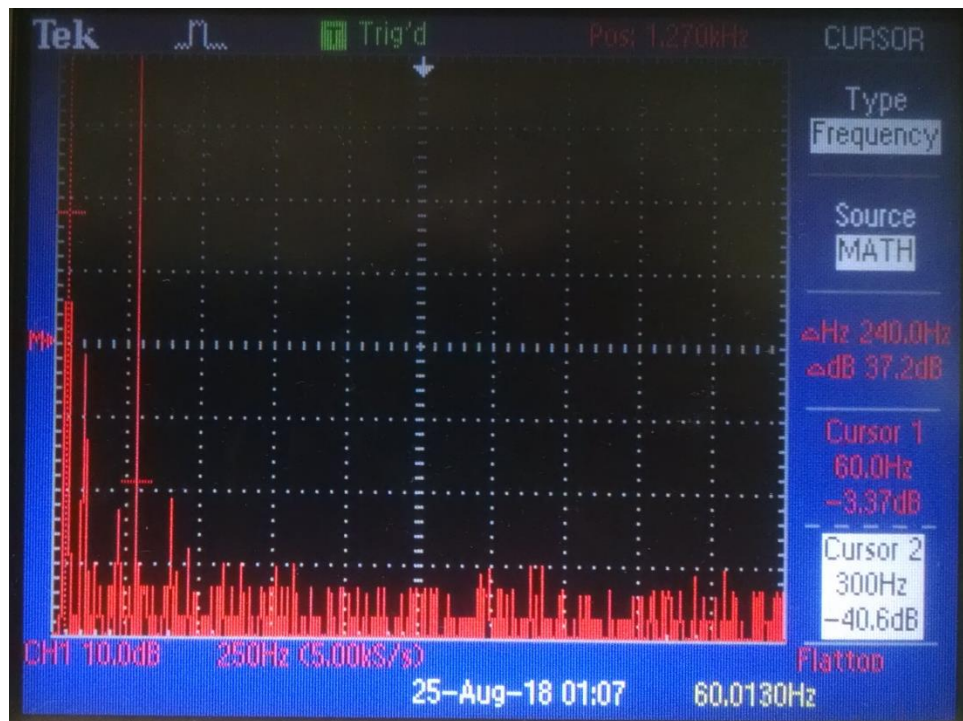


Figura. 65 FFT de las senoidales a 60 Hz, 30% amplitud programada.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



La figura 66 corresponde a la prueba de la figura 60. Esta prueba es la frecuencia más baja que conserva la forma de una senoidal. Es evidente que, si se compara la FFT de la senoidal a 60 Hz, 100% amplitud (figura 63) con la FFT de la senoidal a 20 Hz, 100% amplitud (figura 66), se puede apreciar un notorio incremento en el contenido armónico de la señal. La FFT pasa de tener atenuados todos los armónicos superiores a comenzar a mostrar algunos armónicos superiores no atenuados al 100%.

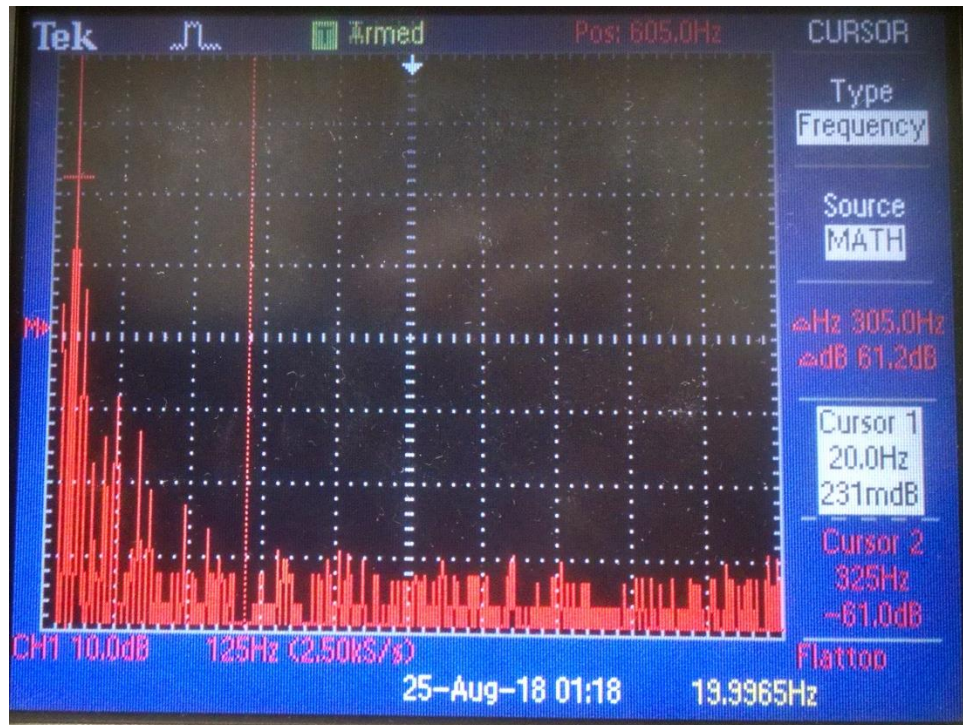


Figura. 66 FFT de las senoidales a 20 Hz, 100% amplitud programada.

La figura 67 y 68 muestran las FFT correspondientes a las pruebas de las figuras 61 y 62. Si comparamos las FFT de las figuras 67 y 68 puede verse que las senoidales de la figura 61 y 62 están deformadas aproximadamente al mismo grado, pero la senoidal de la figura 62 está a 5Hz. Por lo tanto, se puede decir que, aproximadamente, el uso del transformador limita la frecuencia en calidad 5 Hz por encima de la calidad que se obtiene directamente a la salida del inversor.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.

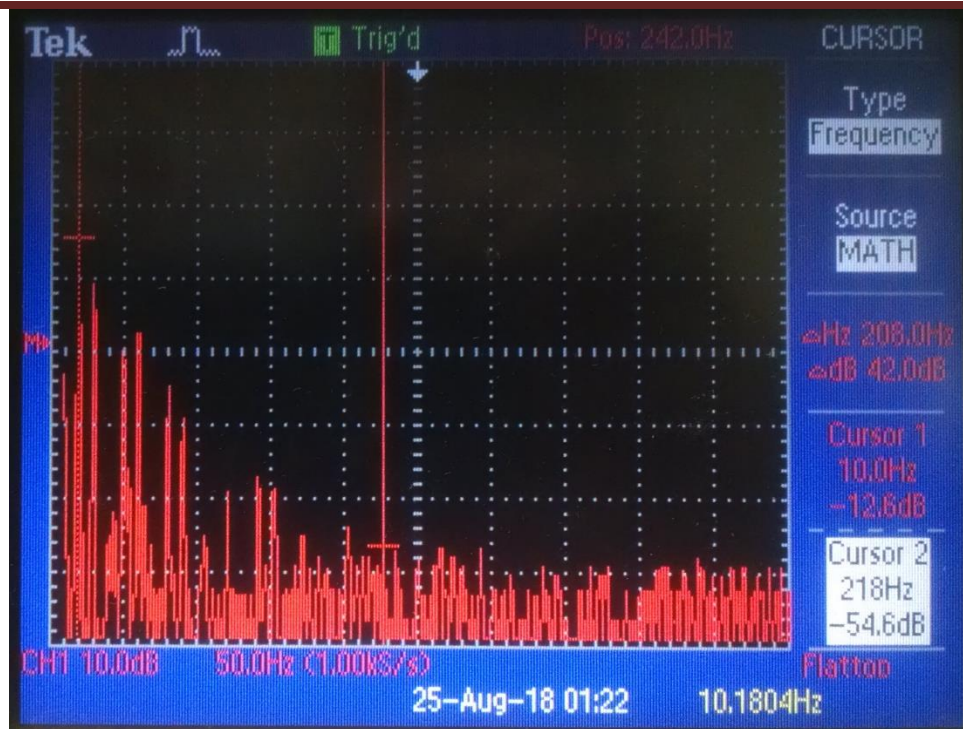


Figura. 67 FFT de las senoidales a 10 Hz, 100% amplitud programada.

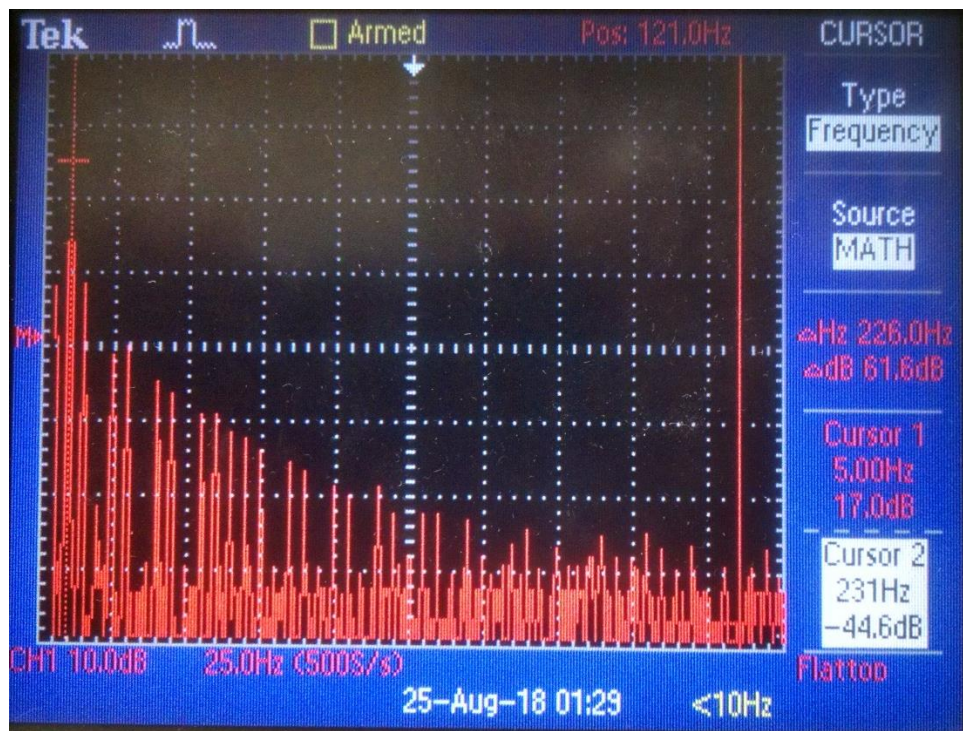


Figura. 68 FFT de las senoidales a 5 Hz, 100 amplitud programada. Medición tomada sin usar el transformador, tomada directamente a la salida del inversor.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



Tanto la pérdida de calidad al disminuir la frecuencia como la pérdida de calidad al disminuir la amplitud de la senoidal tienen el mismo origen y la misma lógica. La lógica de funcionamiento es que, si la senoidal que se requiere generar es de una frecuencia muy baja, quiere decir que su periodo es muy grande mientras que una frecuencia de muestreo muy alta, implica que el periodo de muestreo es muy corto por lo que para muestrear una señal de periodo muy grande con un periodo de muestreo muy pequeño se requerirán de una enorme cantidad de muestras para completar el periodo de la senoidal. Tal enorme número de muestras saturan la memoria del microcontrolador y es necesario limitarlas a un número máximo. Así mismo, como se explicó en el algoritmo selector de frecuencia, un número más grande de muestras forzosamente significa un número menor de ciclos por periodo de muestreo. Si, agregado a esto, se toma en cuenta que para disminuir la amplitud es necesario recortar el periodo de muestreo en el mismo porcentaje que se reduce la amplitud (50% reducción de amplitud quiere decir que se utiliza únicamente el 50% del periodo de muestreo para modular el ancho de pulso), entonces resulta que, el periodo de muestreo efectivo disponible para modular el ancho de pulso se reduce aún más cuando se reduce la amplitud, por todo esto se termina con un periodo insuficiente para modular el ancho de pulso de la amplitud y de la señal en general. La solución a este problema podría mejorarse un poco si se optimiza el código para en lugar de utilizar 3 lookUp tables se utilice una única tabla con tres punteros que recorran simultáneamente la misma tabla, un puntero para cada fase, además cada puntero deberá calcular su propio tiempo muerto, ya que, en el código actual, las tres tablas tienen precalculado el tiempo muerto para cada fase. En caso de modificarse para hacer uso de únicamente un look up table, la cantidad de muestras que se podrían tomar de una senoidal sin saturar la memoria se triplicaría y forzosamente se requeriría calcular en tiempo de ejecución los tiempos muertos de cada ciclo de trabajo. Hacer esto, significa liberar memoria física para aumentar el tiempo de cálculo durante la ejecución. Sin embargo, la solución que más efecto puede tener sobre este problema es también la solución más sencilla y consiste únicamente en disminuir la frecuencia de reloj con la que trabajan los timers para disminuir así la frecuencia de muestreo y aminorar el problema de raíz, es decir al disminuir la frecuencia de muestreo estamos aumentando el periodo de muestreo y por lo tanto serán necesarias menos muestras para reconstruir la senoidal. De la misma forma, al disminuir el número de muestras, el número de ciclos por periodo de muestreo aumentará lo que permitirá modular con mayor precisión el ancho de pulso que corresponde a la amplitud de la senoidal en cada muestra. Así, con tan solo modificar la frecuencia de trabajo de los timers y recordando que, debe pasarse como argumento, la frecuencia de reloj al algoritmo selector de frecuencia se puede mejorar en gran medida este problema. Una solución un tanto más radical involucra el mejoramiento del hardware. En específico, si en lugar de utilizar timers de 16 bits para el PWM, se utilizan timers de 32 bits se tienen disponibles más ciclos por periodo por definición ya que los timers de 32 bits cuentan hasta un número mucho más grande que los timers de 16 bits.

Como análisis final, la mejor forma para resolver la pérdida de calidad por disminución de frecuencia es simplemente disminuyendo la frecuencia de reloj a la que funcionan los timers y la mejor forma para

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



evitar la pérdida de calidad al disminuir la amplitud de la senoidal es contar con timers de 32 bits para la generación PWM.

CONCLUSIONES

5.1 Conclusiones generales

- La técnica PWM de conmutación y su respectivo programa funcionan adecuadamente, las señales generadas para cada interruptor son como se esperaban.
- La variación de amplitud de las senoidales a través del ciclo de trabajo de las señales PWM del inversor funciona correctamente. Si se programa una disminución de amplitud de determinado porcentaje, entonces los ciclos de trabajo de todas las señales PWM se reducen, aunque no con la precisión esperada.
- El algoritmo selector de frecuencia y su correspondiente programa funcionan adecuadamente, si se observa la señal en un osciloscopio, este es capaz de reconocer la misma frecuencia programada con una precisión de 0.1
- La frecuencia mínima que se consiguió a la salida del inversor fue de 5 Hz, sin embargo, siguiendo las recomendaciones al final del análisis de resultados, simplemente modificando el software es muy fácil alcanzar valores más bajos de frecuencia.
- La amplitud mínima que se consiguió mediante PWM fue del 30% a 60Hz, este valor mínimo se vuelve más grande para frecuencias más bajas. Siguiendo las recomendaciones al final del análisis de resultados, es posible mejorar un poco este aspecto, pero principalmente para esto, se recomienda utilizar timers de 32 bits o una fuente regulada independiente para variar la amplitud por fuera del inversor.

5.2 Trabajo futuro

- Los algoritmos y también los correspondientes programas tienen muchos aspectos que pueden ser mejorados, incluso algunas cosas podrían ser completamente cambiadas.
- El hardware de potencia no está probado en condiciones reales, son circuitos sencillos pero muy problemáticos a altos voltajes.
- Integrar el uso de timers de 32 bits para mejorar en gran medida la capacidad de control de la amplitud de la senoidal.
- Los filtros funcionan, pero es posible mejorar el acoplamiento con la carga y las pérdidas por disipación de potencia.
- Puede implementarse un sistema en lazo cerrado para el control de velocidad con las variables medidas por las tarjetas de control.



BIBLIOGRAFÍA

- [1] M. Kamil, “AN1114-Switch Mode Power Supply (SMPS) Topologies (Part I),” *Technology*, no. Part I, pp. 1–48, 2007.
- [2] M. Kamil, “Switch Mode Power Supply (SMPS) Topologies (Part II),” *Appl. Note, Microchip Technol.*, no. Part II, pp. 1–48, 2007.
- [3] Fairchild, “AN-6076 Device Selection Guide for Half-Bridge Welding Machine (IGBT & Diode).” p. 14, 2011.
- [4] Texas Instruments Inc., “Phase-Shifted Full Bridge DC/DC Power Converter Design Guide,” no. May 2014, p. 56, 2014.
- [5] M. René, “ZVS Phase Shift Full Bridge ZVS Phase Shift Full Bridge,” no. March, pp. 1–25, 2013.
- [6] A. Q. Novoa, “Introducción a la electrónica de potencia Tema 11 - Inversores,” pp. 1–24, 2007.
- [7] T. Lipo and D. Novotny, “Induction Motor Application Considerations for Adjustable Speed Drives.” The college of engineering, University of Wisconsin-Madison, Wisconsin, p. 15, 1988.
- [8] A. VanderMeulen and J. Maurin, “Current source inverter vs . Voltage source inverter topology,” *Eaton*, no. June, pp. 1–8, 2014.
- [9] B. Meersman, B. Renders, L. Degroote, T. Vandoorn, J. De Kooning, and L. Vandeveld, “Overview of three-phase inverter topologies for distributed generation purposes,” *Innov. Sustain. Prod. i-SUP 2010*, pp. 24–28, 2010.
- [10] K. H. Ahmed, S. J. Finney, and B. W. Williams, “Passive filter design for three phase inverter interfacing in distributed generation,” *Electr. power Qual. utilisation*, vol. XIII, no. 2, pp. 49–58, 2007.
- [11] S. R. Bowes and M. J. Mount, “Microprocessor control of PWM inverters,” *IEE Proc. B, Electr. Power Appl.*, vol. 128, pp. 293–305, 1981.
- [12] N. D. Patel, U. K. Madawala, and S. Member, “A Bit-Stream-Based PWM Technique for Sine-Wave Generation,” vol. 56, no. 7, pp. 2530–2539, 2009.
- [13] J. Richardson and O. T. Kukrer, “Implementation of a PWM Regular Sampling Strategy for AC Drives,” *IEEE Trans. Power Electron.*, vol. 6, no. 4, pp. 645–655, 1991.
- [14] S. R. Bowes and Y. S. Lai, “Investigation into optimising high switching frequency regular sampled PWM control for drives and static power converters,” *Electr. Power Appl. IEE Proc.*, vol. 143, no. 4, pp. 281–293, 1996.
- [15] S. R. Bowes and D. Holliday, “Optimal regular-sampled PWM inverter control techniques,” *IEEE Trans. Ind. Electron.*, vol. 54, no. 3, pp. 1547–1559, 2007.
- [16] A. A. Qazalbash, A. Amin, A. Manan, and M. Khalid, “Design and implementation of microcontroller based PWM technique for sine wave inverter,” *POWERENG 2009 - 2nd Int. Conf. Power Eng. Energy Electr. Drives Proc.*, pp. 163–167, 2009.
- [17] J. Holtz, “Pulsewidth Modulation—A Survey,” *IEEE Trans. Ind. Electron.*, vol. 39, no. 5, pp. 410–420, 1992.
- [18] S. Chapman, *Máquinas eléctricas*, vol. 53, no. 9. 2013.
- [19] M. H. Rashid, “Power Electronics. Circuits, Devices and applications.,” p. 908, 2010.
- [20] Daniel W.Hart, *Power Electronics*. 2011.
- [21] A. I. Pressman, K. H. Billings, and T. Morey, *Switching power supply design*. 1998.
- [22] S. Eliezer, *Fundamentals of Power Electronics*. 2015.
- [23] G. F. Franklin, J. D. Powell, and A. Emami-Neaini, *Feedback Control of Dynamic Systems*. 2014.

Inversor de onda senoidal con bajo contenido armónico para control preciso de velocidad en motores de corriente alterna trifásica.



-
- [24] STMicroelectronics, “RM0430 Reference Manual STM32F413/423 advanced Arm-based 32-bit MCUs,” no. February, 2017.
- [25] STMicroelectronics, “UM1974 User manual STM32 Nucleo-144 boards,” no. December, 2017.
- [26] A. Kurniawan, “Getting Started With STM32 Nucleo Development.”
- [27] STMicroelectronics, “UM1725 User Manual Description of STM32F4 HAL and LL drivers,” no. February, p. 1838, 2017.
- [28] STMicroelectronics, “UM1718 User manual STM32CubeMX for STM32 configuration and initialization C code generation,” vol. 0, no. January, pp. 1–165, 2015.
- [29] STMicroelectronics, “AN4013 Application note STM32 cross-series timer overview,” no. July 2016, pp. 1–39, 2016.
- [30] STMicroelectronics, “AN4776 Application note STM32 General-purpose timer cookbook,” no. May, pp. 1–73, 2017.

ANEXOS

- Hojas de datos.
- Códigos específicos.
- Productos de investigación (Artículos de congreso, Artículos JCR, estancias, modelos de utilidad, solicitudes de patente, registro de software, transferencias tecnológicas, etc.)